

HC32L031 系列

32 位 ARM[®] Cortex[®]-M0+ 微控制器

数据手册

Beta1.10
2025 年 9 月

产品特性

支持特性

- 48MHz Cortex-M0+ 32 位 CPU 平台
- HC32L031 系列具有灵活的功耗管理系统：
 - ▶ 0.65μA@3V 深度休眠模式：所有时钟关闭，上电复位有效，IO 状态保持，IO 中断有效，所有寄存器、RAM 和 CPU 数据保存状态时的功耗
 - ▶ 45μA/MHz@3V@48MHz 工作模式：CPU 运行，外设关闭，从 FLASH 运行程序
- 64K 字节 FLASH 存储器，具有擦写保护功能，支持 ISP、ICP、IAP，4 级安全保护
- 8K 字节 RAM 存储器
- 通用 I/O 管脚
(29IO/32pin, 21IO/24pin)
 - ▶ 部分 IO 支持滤波
- 时钟、晶振
 - ▶ 内部高速时钟 RC48M：4/6/32/48MHz
 - ▶ 内部低速时钟 RCL：32.768/38.4kHz
 - ▶ 外部低速晶振 XTL：32.768kHz
 - ▶ 支持外部时钟源输入
- 定时器/计数器
 - ▶ 2 个复合定时器 CTIM，每个 CTIM 可配置为 1 个 16 位通用定时器 GTIM 或 3 个 16 位基本定时器 BTIM：作为通用定时器时支持 4 通道捕获比较，4 通道 PWM 输出；作为基本定时器时，每个定时器支持两路翻转输出
 - ▶ 1 个高级 16 位定时器 ATIM3，支持 3 相带死区互补的 PWM 输出
 - ▶ 1 个低功耗定时器，支持 PWM 输出
 - ▶ 1 个独立看门狗电路，内部低速时钟提供 IWDG 计数
 - ▶ 1 个时钟校准模块 CTRIM，支持超低功耗定时功能，支持最大 65536s 超长定时和自动唤醒，支持内部时钟实时校准功能
 - ▶ 1 个 RTC 实时日历时钟计数器，支持最高 0.06ppm 补偿精度
 - ▶ 1 个 CM0+内置 24 位 SysTick 定时器
- 通讯接口
 - ▶ 1 路 USART 通讯接口，支持 7816、LIN、IR
 - ▶ 2 路 LPUART 通讯接口
 - ▶ 2 路 SPI 标准通讯接口
 - ▶ 2 路 I2C 通讯接口
- 1 路 TRNG：64-bit 随机数发生器
- 2 通道 DMAC
- 全球唯一 10 字节 ID 号
- 集成 1 个 12 位 1Msps 采样的高速高精度 SAR ADC
- 2 路电压比较器 VC，可配置 64 阶比较电压，可配置 12 档滤波
- 集成 1 路低电压侦测器 LVD，可配置 16 阶比较电平，可配置 12 档滤波，可监控端口电压以及电源电压
- SWD 调试解决方案，提供全功能调试器
- 工作条件：-40~105℃，1.8~5.5V
- 封装形式：LQFP32，QFN32/24

支持型号

HC32L031F8UB-QFN32TR	HC32L031F8TB-LQ32
HC32L031D8UB-QFN24TR	-

说明事项

版权所有©2025 小华半导体有限公司。保留所有权利

本文件及附件包含的信息有关知识产权权益全部属于小华半导体有限公司（以下简称“XHSC”）；客户对本文件及附件包含的信息只享有内部使用权，未经 XHSC 书面允许，任何单位和个人不得擅自摘抄、复制、改动或以其他任何形式使用本文件的部分或全部内容，并不得以任何形式进行传播。

商标声明

XHSC 小华半导体有限公司 **XHSC** 小华半导体和其他商标均为 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。

注意事项

- XHSC 保留随时更改、更正、增强、修改产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- 本通知中的信息取代并替换先前版本中的信息。

小华半导体有限公司

地址：	上海市浦东新区中科路 1867 号 A 座 4 楼
网址：	https://www.xhsc.com.cn
邮箱：	XHSC_MCU@xhsc.com.cn （商务咨询） XHSC_FAE@xhsc.com.cn （技术咨询）

前言

数据格式

- 0x 前缀表示十六进制数据
- 0b 前缀表示二进制数据
- 数字没有前缀表示十进制数据

安全声明

由于使用某个功能或者协议，可能会存在潜在的安全问题，需要进行声明，提醒用户慎用，规避安全风险。

Preliminary

目录

产品特性.....	ii
前言.....	iv
1 产品概述.....	7
1.1 产品阵容.....	7
1.2 功能框图.....	9
2 功能描述.....	10
2.1 32 位 Cortex-M0+ 内核.....	10
2.2 64KB FLASH.....	10
2.3 8KB RAM.....	10
2.4 时钟系统.....	10
2.5 工作模式.....	10
2.6 实时时钟 RTC.....	10
2.7 端口控制器 GPIO.....	11
2.8 中断控制器 NVIC.....	11
2.9 复位控制器 RESET.....	11
2.10 DMA 控制器 DMAC.....	11
2.11 定时器 TIM.....	11
2.12 看门狗 IWDG.....	12
2.13 通用同步异步收发器 USART.....	12
2.14 低功耗同步异步收发器 LPUART.....	13
2.15 串行外设接口 SPI.....	13
2.16 I2C 总线.....	14
2.17 时钟校准 CTRIM.....	14
2.18 器件电子签名.....	14
2.19 真随机数发生器 TRNG.....	14
2.20 模数转换器 ADC.....	14
2.21 模拟电压比较器 VC.....	15
2.22 低电压检测器 LVD.....	15
2.23 嵌入式调试系统.....	15
2.24 编程模式.....	15
2.25 高安全性.....	15
3 引脚配置及功能.....	16
3.1 引脚配置图.....	16
3.1.1 LQFP32 封装.....	16
3.1.2 QFN32 封装.....	17
3.1.3 QFN24 封装.....	18
3.2 引脚功能说明.....	19
3.3 模块信号说明.....	21
4 典型应用电路图.....	23
5 电气特性.....	24
5.1 参数条件.....	24
5.1.1 最小值和最大值.....	24

5.1.2 典型数值.....	24
5.2 绝对最大额定值.....	24
5.3 工作条件.....	25
5.3.1 通用工作条件.....	25
5.3.2 VCAP 外置电容.....	25
5.3.3 上电和掉电时的工作条件.....	26
5.3.4 内嵌复位和 LVD 模块特性.....	26
5.3.5 供电电流特性.....	28
5.3.6 从低功耗模式唤醒的时间.....	29
5.3.7 外部时钟源特性.....	30
5.3.8 内部时钟源特性.....	33
5.3.9 Flash 存储器特性.....	35
5.3.10 EMC 特性.....	35
5.3.11 I/O 端口特性.....	36
5.3.12 RESETB 引脚特性.....	39
5.3.13 ADC 特性.....	39
5.3.14 VC 特性.....	41
5.3.15 定时器特性.....	43
5.3.16 通信接口.....	45
6 封装信息.....	49
6.1 封装尺寸.....	49
6.1.1 LQFP32 封装.....	49
6.1.2 QFN32 封装.....	51
6.1.3 QFN24 封装.....	53
6.2 焊盘示意图.....	55
6.2.1 LQFP32 封装 (7mm x 7mm)	55
6.2.2 QFN32 封装 (4mm x 4mm)	56
6.2.3 QFN24 封装 (4mm x 4mm)	57
6.3 丝印说明.....	58
6.4 封装热阻系数.....	58
7 订购信息.....	60
版本记录.....	61

1 产品概述

1.1 产品阵容

产品名称

	HC	32	L	0	3	1	F	8	U	B
小华半导体										
MCU家族										
32: 32-bit										
产品类型										
L: 超低功耗										
MCU平台										
0: Cortex-M0+										
MCU规格档次										
3: 主流										
功能配置流水号										
1: 配置1										
管脚数量										
D: 24 Pin										
F: 32 Pin										
程序容量										
8: 64 KB										
封装类型										
T: LQFP										
U: QFN										
温度质量范围										
B: -40~105 °C，工业级										

型号功能对比表

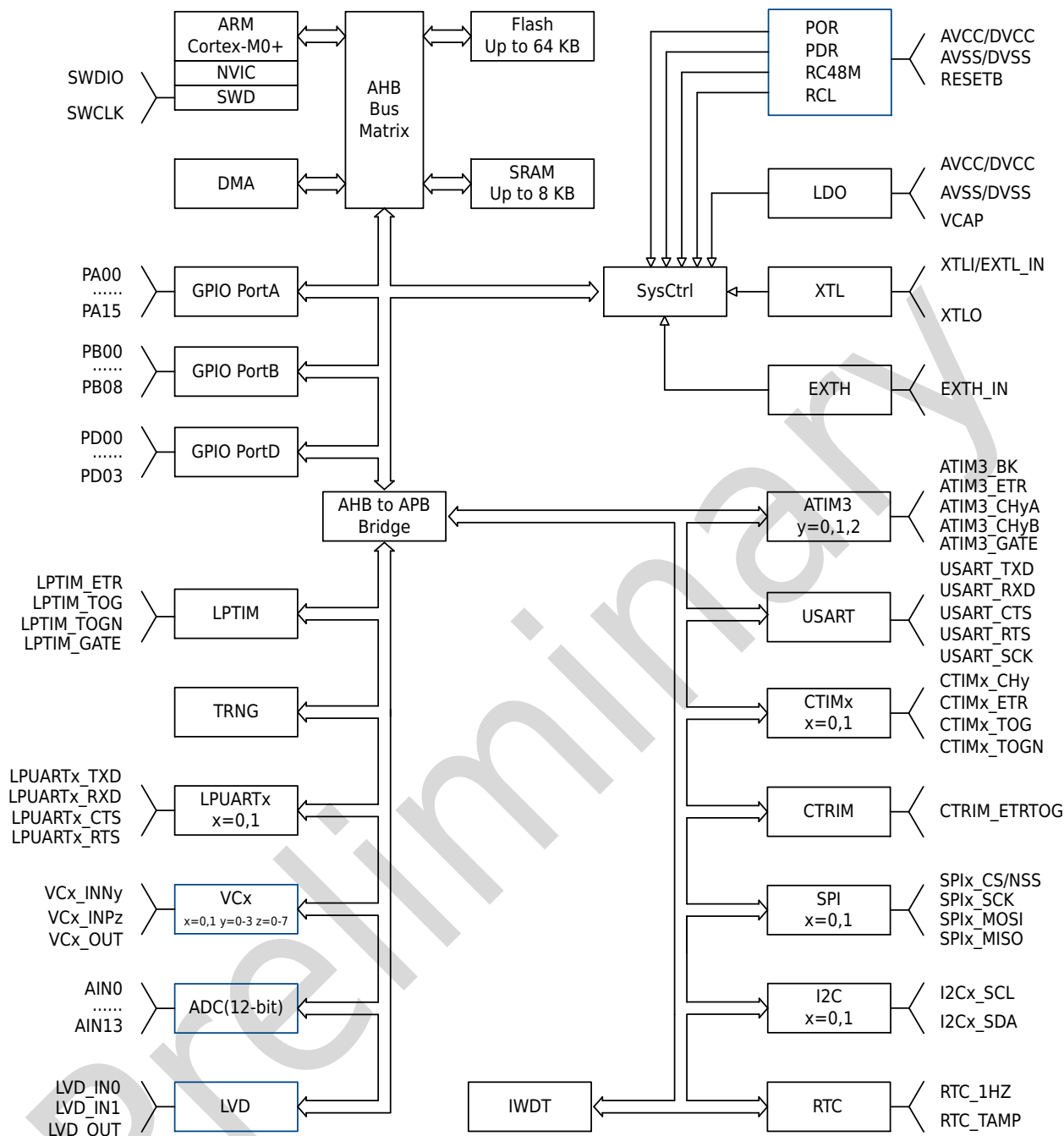
产品名称		HC32L031F8UB	HC32L031F8TB	HC32L031D8UB
引脚数		32		24
GPIO 数		28+1 ⁽¹⁾		20+1 ⁽¹⁾
CPU	内核	Cortex-M0+		
	频率	48MHz		
存储	Flash	64KB		
	RAM	8KB		
时钟	内部高速时钟	RC48M 4/6/32/48MHz		
	内部低速时钟	RCL 32.768/38.4kHz		
	外部高速时钟源	EXTH 4~24MHz		
	外部低速晶体	XTL 32.768kHz		
电源电压范围		1.8~5.5V		
单/双电源		单电源		
温度范围		-40~105℃		
端口中断		29		21
DMAC		2ch		
定时器		通用定时器 CTIM0/1		通用定时器 CTIM0 通用定时器 CTIM1 ⁽²⁾
		高级定时器 ATIM3		
		时钟校准定时器 CTRIM (支持低功耗定时器模式)		
		低功耗定时器 LPTIM		
实时时钟 (RTC)		1		
看门狗定时器 (IWDG)		1		
通信接口		LPUART0/1		
		USART (可复用为 7816、LIN、IR)		
		I2C0/1		
		SPI0/1		
模数转换器 (ADC, 12-bit)		14ch+2 (AVCC/3、VCAP)		10ch+2 (AVCC/3、VCAP)
模拟电压比较器 (VC)		VC0/1		
低电压检测器 (LVD)		1		
Flash 安全保护		支持		
真随机数发生器 (TRNG)		支持		
调试功能		SWD 调试/下载接口		
唯一识别码		支持 (80bits)		
封装类型 (mm*mm)		QFN32(4*4)	LQFP32(7*7)	QFN24(4*4)



说明

1. MCU 处于运行态时, RESET 管脚可以复用为 GPIO 输入功能。
2. CTIM1 部分输出功能受限。

1.2 功能框图



说明

不同封装的产品支持的资源数量有差异，详细支持情况请参见[型号功能对比表](#)。

2 功能描述

2.1 32 位 Cortex-M0+ 内核

ARM Cortex-M0+ 处理器源于 Cortex-M0，包含了一颗 32 位 RISC 处理器，运算能力达到 0.95 Dhrystone MIPS/MHz。同时加入了多项全新设计，改进调试和追踪能力、减少每周期指令（IPC）数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex-M0+ 处理器已全面支持 Keil&IAR 调试器。

Cortex-M0+ 包含了一个硬件调试电路，支持 2-pin 的 SWD 调试接口。

ARM Cortex-M0+ 特性：

指令集	Thumb/Thumb-2
流水线	2 级流水线
性能效率	2.46 CoreMark/MHz
性能效率	0.95 DMIPS/MHz in Dhrystone
中断	32 个快速中断（本产品支持的中断规格详见“ 中断控制器 NVIC ”）
中断优先级	可配置 4 级中断优先级
增强指令	多周期 32 位乘法器
调试	Serial-wire 调试端口，支持 4 个硬中断（break point）以及 1 个观察点（watch point）

2.2 64KB FLASH

内建全集成 FLASH 控制器，无需外部高压输入，由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。具有 4 级安全保护等级。

2.3 8KB RAM

任意功耗模式，RAM 数据均不会丢失。

2.4 时钟系统

- 一个频率为 4/6/32/48MHz 可配置的高精度内部时钟 RC48M。
- 一个频率为 32.768/38.4kHz 的内部时钟 RCL。
- 一个频率为 4~24MHz 的外部高速时钟源 EXTH。
- 一个频率为 32.768kHz 的外部晶振 XTL，主要提供 RTC 实时时钟。

2.5 工作模式

1. 运行模式（Active Mode）：CPU 运行，周边功能模块运行。
2. 休眠模式（Sleep Mode）：CPU 停止，周边功能模块运行。
3. 深度休眠模式（DeepSleep Mode）：CPU 停止，高速时钟模块停止运行。

2.6 实时时钟 RTC

RTC（Real Time Counter）是一个支持 BCD 数据格式的功能模块，一般采用 32.768kHz 晶振作为其时钟，能实现万年历功能，中断周期可配置为月/日/小时/分钟/秒。24/12 小时时间模式，硬件自动修正闰年。具有精确度补偿功能，支持 0.96ppm 或 0.06ppm 精度。可用软件+1/-1 调整年/月/日/小时/分钟/秒，最小可调精度为 1 秒。

用于指示时间和日期的 RTC 日历记录器在 MCU 受外部因素影响而复位时不会复位寄存器。

2.7 端口控制器 GPIO

最多可提供 29 个 GPIO 端口，其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器位来控制。支持边沿触发中断和电平触发中断，可从各种超低功耗模式下把 MCU 唤醒到工作模式。支持位置位、位清零和位置位清零操作。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻，带有施密特触发器功能。

当 PB06 和 PB07 作为 I2C0 接口时支持不同电压下电平信号通信，即低电压电平识别。

2.8 中断控制器 NVIC

Cortex-M0+ 处理器内置了嵌套向量中断控制器（NVIC），支持最多 23 个中断请求（IRQ）输入；有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

2.9 复位控制器 RESET

本产品具有 6 个复位信号来源，每个复位信号都可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会指向起始地址。

- 数字区域上电掉电复位 POR
- 外部 Reset PAD，低电平为复位信号
- IWDG 复位
- LVD 低电压复位
- Cortex-M0+ SYSRESETREQ 软件复位
- Cortex-M0+ LOCKUP 硬件复位

2.10 DMA 控制器 DMAC

DMAC（直接内存访问控制器）功能块可以不通过 CPU 高速传输数据。使用 DMAC 能提高系统性能。

- DMAC 配有独立的总线，所以即便是在使用 CPU 总线的同时，DMAC 也可进行传输操作。
- 由 2 条通道组成，能执行 2 种相互独立的 DMA 传输。
- 可设置传输目标地址、传输源地址、传输数据大小、传输请求源以及传输模式，并能控制各通道的传输操作启动、传输的强行终止以及传输的暂停。
- 可控制所有通道批量传输的启动、强行终止及暂停。
- 多通道同时操作时，可用固定方法或循环方法选择操作通道的优先级。
- 支持使用外设中断信号的硬件 DMA 传输。
- 遵从系统总线（AHB），支持 32 位地址空间（4GB）。

2.11 定时器 TIM

类型	名称	位宽	预除频	计数方向	PWM	捕获	互补输出
高级定时器	ATIM3	16/32	1/2/4/8/16/32/64/256	上计数/ 下计数/ 上下计数	6	6	3

类型	名称		位宽	预除频	计数方向	PWM	捕获	互补输出
通用定时器	CTIM0	GTIM0	16	1~32768	上计数	4	4	1
		BTIM0/1/2	16	1~32768	上计数	-	-	1/1/1
	CTIM1	GTIM1	16	1~32768	上计数	4	4	1
		BTIM3/4/5	16	1~32768	上计数	-	-	1/1/1
时钟校准器	CTRIM		16	2~32768	上计数	-	-	-
低功耗定时器	LPTIM		16	1~32768	上计数	1	-	1

复合定时器 CTIM 是可以配置为支持 4 路比较捕获功能的定时器，也可以配置成 3 个基本定时器。基本定时器是只有计时计数功能的定时器。

高级定时器包含定时器 ATIM3，有如下特性：

- PWM 独立输出，互补输出
- 捕获输入
- 脉冲宽度测量
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能
- DMA 触发
- 死区控制
- 刹车控制
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出

ATIM3 是多通道的通用定时器，可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出，最多 6 路输入捕获。具有死区控制功能。

低功耗定时器 LPTIM 是异步 16 位定时/计数器，在系统时钟关闭后仍然可以通过内部低速 RC、外部低速晶体振荡以及 ETR 外部输入计时/计数。通过中断在低功耗模式下唤醒系统。支持 PWM 脉冲输出。

2.12 看门狗 IWDG

IWDG 是一个可配置的 12 位定时器，在 MCU 异常的情况下提供复位；RC10K 内部低速时钟输入作为计数器时钟。调试模式下，可选择暂停或继续运行；只有写入特定序列才能重启 IWDG。

2.13 通用同步异步收发器 USART

1 路通用同步异步收发器（Universal Synchronous Asynchronous Receiver/Transmitter）。

USART 基本功能：

- 两种波特率生成方式：整数分频、小数分频
- 内建多功能定时计数器，支持接收超时等功能
- 支持 DMA 连续通讯
- 异步串口特性
 - ▶ 异步传输数据
 - ▶ 两种帧长度：8 比特、9 比特
 - ▶ 帧校验：奇校验、偶校验、无校验

- ▶ 两种停止位：1 比特、2 比特
- ▶ 支持硬件流控（CTS/RTS）
- ▶ 支持单线半双工通信
- ▶ 支持波特率自动检测
- ▶ 支持多个处理器间通信
- 同步串口特性
 - ▶ 同步传输数据
 - ▶ 数据长度固定为 8 位
 - ▶ 支持硬件流控（CTS/RTS）
 - ▶ 两种通信时钟源：内部时钟源、外部时钟源
- 智能卡接口特性
 - ▶ 通信协议：ISO/IEC7816-3
 - ▶ 8 种 ETU 长度：16~512
 - ▶ 支持硬件出错检测与重传
 - ▶ 支持主机接口
- 红外通信特性
 - ▶ 支持 3/16 无载波模式
 - ▶ 支持 38K 载波调制模式，占空比可调，调制电平可配置
- LIN 特性
 - ▶ 支持同步间隔段发送和检测
 - ▶ 支持同步段发送和波特率自动检测

2.14 低功耗同步异步收发器 LPUART

2 路低功耗模式下可以工作的同步异步收发器（Low Power Universal Asynchronous Receiver/Transmitter），LPUART0/LPUART1。

LPUART 基本功能：

- 配置时钟 PCLK
- 传输时钟 SCLK（SCLK 可选择 XTL、RCL 以及 PCLK）
- 支持同步半双工、异步全双工、单线半双工传输
- 可编程串行通信功能
 - ▶ 两种字符长度：8 比特、9 比特
 - ▶ 三种校验方式：无检验、奇校验、偶校验
 - ▶ 三种停止长度：1 比特、1.5 比特、2 比特
- 支持低功耗模式下收发数据
- 16-bit 波特率计数器
- 支持硬件流控（RTS、CTS）
- 支持多机通讯、自动地址识别
- 支持通过 DMA 数据传输

2.15 串行外设接口 SPI

2 路同步串行接口（Serial Peripheral Interface）

SPI 基本特性：

- 可配置为主机或者从机，支持多机模式

- 主机模式最大分频系数为 PCLK/2
- 从机模式最大分频系数为 PCLK/4
- 多种通信模式：全双工、单线半双工、单工
- 两种传输顺序：先收发 MSB 或先收发 LSB
- 多种数据帧长度：4bits~16bits
- 两种 NSS 方式：硬件控制、软件控制
- 可配置的串行时钟极性和相位
- 支持 DMA
- 支持主机模式延后采样

2.16 I2C 总线

2 路 I2C，采用串行同步时钟，可实现设备之间以不同的速率传输数据。

I2C 基本特性：

- 支持主机发送/接收，从机发送/接收四种工作模式
- 支持标准（100kbps）/快速（400kbps）/快速增强（1Mbps）三种工作速率
- 支持 7 位寻址功能
- 支持噪声过滤功能
- 支持三个从机地址
- 支持广播地址
- 支持中断状态查询功能

2.17 时钟校准 CTRIM

该模块工作于校准模式时可自动实时校准 RC48M/RCL 的输出频率，使 RC48M/RCL 输出频率的精度不再受环境变化影响。该模块工作于定时器模式时，具备通用定时功能且在 DeepSleep 下仍可正常工作。

2.18 器件电子签名

每颗芯片出厂前具备唯一的 10 字节设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。

2.19 真随机数发生器 TRNG

TRNG 是一个真随机数发生器，用来产生真随机数。

2.20 模数转换器 ADC

单调不失码的 12-bit 逐次逼近型模数转换器。

- 12 位转换精度
- 1Msps 转换速度
- 最多 16 路输入通道，包括 14 路外部管脚输入、2 路内部输入（1/3 AVCC 电压、VCAP）
- 2 种参考源：AVCC 电压、EXVREF 引脚
- ADC 的电压输入范围：0~Vref
- 支持 SQR 扫描转换
- 软件可配置 ADC 的转换速率
- 支持片内外设自动触发 ADC 转换，有效降低芯片功耗并提高转换的实时性

2.21 模拟电压比较器 VC

芯片引脚电压监测/比较电路。正、负输入通道可配置：支持 6 个内外部输入负端口，8 个外部输入正端口。可根据上升/下降边沿产生异步中断，从低功耗模式下唤醒 MCU。可配置的软件防抖和窗口比较功能。定时器 ATIM3 输出的 PWM 信号可以作为空白窗口信号对比较器的输出进行控制。

2.22 低电压检测器 LVD

对芯片电源电压或芯片管脚电压进行检测，支持以下功能：

- 3 路监测源
- 16 阶阈值电压，1.8~4.8V 可选
- 3 种中断触发方式：高电平/上升沿/下降沿
- 2 种触发结果：复位、中断
- 12 阶滤波配置，防止误触发
- 具备迟滞功能，强力抗干扰

2.23 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件。

2.24 编程模式

支持两种编程模式：在线编程、离线编程。

支持两种编程协议：ISP 协议、SWD 协议。

支持统一编程接口：ISP 协议与 SWD 协议共用 SWD 端口。

2.25 高安全性

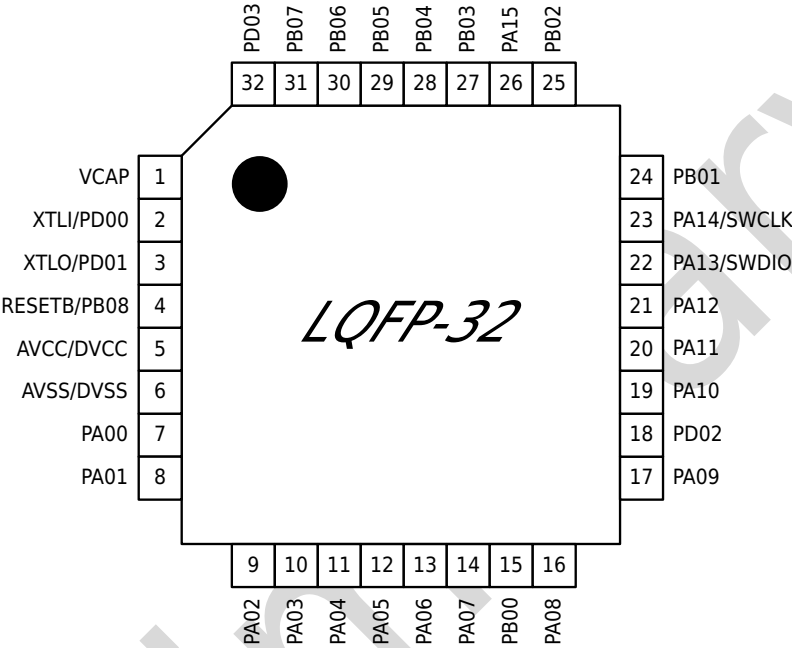
加密型嵌入式调试解决方案，提供全功能的实时调试器。

3 引脚配置及功能

3.1 引脚配置图

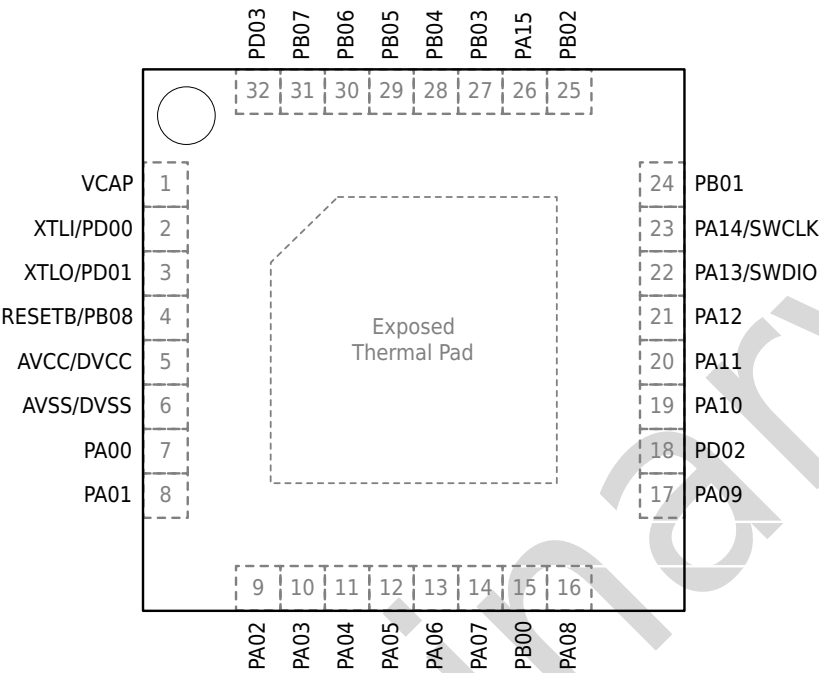
3.1.1 LQFP32 封装

HC32L031F8TB-LQ32



3.1.2 QFN32 封装

HC32L031F8UB-QFN32TR

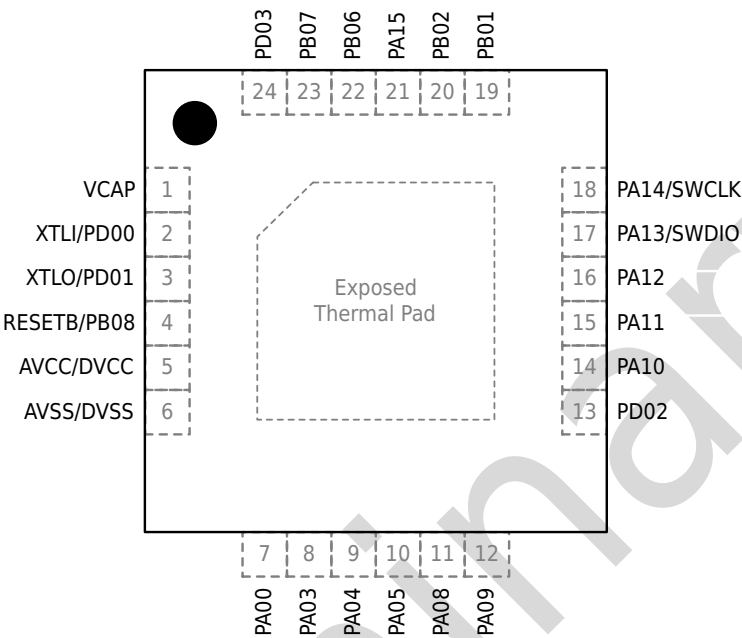


说明

- Exposed Thermal Pad 需要连接到 DVSS。

3.1.3 QFN24 封装

HC32L031D8UB-QFN24TR



说明

- Exposed Thermal Pad 需要连接到 DVSS。

3.2 引脚功能说明

LQFP32	QFN32	QFN24	Name	ANALOG
1	1	1	VCAP	-
2	2	2	PD00	XTLI
3	3	3	PD01	XTLO
4	4	4	RESETB/PB08	-
5	5	5	AVCC/DVCC	-
6	6	6	AVSS/DVSS	-
7	7	7	PA00	AIN1/EXVREF/VC0_INN0/VC0_INP0
8	8	-	PA01	AIN0/VC0_INN1/VC0_INP1/VC1_INN0/VC1_INP0
9	9	-	PA02	VC0_INP2/VC1_INN1/VC1_INP1
10	10	8	PA03	AIN2/VC0_INP3/VC1_INP2
11	11	9	PA04	AIN3/VC0_INN2/VC0_INP4/VC1_INN2/VC1_INP3
12	12	10	PA05	AIN4/VC0_INP5/VC1_INP4
13	13	-	PA06	AIN5/VC1_INP5
14	14	-	PA07	AIN6
15	15	-	PB00	AIN7
16	16	11	PA08	AIN8/VC0_INN3/VC0_INP6/VC1_INN3/VC1_INP6
17	17	12	PA09	AIN9
18	18	13	PD02	AIN10
19	19	14	PA10	AIN11
20	20	15	PA11	AIN12
21	21	16	PA12	AIN13
22	22	17	PA13/SWDIO	-
23	23	18	PA14/SWCLK	-
24	24	19	PB01	LVD_IN1
25	25	20	PB02	-
26	26	21	PA15	-
27	27	-	PB03	-
28	28	-	PB04	-
29	29	-	PB05	-
30	30	22	PB06	-
31	31	23	PB07	VC0_INP7/VC1_INP7/LVD_IN2
32	32	24	PD03	-

每个引脚的数字功能由 PSEL 位域进行控制，详见下表。

表 3-2 端口复用表

AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA00	LPUART0_CTS	SPI1_CS	CTIM0_ETR	LVD_OUT	ATIM3_CH0B	USART_TXD	TCLK_OUT
PA01	LPUART0_TXD	LPUART1_RXD	CTIM0_CH1	LPTIM_ETR	ATIM3_CH0A	USART_RXD	SPI1_MOSI
PA02	LPUART0_RXD	CTIM0_CH2	LPUART1_TXD	ATIM3_CH1A	-	-	SPI1_MISO
PA03	SPI0_CS	CTIM0_TOG	LPUART1_RXD	CTIM1_CH0	ATIM3_BK	ATIM3_CH1B	LPUART0_TXD
PA04	SPI0_MOSI	SPI0_MISO	LPUART1_TXD	CTIM1_CH1	LPUART0_RXD	LPUART0_RTS	ATIM3_CH2A
PA05	SPI0_MISO	SPI0_MOSI	-	CTIM0_CH3	ATIM3_CH2B	VC0_OUT	ATIM3_ETR
PA06	SPI0_SCK	-	-	-	VC1_OUT	ATIM3_GATE	LPUART1_CTS
PA07	-	LPUART1_RTS	-	-	CTIM1_CH2	LPTIM_TOG	I2C1_SDA
PA08	SPI1_MOSI	SPI1_MISO	CTIM1_ETR	ATIM3_ETR	LPUART0_CTS	VC0_OUT	USART_SCK
PA09	SPI1_MISO	SPI1_MOSI	LPUART1_CTS	CTIM1_ETRTOG	RCH_OUT	RCL_OUT	XTL_OUT
PA10	LPUART0_TXD	-	SPI1_MISO	CTIM0_TOGN	LPTIM_GATE	LPUART1_RXD	ATIM3_BK
PA11	LPUART0_RXD	-	CTIM0_TOG	I2C0_SCL	CTIM1_TOGN	RTC_TAMP	LPUART1_TXD
PA12	USART_TXD	ATIM3_CH1A	SPI0_CS	I2C0_SDA	CTIM1_TOG	VC1_OUT	SPI0_SCK
PA13	USART_RTS	LPUART1_RXD	I2C0_SCL	I2C1_SDA	SPI0_MOSI	SPI0_MISO	CTIM1_ETRTOG
PA14	USART_CTS	LPUART1_TXD	I2C0_SDA	I2C1_SCL	SPI0_MISO	SPI0_MOSI	LPTIM_ETR
PA15	-	LPUART0_RXD	-	LPUART1_TXD	CTIM0_CH0	ATIM3_CH0B	USART_SCK
PB00	SPI1_CS	SPI1_SCK	LPUART1_TXD	LPUART0_RXD	RTC_TAMP	LPTIM_TOGN	I2C1_SCL
PB01	USART_RXD	ATIM3_CH2B	SPI0_SCK	ATIM3_ETR	RTC_1HZ	IR_OUT	SPI0_CS
PB02	ATIM3_CH2A	USART_TXD	ATIM3_CH1B	LVD_OUT	LPUART0_RXD	-	LPUART1_TXD
PB03	SPI0_MISO	CTIM0_CH1	CTIM1_CH3	-	ATIM3_CH0A	HCLK_OUT	PCLK_OUT
PB04	SPI0_MOSI	-	-	USART_CTS	CTIM1_TOGN	ATIM3_CH2A	ATIM3_CH1B
PB05	-	-	-	-	LPTIM_GATE	ATIM3_CH1A	USART_RTS
PB06	I2C0_SCL	USART_TXD	CTIM1_CH2	CTIM0_CH2	I2C1_SDA	ATIM3_CH0A	LPTIM_TOG
PB07	I2C0_SDA	USART_RXD	CTIM1_CH3	I2C1_SCL	CTIM0_CH3	LPTIM_TOGN	ATIM3_GATE
PB08	-	-	-	-	-	-	-
PD00	I2C0_SDA	I2C1_SCL	LPUART1_TXD	LPUART0_RXD	-	-	-
PD01	I2C0_SCL	I2C1_SDA	LPUART1_RXD	LPUART0_TXD	-	-	-
PD02	SPI1_SCK	SPI1_CS	LPUART1_RXD	LPUART0_TXD	CTIM1_ETR	RTC_1HZ	LPUART1_RTS
PD03	-	-	-	-	-	-	-

3.3 模块信号说明

表 3-3 模块信号说明

模块	引脚名称	描述
电源	AVCC/DVCC	电源
	AVSS/DVSS	地
	VCAP	LDO 内核供电输出（仅限内部电路使用，需外接稳压电容）
CLOCK	EXTH_IN	外部高速时钟输入
	EXTL_IN	外部低速时钟输入
	XTLO	外部低速时钟振荡器接口
	XTLI	外部低速时钟振荡器接口
ADC	AINx(x=0~13)	ADC 输入通道
	EXVREF	ADC 外部参考电压
VC	VCx_INNy(x=0~1 y=0~3)	VC0/1 负端输入 0~3
	VCx_INPy(x=0~1 y=0~7)	VC0/1 正端输入 0~7
	VCx_OUT(x=0~1)	VC0/1 比较输出
LVD	LVD_INx(x=1~2)	电压侦测输入
	LVD_OUT	电压侦测输出
USART	USART_TXD	USART 数据发送端
	USART_RXD	USART 数据接收端
	USART_CTS	USART 发送硬件流控
	USART_RTS	USART 接收硬件流控
	USART_SCK	USART 时钟输入输出
LPUART	LPUARTx_TXD(x=0~1)	LPUART 数据发送端
	LPUARTx_RXD(x=0~1)	LPUART 数据接收端
	LPUARTx_CTS(x=0~1)	LPUART 发送硬件流控
	LPUARTx_RTS(x=0~1)	LPUART 接收硬件流控
CTRIM	CTRIM_ETR/TOG	CTRIM 外部同步信号/翻转输出信号
SPI	SPI_MISO(x=0~1)	SPI 模块主机输入从机输出数据信号
	SPI_MOSI(x=0~1)	SPI 模块主机输出从机输入数据信号
	SPI_SCK(x=0~1)	SPI 模块时钟信号
	SPI_CS(x=0~1)	SPI 片选

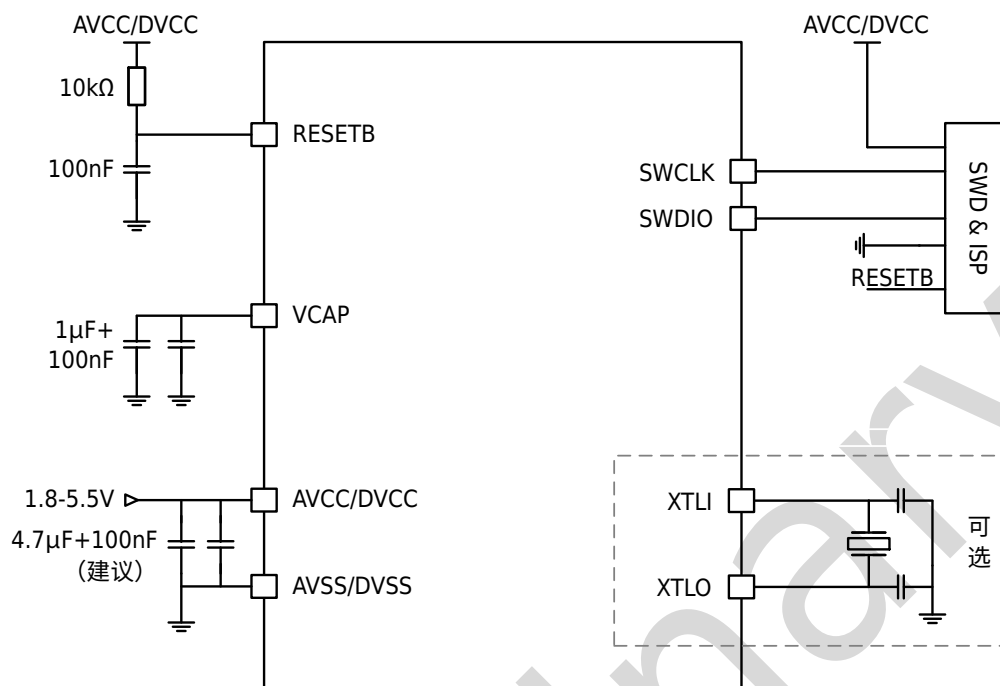
模块	引脚名称	描述
I2C	I2Cx_SDA(x=0~1)	I2C 模块数据信号
	I2Cx_SCL(x=0~1)	I2C 模块时钟信号
RTC	RTC_1HZ	RTC 1Hz 输出
	RTC_TAMP	RTC 时间戳输入
复合定时器 CTIM	CTIMx_CHy(x=0~1 y=0~3)	GTIM 的捕获输入比较输出/BTIM 翻转输出信号
	CTIMx_ETR(x=0~1)	GTIM 的外部计数输入信号
	CTIMx_TOG/TOGN(x=0~1)	GTIM/BTIM 的翻转输出信号
高级定时器 ATIM3	ATIM3_CHyA(y=0~2)	ATIM3 的捕获输入比较输出 A
	ATIM3_CHyB(y=0~2)	ATIM3 的捕获输入比较输出 B
	ATIM3_ETR	ATIM3 的外部计数输入信号
	ATIM3_BK	ATIM3 的外部刹车输入信号
	ATIM3_GATE	ATIM3 的门控信号
低功耗定时器 LPTIM	LPTIM_TOG	LPTimer 的翻转/PWM 输出信号
	LPTIM_TOGN	LPTimer 的翻转/PWM 输出反向信号
	LPTIM_ETR	LPTimer 的外部计数输入信号
	LPTIM_GATE	LPTimer 的门控信号



说明

IO 端口复位为输入高阻状态，休眠模式和深度休眠模式保持之前的端口状态。

4 典型应用电路图



注意

- 电源需要外接去耦电容，去耦电容尽量靠近相应电源管脚。
- 晶体和负载电容应尽可能靠近芯片的振荡器引脚。
- VCAP 的稳压电容应尽可能靠近芯片端，并应尽可能远离晶体负载电容。

5 电气特性

5.1 参数条件

若无另行说明，所有电压的都以 VSS 为基准。

5.1.1 最小值和最大值

所有最小值和最大值在最坏的条件下测得。

在每个表格下方的注解中说明为通过设计保证、综合评估得出的数据，不会在生产线上进行测试。

5.1.2 典型数值

除非另有说明，典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{CC}=3.3\text{V}$ 给出的。这些数据仅用于设计指导，并未经过测试。

5.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 5-1 电压特性

符号	参数	最小值	最大值	单位
VCC-VSS	外部主供电电压（包含 AVCC 和 DVCC） ⁽¹⁾	-0.3	6.0	V
V_{IN}	在其它引脚上的输入电压 ⁽²⁾	VSS-0.3	VCC+0.3	V
$ \Delta V_{CCx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx}-V_{SS} $	不同接地引脚之间的电压差	-	50	mV
$V_{ESD}(HBM)$	ESD 静电放电电压（人体模型）	参考绝对最大值电气参数		V



说明

- 所有的电源（DVCC，AVCC）和地（DVSS，AVSS）引脚必须始终连接到外部允许范围内的供电系统上。
- $I_{INJ(PIN)}$ 绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN}>V_{CC}$ 时，有一个正向注入电流；当 $V_{IN}<V_{SS}$ 时，有一个反向注入电流。
- 具有 ADC 模拟输入通道的 IO 输入电压要在 VSS~VCC 之间，否则会影响 ADC 转换精度。

表 5-2 电流特性

符号	参数	最大值 ⁽¹⁾	单位
I_{VCC}	经过 DVCC/AVCC 电源线的总电流（供应电流） ⁽¹⁾	100	mA
I_{VSS}	经过 VSS 地线的总电流（流出电流） ⁽¹⁾	100	mA
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	25	mA
	任意 I/O 和控制引脚上的输出电流	-25	mA
$I_{INJ(PIN)}^{(2)(3)}$	RESETB 引脚的注入电流	± 5	mA
	XTL 的 XTLI 引脚的注入电流	± 5	mA
	其他引脚的注入电流 ⁽⁴⁾	± 5	mA
$\sum I_{INJ(PIN)}^{(2)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	± 25	mA



说明

- 1. 所有的电源（DVCC，AVCC）和地（DVSS，AVSS）引脚必须始终连接到外部允许范围内的供电系统上。
- 2. $I_{INJ(PIN)}$ 绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN}>VCC$ 时，有一个正向注入电流；当 $V_{IN}<VSS$ 时，有一个反向注入电流。
- 3. 反向注入电流会干扰器件的模拟性能。
- 4. 当几个 I/O 口同时有注入电流时， $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。该结果基于在器件 4 个 I/O 端口上 $\Sigma I_{INJ(PIN)}$ 最大值的特性。

表 5-3 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65~+150	°C
T_{Jmax}	最大结温度	125	°C

5.3 工作条件

5.3.1 通用工作条件

表 5-4 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	0	48	MHz
f_{PCLK0}	内部 APB0 时钟频率	-	0	48	MHz
f_{PCLK1}	内部 APB1 时钟频率	-	0	48	MHz
DVCC/ AVCC	工作电压 ⁽¹⁾	-	1.8	5.5	V
T_A	环境温度 ⁽²⁾	-	-40	105	°C
T_J	结温度范围	-	-40	125	°C



说明

- 1. 当使用 ADC 时，参见 ADC 电气参数。
- 2. $T_A(max)$ 适用于 $P_D(max)$ ，当 $P_D < P_D(max)$ ，环境温度 T_A 在满足结温 T_J 不超过 T_{Jmax} 时允许高于 $T_A(max)$ ，更多描述请参见[封装热阻系数](#)。

5.3.2 VCAP 外置电容

通过将外部电容器 C_{EXT} 连接到 VCAP 引脚来实现主稳压器的稳定性。 C_{EXT} 的指定值详见下表。

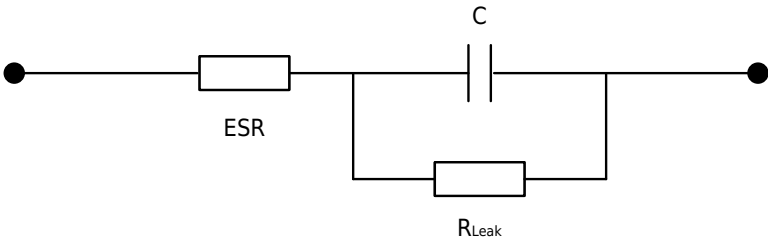


图 5-1 外部电容器 C_{EXT}



说明

ESR 为等效串联电阻。

表 5-5 VCAP 工作条件

符号	参数	条件	最小值	典型值	最大值	单位
$C_{EXT}^{(1)}$	外置电容容值	-	1	-	4.7	μF
ESR	外置电容 ESR	-	-	-	100	m Ω
VCAP ⁽¹⁾	LDO 供电电压	-	1.52	1.6	1.68	V



说明

1. 由综合评估得出，不在生产中测试。

5.3.3 上电和掉电时的工作条件

表 5-6 上电和掉电的工作条件⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t_{VCC_r}	VCC 上升速率	-	0	1	V/ μs
t_{VCC_f}	VCC 下降速率	-	0	0.05	V/ μs



说明

1. 由综合评估得出，不在生产中测试。

5.3.4 内嵌复位和 LVD 模块特性

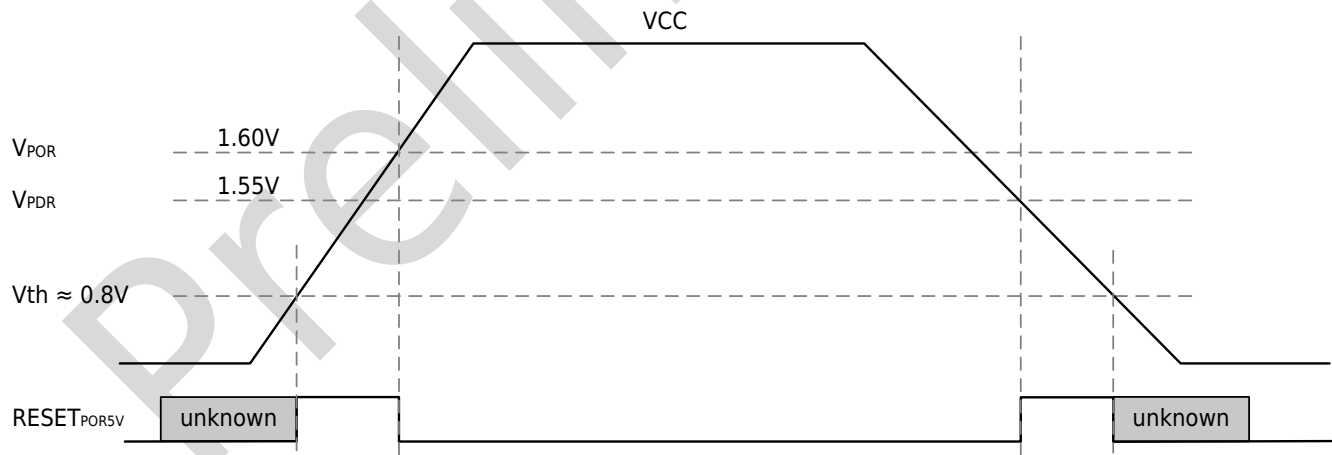


图 5-2 POR/PDR 示意图

表 5-7 POR/PDR

符号	参数	条件	最小值	典型值	最大值	单位
V_{POR}	POR 释放电压（上电过程）	-	1.50	1.60	1.70	V
V_{PDR}	PDR 检测电压（掉电过程）	-	1.40	1.55	1.65	V

表 5-8 LVD 模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{ex}	外部输入电压范围	-	0	-	VCC	V
V_{level}	检测阈值	LVD_CR.VTDS=0b0000	1.70	1.80	1.90	V
		LVD_CR.VTDS=0b0001 ⁽¹⁾	1.90	2.00	2.10	V
		LVD_CR.VTDS=0b0010 ⁽¹⁾	2.10	2.20	2.30	V
		LVD_CR.VTDS=0b0011 ⁽¹⁾	2.30	2.40	2.50	V
		LVD_CR.VTDS=0b0100 ⁽¹⁾	2.50	2.60	2.70	V
		LVD_CR.VTDS=0b0101 ⁽¹⁾	2.70	2.80	2.90	V
		LVD_CR.VTDS=0b0110 ⁽¹⁾	2.90	3.00	3.10	V
		LVD_CR.VTDS=0b0111 ⁽¹⁾	3.10	3.20	3.30	V
		LVD_CR.VTDS=0b1000	3.30	3.40	3.50	V
		LVD_CR.VTDS=0b1001 ⁽¹⁾	3.45	3.60	3.75	V
		LVD_CR.VTDS=0b1010 ⁽¹⁾	3.65	3.80	3.95	V
		LVD_CR.VTDS=0b1011 ⁽¹⁾	3.85	4.00	4.15	V
		LVD_CR.VTDS=0b1100 ⁽¹⁾	4.05	4.20	4.35	V
		LVD_CR.VTDS=0b1101 ⁽¹⁾	4.25	4.40	4.55	V
		LVD_CR.VTDS=0b1110 ⁽¹⁾	4.45	4.60	4.75	V
		LVD_CR.VTDS=0b1111	4.65	4.80	4.95	V
I_{comp}	功耗	-	-	0.20	-	μA
$T_{response}$	响应时间	选择检测 GPIO 管脚电压， VCC=3.3V， LVD_CR.VTDS=0b1000，检测电压 由($V_{level}+100mV$)变为 ($V_{level}-100mV$)，变化斜率为 $2 \times 10^5 V/\mu s$	-	90	-	μs
T_{setup}	建立时间	选择检测 GPIO 管脚电压， VCC=3.3V， LVD_CR.VTDS=0b1000，检测电压 低于 $V_{level} 100mV$	-	400	-	μs
V_{hys}	迟滞电压	-	-	60	-	mV
T_{filter}	滤波时间	LVD_CR.DEBOUNCE_TIME=0b0000	-	0	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0001	-	$2 * T_{LVD}$	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0010	-	$4 * T_{LVD}$	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0011	-	$8 * T_{LVD}$	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0100	-	$16 * T_{LVD}$	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0101	-	$32 * T_{LVD}$	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0110	-	$64 * T_{LVD}$	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0111	-	$128 * T_{LVD}$	-	μs

符号	参数	条件	最小值	典型值	最大值	单位
T _{filter}	滤波时间	LVD_CR.DEBOUNCE_TIME=0b1000	-	256*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1001	-	512*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1010	-	1024*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1011	-	2048*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1100	-	4096*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1101	-	4096*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1110	-	4096*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1111	-	4096*T _{LVD}	-	μs



说明

1. 由综合评估得出，不在生产中测试。
2. T_{LVD} 表示滤波时钟周期，滤波时钟约 256kHz。

5.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上——VCC 或 VSS（无负载）。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到 f_{HCLK} 的频率（0~24MHz 时为 0 个等待周期，24~48MHz 时为 1 个等待周期）。

表 5-9 工作电流特性⁽³⁾

符号	参数	条件		典型值 ⁽¹⁾	最大值 ⁽²⁾		单位
				25℃	85℃	105℃	
I _{DD} (Run in RAM)	All peripherals clock ON, Run while(1) in RAM	RC48M clock source	4M	405	-	-	μA
			6M	532	-	-	μA
			32M	2202	-	-	μA
			48M	3245	-	-	μA
	All peripherals clock OFF, Run while(1) in RAM	RC48M clock source	4M	303	-	-	μA
			6M	379	-	-	μA
			32M	1400	-	-	μA
			48M	2010	-	-	μA
I _{DD} (Run CoreMark)	All peripherals clock OFF, Run CoreMark in Flash	RC48M clock source	4M	574	-	-	μA
			6M	738	-	-	μA
			32M	1758	-	-	μA
			48M	2473	-	-	μA
I _{DD} (Run mode)	All peripherals clock ON, Run while(1) in Flash	RC48M clock source	4M	712	912	932	μA
			6M	985	1250	1274	μA
			32M	2364	2922	2942	μA
			48M	3378	4158	4179	μA

符号	参数	条件		典型值 ⁽¹⁾	最大值 ⁽²⁾		单位
				25°C	85°C	105°C	
I _{DD} (Run mode)	All peripherals clock OFF, Run while(1) in Flash	RC48M clock source	4M	610	789	809	μA
			6M	832	1064	1089	μA
			32M	1556	1940	1960	μA
			48M	2140	3100	2678	μA
I _{DD} (Sleep mode)	All peripherals clock ON	RC48M clock source	4M	335	433	442	μA
			6M	426	543	553	μA
			32M	1638	2012	2021	μA
			48M	2387	2919	2928	μA
	All peripherals clock OFF	RC48M clock source	4M	232	309	318	μA
			6M	272	357	367	μA
			32M	827	1032	1042	μA
			48M	1148	1422	1431	μA
I _{DD} (LP Run)	All peripherals clock ON, Run while(1) in Flash	32K clock source	RCL32K ⁽⁴⁾	80	109	123	μA
			XTL32K, Driver=2	76	106	122	μA
	All peripherals clock OFF, Run while(1) in Flash	32K clock source	RCL32K ⁽⁴⁾	79	108	122	μA
			XTL32K, Driver=2	75	103	120	μA
I _{DD} (LP Sleep)	All peripherals clock ON,	32K clock source	RCL32K ⁽⁴⁾	77	105	119	μA
			XTL32K, Driver=2	75	103	117	μA
	All peripherals clock OFF,	32K clock source	RCL32K ⁽⁴⁾	76	104	118	μA
			XTL32K, Driver=2	75	103	116	μA
I _{DD} (DeepSleep)	All peripherals clock OFF	NO CLK		0.65	3.60	7.70	μA
		RCL32K ⁽⁴⁾		0.92	4.30	8.40	μA
		XTL32K		1.39	4.70	8.80	μA
	Other peripherals clock OFF	RCL32K+IWD ⁽⁴⁾		1.02	4.40	8.60	μA
		RCL32K+LVD ⁽⁴⁾		1.06	4.70	8.70	μA
		RCL32K+IWD ⁽⁴⁾ +LVD ⁽⁴⁾		1.19	4.90	8.90	μA



说明

1. 若没有其他指定条件，典型值是在 V_{CC} 为 3.3V、V_{CAP} 为 1.6V 测得。
2. 若没有其他指定条件，最大值是在 V_{CC} 为全工作电压范围、V_{CAP} 为 1.6V 测得。
3. 由综合评估得出，不在生产中测试。
4. 该数据在 RCL@LPM 下测得。HPM 模式的典型值数据相较 LPM 模式约高 0.4μA。

5.3.6 从低功耗模式唤醒的时间

唤醒时间是在 RC48M 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 休眠模式：时钟源是 RC48M 振荡器
- 深度休眠模式：时钟源是 RC48M 振荡器

表 5-10 低功耗模式唤醒时间

符号	参数	条件	最小值	典型值	最大值	单位
$T_{WU}^{(1)}$	休眠模式唤醒时间	-	-	1.8	-	μs
	深度休眠唤醒时间	$F_{RC48M}=4MHz$	-	15.0	-	μs
		$F_{RC48M}=6MHz$	-	15.0	-	μs
		$F_{RC48M}=32MHz$	-	15.0	-	μs
		$F_{RC48M}=48MHz$	-	15.0	-	μs



说明

1. 由设计保证，不在生产中测试。
2. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

5.3.7 外部时钟源特性

5.3.7.1 外部输入高速时钟

表 5-11 外部输入高速时钟特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{EXTH}	用户外部时钟频率	-	4	8	24	MHz
V_{EXTHH}	输入引脚高电平电压	-	0.7VCC	-	VCC	V
V_{EXTHL}	输入引脚低电平电压	-	VSS	-	0.3VCC	V
$T_{r(EXTH)}$	上升的时间	-	-	-	20	ns
$T_{f(EXTH)}$	下降的时间	-	-	-	20	ns
$T_{w(EXTH)}$	输入高或低的时间	-	16	-	-	ns
$C_{in(EXTH)}$	输入容抗	-	-	5	-	pF
Duty	占空比	-	40	-	60	%
I_L	输入漏电流	-	-	-	± 1	μA



说明

1. 由设计保证，不在生产中测试。

5.3.7.2 外部输入低速时钟

表 5-12 外部输入低速时钟特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{EXTL}	用户外部时钟频率	-	0	32.768	1000	kHz
V_{EXTLH}	输入引脚高电平电压	-	0.7VCC	-	VCC	V
V_{EXTLL}	输入引脚低电平电压	-	VSS	-	0.3VCC	V
$T_{r(EXTL)}$	上升的时间	-	-	-	50	ns
$T_{f(EXTL)}$	下降的时间	-	-	-	50	ns
$T_{w(EXTL)}$	输入高或低的时间	-	450	-	-	ns

符号	参数	条件	最小值	典型值	最大值	单位
$C_{in(EXTL)}$	输入容抗	-	-	5	-	pF
Duty	占空比	-	30	-	70	%
I_L	输入漏电流	-	-	-	± 1	μA



说明

1. 由设计保证，不在生产中测试。

5.3.7.3 低速外部时钟 XTL

低速外部时钟（XTL）可以使用一个 32.768kHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数（频率、封装、精度等），请咨询相应的生产厂商。

表 5-13 低速外部时钟 XTL⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	-	-	32.768	-	kHz
ESR_{CLK}	支持的晶体 ESR 范围	-	-	-	60	k Ω
$C_{Lx}^{(2)}$	匹配电容	按晶体制造商要求进行配置。	4	12	20	pF
DC_{ACLK}	占空比	-	30	50	70	%
$I_{dd}^{(3)}$	电流	XTL_CR[3:0]=0b1111	-	1330	-	nA
		XTL_CR[3:0]=0b1011	-	1230	-	
		XTL_CR[3:0]=0b0111	-	1140	-	
		XTL_CR[3:0]=0b0011	-	1050	-	
		XTL_CR[3:0]=0b1110	-	630	-	
		XTL_CR[3:0]=0b1010	-	580	-	
		XTL_CR[3:0]=0b0110	-	530	-	
		XTL_CR[3:0]=0b0010	-	490	-	
		XTL_CR[3:0]=0b1101	-	400	-	
		XTL_CR[3:0]=0b1001 (推荐值)	-	370	-	
		XTL_CR[3:0]=0b0101	-	350	-	
		XTL_CR[3:0]=0b0001	-	310	-	
		XTL_CR[3:0]=0b1100	-	290	-	
		XTL_CR[3:0]=0b1000	-	270	-	
		XTL_CR[3:0]=0b0100	-	250	-	
		XTL_CR[3:0]=0b0000	-	230	-	
g_m	跨导	XTL_CR[3:0]=0b1111	-	14.64	-	μS
		XTL_CR[3:0]=0b1011	-	13.17	-	
		XTL_CR[3:0]=0b0111	-	11.67	-	
		XTL_CR[3:0]=0b0011	-	10.15	-	
		XTL_CR[3:0]=0b1110	-	7.37	-	

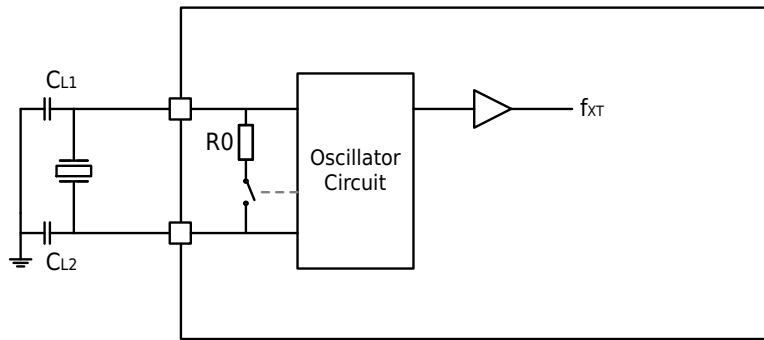
符号	参数	条件	最小值	典型值	最大值	单位
g _m	跨导	XTL_CR[3:0]=0b1010	-	6.62	-	μS
		XTL_CR[3:0]=0b0110	-	5.87	-	
		XTL_CR[3:0]=0b0010	-	5.10	-	
		XTL_CR[3:0]=0b1101	-	4.94	-	
		XTL_CR[3:0]=0b1001 (推荐值)	-	4.44	-	
		XTL_CR[3:0]=0b0101	-	3.93	-	
		XTL_CR[3:0]=0b0001	-	3.41	-	
		XTL_CR[3:0]=0b1100	-	3.72	-	
		XTL_CR[3:0]=0b1000	-	3.34	-	
		XTL_CR[3:0]=0b0100	-	2.95	-	
		XTL_CR[3:0]=0b0000	-	2.57	-	
T _{start} ⁽⁴⁾	启动时间	ESR=30kΩ C _L =12pF XTL_CR[3:0]=0b1010	-	2000	-	ms

 说明

- 由综合评估得出，不在生产中测试。
- C_{Lx} 指晶体两个管脚的匹配电容 C_{L1} 和 C_{L2}，建议使用高质量的、为高频应用而设计的瓷介电容器，并挑选符合要求的晶体或谐振器。通常 C_{L1} 和 C_{L2} 具有相同参数。在选择 C_{Lx} 时，应该根据晶振的频率和 ESR 等参数，并且将 PCB 和 MCU 引脚的总对地寄生电容 C_p 考虑在内。

匹配电容 C_{Lx} 建议按照晶体制造商的技术手册的要求进行配置：
 - 如果晶体制造商给出了负载电容的容值 (C_L)，则 C_{Lx} = 2 × C_L - C_p
 - 如果晶体制造商给出了匹配电容的容值，则 C_{Lx} = 匹配电容容值 - C_p实际使用中，如果选择的 C_{Lx} 较大，建议选用合适的电流档位设置。

例：
 - 晶体制造商给出晶体的负载电容为 8pF 时，考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 12pF 的匹配电容。
 - 晶体制造商给出晶体的匹配电容为 12pF 时，考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 10pF 或 8pF 的匹配电容。
- 选择具有较小 ESR 值的高质量振荡器（如 MSIV-TIN32.768kHz），可以通过调节 SYSCTRL_XTLCR[3:0] 设置值以优化电流消耗。电流消耗与电路提供的跨导 (g_m) 成正比。
- T_{start} 是启动时间，是从软件使能 XTL 开始测量，直至得到稳定的 32768Hz 振荡这段时间。这个数值是在 SYSCTRL_XTLCR[3:0]=0b1001 和 SYSCTRL_XTLCR[5:4]=0b10 设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。



说明

- 芯片内已集成反馈电阻 R0。

5.3.8 内部时钟源特性

5.3.8.1 内部高速时钟 RC48M

表 5-14 内部高速时钟 RC48M 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	-	4.0	4.0 6.0 32.0 48.0	48.0	MHz
TRIM ⁽¹⁾	用户调节频率的步进	-	-	0.12	-	%
Dev ⁽¹⁾	不同温度和 VCC 下的振荡频率范围	$V_{CC} = 3.3V$ $T_A = 25^{\circ}C$	-0.3	-	0.3	%
		$V_{CC} = 1.8 \sim 5.5V$ $T_A = -40 \sim 105^{\circ}C$ $F_{CLK} = 4/6MHz$	-2.0	-	2.0	
		$V_{CC} = 1.8 \sim 5.5V$ $T_A = -40 \sim 105^{\circ}C$ $F_{CLK} = 32/48MHz$	-1.5	-	1.5	
I_{CLK}	功耗	$F_{CLK} = 4MHz$	-	60	-	μA
		$F_{CLK} = 6MHz$	-	66	-	
		$F_{CLK} = 32MHz$	-	176	-	
		$F_{CLK} = 48MHz$	-	220	-	
$DC_{CLK}^{(2)}$	占空比	-	45	50	55	%
$t_{su}^{(2)}$	启动时间（从使能到开始输出时钟）	$F_{CLK} = 4MHz$	-	8.8	20.1	μs
		$F_{CLK} = 6MHz$	-	8.5	19.8	
		$F_{CLK} = 32MHz$	-	4.7	12.9	
		$F_{CLK} = 48MHz$	-	4.7	12.8	



说明

1. 由综合评估得出，不在生产中测试。
2. 由设计保证，不在生产中测试。

5.3.8.2 内部低速时钟 RCL

表 5-15 内部低速时钟 RCL 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率@HPM	$V_{CC}=3.3V$ $T_A=25^{\circ}C$	38.2 32.5	38.4 32.768	38.6 33	kHz
TRIM ⁽¹⁾	用户调节频率的步进	-	-	0.5	-	%
Dev ⁽¹⁾	RCL 振荡器精度@HPM	$V_{CC}=1.8\sim5.5V$	-2.5	-	2.5	%
	RCL 振荡器精度@LPM	$T_A=-40\sim105^{\circ}C$	-15	-	15	%
T_{CLK}	启动时间	-	-	150	-	μs
DC _{CLK} ⁽¹⁾	占空比	-	25	50	75	%



说明

1. 由综合评估得出，不在生产中测试。

5.3.8.3 内部低速时钟 RC10K

表 5-16 内部低速时钟 RC10K 特性

符号	参数	条件	最小值	典型值	最大值	单位
V	Operation voltage	-	1.8	-	5.5	V
Dev ⁽¹⁾	振荡器精度	$V_{CC}=1.8\sim5.5V$ $T_A=-40\sim105^{\circ}C$	-50	-	50	%
F_{CLK}	振荡频率	$V_{CC}=3.3V$ $T_A=25^{\circ}C$	-	10	-	kHz



说明

1. 由综合评估得出，不在生产中测试。

5.3.8.4 内部低速时钟 RC256K

表 5-17 内部低速时钟 RC256K 特性

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	$V_{CC}=3.3V$ $T_A=25^{\circ}C$	-	256	-	kHz
Dev ⁽¹⁾	RCL 振荡器精度	$V_{CC}=1.8\sim5.5V$ $T_A=-40\sim105^{\circ}C$	-5.5	-	5.5	%
DC _{CLK} ⁽¹⁾	占空比	-	40	-	60	%



说明

1. 由综合评估得出，不在生产中测试。

5.3.9 Flash 存储器特性

表 5-18 Flash 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
EC _{FLASH}	擦写次数 (Sector Erase)	T _A =25℃	20	-	-	kcycles
RET _{FLASH}	数据保存期限	T _A =85℃, after 20 kcycles	20	-	-	Years
T _{b_prog}	编程时间 (字节)	-	22	-	30	μs
T _{w_prog}	编程时间 (字)	-	40	-	52	μs
T _{p_erase}	页擦除时间	-	2	-	3	ms
T _{m_erase}	整片擦除时间	-	30	-	40	ms

5.3.10 EMC 特性

5.3.10.1 EFT 特性

芯片复位可以使系统恢复正常操作。

表 5-19 EFT 特性

符号	级别/类型
EFT to IO (IEC61000-4-4)	Class: 4A
EFT to Power (IEC61000-4-4)	Class: 4A

设计可靠的软件以避免噪声的问题

在器件级进行 EMC 的评估和优化，是在典型的应用环境中进行的（本测试是基于官方评估板综合评估时抽样进行测试的）。应该注意的是，好的 EMC 性能与用户应用和具体的软件密切相关。

因此，建议用户对软件实行 EMC 优化，并进行与 EMC 有关的认证测试。

软件建议

软件的流程中必须包含应对程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏（控制寄存器等）

在进行 EFT 测试时，可以把超出应用要求的干扰直接施加在芯片电源或 IO 上，当检测到意外动作的地方，软件部分进行加强以防止发生不可恢复的错误。

5.3.10.2 ESD 特性

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

表 5-20 ESD 特性

符号	参数	条件	最小值	典型值	最大值	单位
$VESD_{HBM}^{(1)}$	ESD @ Human Body Mode	$T_A=25^{\circ}C$ ，符合 ANSI/ESDA/JEDEC JS-001	-4	-	4	kV
$VESD_{CDM}^{(1)}$	ESD @ Charge Device Mode	$T_A=25^{\circ}C$ ，符合 ANSI/ESDA/JEDEC JS-002	-2	-	2	kV
$I_{latchup}^{(1)}$	Latch up current	$T_A=105^{\circ}C$ ，符合 JESD78	-200	-	200	mA



说明

1. 由综合评估得出，不在生产中测试。

5.3.11 I/O 端口特性

5.3.11.1 输出特性-端口

表 5-21 端口输出特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
V_{OH}	IO 引脚输出高电平	$I_{IO}=6mA$, $VCC=3.3V$	$VCC-0.3$	-	V
		$I_{IO}=12mA$, $VCC=3.3V$	$VCC-0.7$	-	V
V_{OL}	IO 引脚输出低电平	$I_{IO}=8mA$, $VCC=3.3V$	-	$VSS+0.3$	V
		$I_{IO}=16mA$, $VCC=3.3V$	-	$VSS+0.7$	V



说明

- 1. 由综合评估得出，不在生产中测试。
- 2. 器件的 I_{IO} 电流必须始终遵循[电流特性](#)所列的绝对最大额定值， I_{IO} （I/O 端口的 I_{OH} 和 I_{OL} ）的总和不得超过 I_{VCC} 。

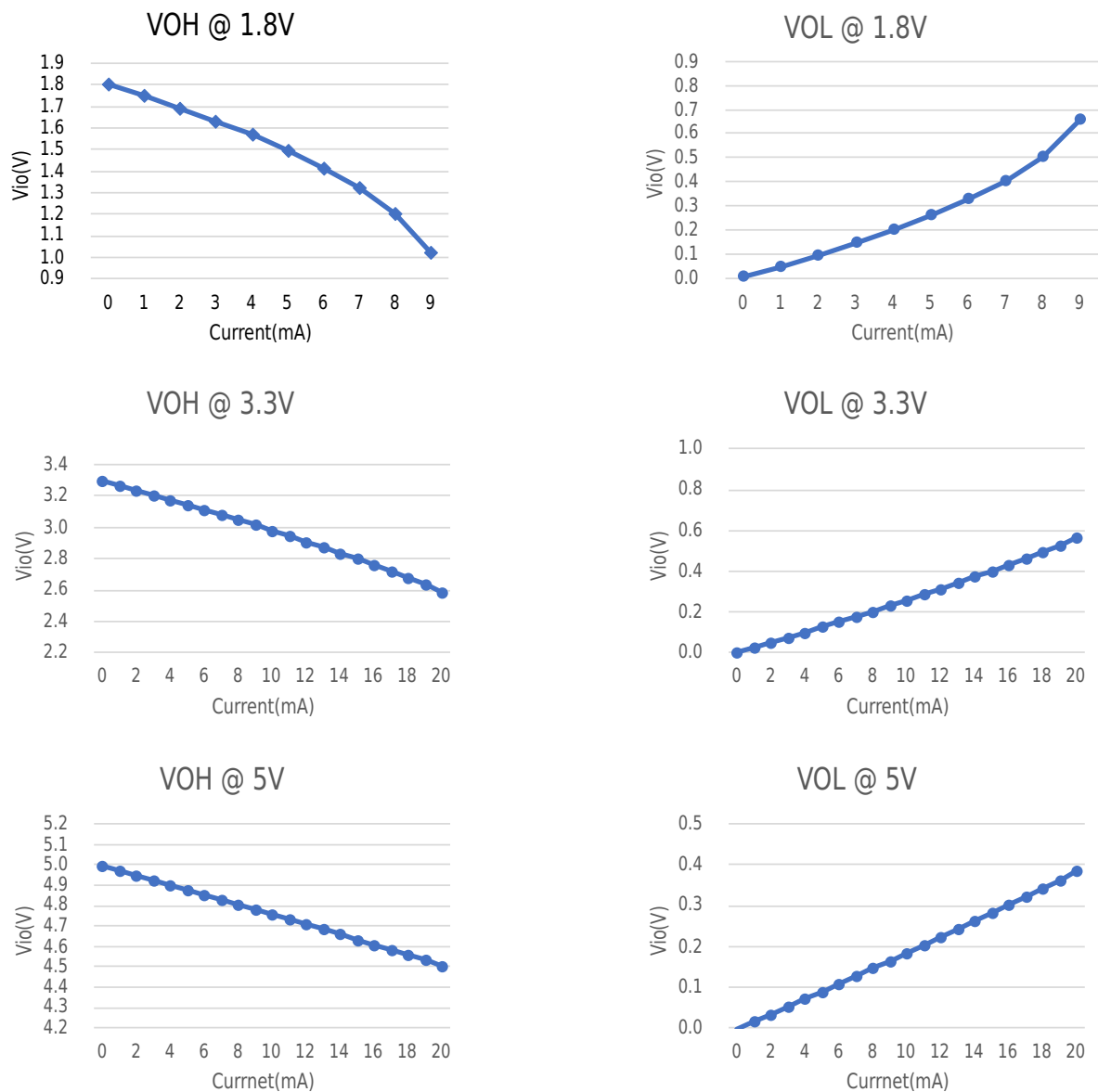


图 5-4 输出端口 VOH/VOL 实测曲线（典型值）

5.3.11.2 输入特性-端口 PA/PB

表 5-22 PA/PB 端口输入特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IH}^{(1)}$	IO 输入高电平电压	VCC=1.8V	0.7VCC	-	-	V
		VCC=3.3V	0.7VCC	-	-	V
		VCC=5.5V	0.7VCC	-	-	V
$V_{IL}^{(1)}$	IO 输入低电平电压	VCC=1.8V	-	-	0.3VCC	V
		VCC=3.3V	-	-	0.3VCC	V
		VCC=5.5V	-	-	0.3VCC	V

符号	参数	条件	最小值	典型值	最大值	单位
V_{hys}	输入迟滞 ($V_{\text{IH}}-V_{\text{IL}}$)	VCC=1.8V	-	0.3	-	V
		VCC=3.3V	-	0.4	-	V
		VCC=5.5V	-	0.6	-	V
R_{pullhigh}	IO 弱上拉等效电阻	Weak pull-up enabled VCC=3.3V	-	60	-	kΩ
C_{input}	IO 引脚电容	-	-	5	-	pF

 **说明**

1. 由综合评估得出，不在生产中测试。

5.3.11.3 端口外部输入采样要求-Timer Gate/Timer Clock

表 5-23 Timer Gate/Timer Clock 外部输入采样要求

符号	参数	条件	最小值	典型值	最大值	单位
$t_{\text{(cap)}}$	Timer capture timing	Timer capture pulse width	-	0.5	-	μs
$t_{\text{(clk)}}^{(1)}$	Timer clock frequency applied to pin	Timer external clock input $f_{\text{HCLK}}=4\text{MHz}$	-	-	PCLK/2	MHz

 **说明**

1. 由综合评估得出，不在生产中测试。

5.3.11.4 端口漏电特性-端口 PA/PB

表 5-24 PA/PB 端口漏电特性

符号	参数	条件	最小值	典型值	最大值	单位
$I_{\text{lk}}(\text{Px.y})$	Leakage current	$V_{(\text{Px.y})}^{(1)(2)}$	-	±50	-	nA

 **说明**

1. 端口漏电基于相应端口连接到 VSS 或 VCC。
2. 端口必须设置为输入端口。

5.3.12 RESETB 引脚特性

RESETB 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻。

表 5-25 RESETB 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(RESETB)}^{(1)}$	输入低电平电压	-	-0.3	-	0.3VCC	V
$V_{IH(RESETB)}^{(1)}$	输入高电平电压	-	0.7VCC	-	VCC+0.3	V
$V_{hys(RESETB)}$	施密特触发器电压迟滞	-	-	400	-	mV
R_{PU}	弱上拉等效电阻	$V_{IN}=V_{SS}$	-	60	-	k Ω
$T_{F(RESETB)}^{(1)}$	输入滤波脉冲	-	-	-	1	μ s
$T_{NF(RESETB)}^{(1)}$	输入非滤波脉冲	-	5	-	-	μ s



说明

1. 由设计保证，不在生产中测试。

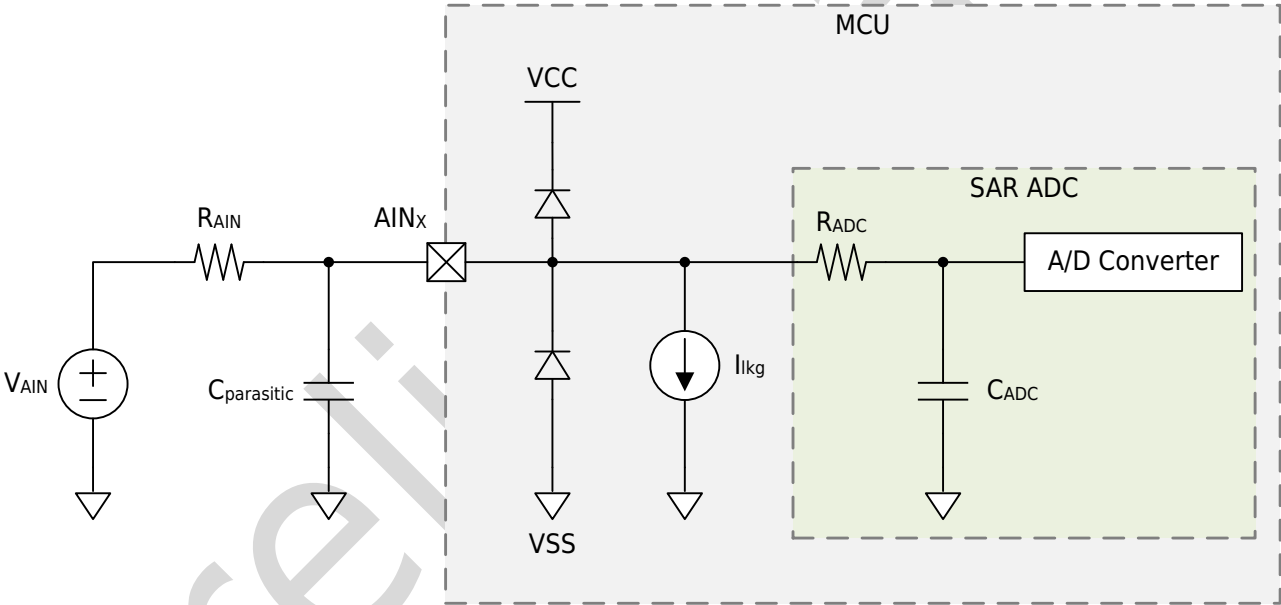
5.3.13 ADC 特性

表 5-26 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
AVCC	模拟电源电压	-	1.8	3.3	5.5	V
V_{AIN}	ADC 输入电压范围	单端输入模式	0	-	V_{REF+}	V
$V_{REF+}^{(1)}$	正参考电压	-	1.5	-	AVCC	V
V_{REF-}	负参考电压	-	-	AVSS	-	V
$DEV_{AVCC/3}^{(2)}$	AVCC/3 精度	-	-3	± 2	3	%
$I_{ADC}^{(1)}$	工作电流消耗	$f_s=1\text{Msps}$ $T_S=4/f_{ADCCLK}$	-	0.31	-	mA
$C_{ADC}^{(1)}$	ADC 内部采样电容	-	-	5	-	pF
$R_{ADC}^{(1)}$	ADC 内部采样电阻	-	-	1.5	-	k Ω
$R_{AIN}^{(1)(4)}$	ADC 外部输入阻抗	-	-	-	1.5	k Ω
$f_{ADCCLK}^{(1)}$	ADC 时钟频率	$2.7V \leq AVCC \leq 5.5V$	0.3	-	24	MHz
		$2.4V \leq AVCC < 2.7V$	0.3	-	8	
		$1.8V \leq AVCC < 2.4V$	0.3	-	4	
$f_s^{(1)}$	采样率	$2.7V \leq AVCC \leq 5.5V$	0.02	-	1.5	Msps
		$2.4V \leq AVCC < 2.7V$	0.02	-	0.5	
		$1.8V \leq AVCC < 2.4V$	0.02	-	0.25	
$T_{ADCSTART}$	启动时间	-	-	-	10	μ s
$T_S^{(3)}$	采样时间	-	2	4	127	1/ f_{ADCCLK}
T_{ADCONV}	总转换时间（包括采样时间）	-	-	T_S+12	-	K

符号	参数	条件	最小值	典型值	最大值	单位
ENOB ⁽²⁾	有效位数	2.7V≤AVCC≤5.5V f _S =1Msps	9.8	10.4	-	bits
SNR ⁽²⁾	信噪比		60.0	64.8	-	dB
THD ⁽²⁾	总谐波失真		-	-78.7	-71.5	dB
E _D ⁽²⁾	差分非线性误差		-1.0	-0.9/1.9	2.0	LSB
E _L ⁽²⁾	积分非线性误差		-4.0	-2.9/1.8	4.0	LSB
E _O ⁽²⁾	失调误差		-	-1.0/10.1	-	LSB
E _G ⁽²⁾	增益误差		-	-1.7/3.0	-	LSB
E _T ⁽²⁾	总不可调整误差		-	±11.0	-	LSB

- 1. 由设计保证，不在生产中测试。
- 2. 由综合评估得出，不在生产中测试。
- 3. ADC 的典型应用如下图所示：



图中 I_{ikg} 为 I/O 端口漏电电流，具体参数请参考“[端口漏电特性-端口 PA/PB](#)”。

对于 0.5LSB 采样误差精度要求的条件，所需的采样时间计算公式如下：

$$T_S = \frac{M}{f_{ADCCLK}} \geq (R_{AIN} + R_{ADC}) \times C_{ADC} \times (N + 1) \times \ln(2)$$

其中 N 为 ADC 位数 12， f_{ADCCLK} 为 ADC 时钟频率（ f_{PCLK} 除以寄存器 ADC_CR0.CLKDIV 所设置的分频比），M 为采样周期个数（采样时间占 M 个 ADC 时钟周期，具体值请参见寄存器 ADC_CR0.SAM）。

下表为典型工作条件下，ADC 最短采样时间 T_S 和外部电阻 R_{AIN} 的关系（ $M=4$ ，采样误差 0.5LSB 的条件下）。对于其它特殊的外部输入阻抗值，亦可以通过前面给出的采样时间计算公式计算出对应的最短采样时间的要求。

表 5-27 ADC 最短采样时间 T_S 和外部输入阻抗 R_{AIN} 的关系

R_{AIN} (Ω)	最短采样时间 T_S (ns)
10	68.0
47	69.7

R_{AIN} (Ω)	最短采样时间 T_s (ns)
68	70.6
100	72.1
150	74.3
220	77.5
330	82.4
470	88.8
680	98.2
1000	112.6
1500	135.2
2200	166.7
3300	216.3
4700	279.3
6800	374.0
10000	518.1
15000	743.4

对于上述典型应用，应注意：

- 尽量减小 ADC 输入端口 AIN_x 的寄生电容 $C_{parasitic}$ ，以保证 $C_{parasitic} \ll (1 + R_{ADC}/R_{AIN}) * C_{ADC}$ 。否则可能导致 ADC 输入电压建立不充分，并产生转换误差。
- 除了考虑 R_{AIN} 值外，如果信号源 V_{AIN} 的内阻较大时，也需要加入考虑。

4. 基于 $T_j=125^\circ\text{C}$ 评估，以漏电造成的误差不超过 $\pm 2\text{LSB}$ 为限定依据。对于较低的温度，该限制可放宽。实际应用中，确定可用的最大外部输入阻抗需要综合考虑漏电以及采样时间（参考上一条描述）。

5.3.14 VC 特性

表 5-28 VC 特性

符号	参数	条件		最小值	典型值	最大值	单位
V _{in}	输入电压范围	-		0	-	5.5	V
V _{com}	输入共模电压范围	-		0.2	-	VCC-0.2	V
V _{offset}	输入失调电压	AVCC=3.3 V, T _A =25℃	VCx_CR0.BI AS=0b00	-	±15	-	mV
			VCx_CR0.BI AS=0b01	-	±15	-	mV
			VCx_CR0.BI AS=0b10	-	±10	-	mV
			VCx_CR0.BI AS=0b11	-	±5	-	mV

符号	参数	条件		最小值	典型值	最大值	单位
V _{offset}	输入失调电压	AVCC=1.8~5.5V, T _A =-40~105°C	VCx_CR0.BIAS=0b00	-	±20	-	mV
			VCx_CR0.BIAS=0b01	-	±20	-	mV
			VCx_CR0.BIAS=0b10	-	±15	-	mV
			VCx_CR0.BIAS=0b11	-	±10	-	mV
I _{comp}	比较器工作电流	VCx_CR0.BIAS=0b00 VCx_CR0.BIAS=0b01 VCx_CR0.BIAS=0b10 VCx_CR0.BIAS=0b11	-	0.3 1.2 10 20	-	μA	
T _{response}	响应时间	VCx_CR0.BIAS=0b00 VCx_CR0.BIAS=0b01 VCx_CR0.BIAS=0b10 VCx_CR0.BIAS=0b11	-	2500 1000 400 200	-	ns	
T _{setup}	建立时间	VCx_CR0.BIAS=0b00 VCx_CR0.BIAS=0b01 VCx_CR0.BIAS=0b10 VCx_CR0.BIAS=0b11	-	10 2.5 0.7 0.35	-	μs	
V _{hysteresis}	迟滞电压	VCx_CR0.HYS=0b00 VCx_CR0.HYS=0b01 VCx_CR0.HYS=0b10 VCx_CR0.HYS=0b11	-	0 10 20 30	-	mV	
R _{in} ⁽¹⁾	输入电阻	-	-	-	100	kΩ	
V _{error_DAC}	内置 DAC 的电压误差	-	-	±25	-	mV	
T _{setup_DAC}	内置 DAC 的稳定时间	-	-	25	-	μs	
T _{filter}	数字滤波时间	VCx_CR1.FLTTIME=0b000	-	0	-	μs	
		VCx_CR1.FLTTIME=0b001	-	2*T _{VCx}	-	μs	
		VCx_CR1.FLTTIME=0b010	-	4*T _{VCx}	-	μs	
		VCx_CR1.FLTTIME=0b011	-	8*T _{VCx}	-	μs	
		VCx_CR1.FLTTIME=0b100	-	16*T _{VCx}	-	μs	
		VCx_CR1.FLTTIME=0b101	-	32*T _{VCx}	-	μs	
		VCx_CR1.FLTTIME=0b110	-	64*T _{VCx}	-	μs	
		VCx_CR1.FLTTIME=0b111	-	128*T _{VCx}	-	μs	
		VCx_CR1.FLTTIME=0b1000	-	256*T _{VCx}	-	μs	

符号	参数	条件	最小值	典型值	最大值	单位
T_{filter}	数字滤波时间	$VCx_CR1.FLTTIME=0b1001$	-	$512 \cdot T_{VCx}$	-	μs
		$VCx_CR1.FLTTIME=0b1010$	-	$1024 \cdot T_{VCx}$	-	μs
		$VCx_CR1.FLTTIME=0b1011$	-	$2048 \cdot T_{VCx}$	-	μs
		$VCx_CR1.FLTTIME=0b1100$	-	$4096 \cdot T_{VCx}$	-	μs
		$VCx_CR1.FLTTIME=0b1101$	-	$4096 \cdot T_{VCx}$	-	μs
		$VCx_CR1.FLTTIME=0b1110$	-	$4096 \cdot T_{VCx}$	-	μs
		$VCx_CR1.FLTTIME=0b1111$	-	$4096 \cdot T_{VCx}$	-	μs



说明

1. 由设计保证，不在生产中测试。
2. T_{VCx} 表示滤波时钟周期，通过 $VCx_CR1.FLTCLK$ 选择内置 RC 振荡器（约 256kHz）或者 PCLK 作为滤波时钟。

5.3.15 定时器特性

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM 输出）的特性详情，参见下表。

表 5-29 高级定时器（ATIM3）特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t_{res}	定时器分辨时间	-	1	-	t_{TIMCLK}
		$f_{\text{TIMCLK}}=48\text{MHz}$	20.8	-	ns
f_{ext}	外部时钟频率	$f_{\text{TIMCLK}}=48\text{MHz}$	0	24	MHz
Res_{Tim}	定时器分辨率	-	-	16	位
T_{counter}	选择内部时钟时，16 位计数器时钟周期	-	1	65536	t_{TIMCLK}
		$f_{\text{TIMCLK}}=48\text{MHz}$	0.0208	1365	μs



说明

1. 由设计保证，不在生产中测试。

表 5-30 复合定时器（CTIM）特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t_{res}	定时器分辨时间	-	1	-	t_{TIMCLK}
		$f_{\text{TIMCLK}}=48\text{MHz}$	20.8	-	ns
f_{ext}	外部时钟频率	$f_{\text{TIMCLK}}=48\text{MHz}$	0	24	MHz
Res_{Tim}	定时器分辨率	-	-	16	位
T_{counter}	选择内部时钟时，16 位计数器	-	1	65536	t_{TIMCLK}



说明

1. 由设计保证，不在生产中测试。

表 5-31 低功耗定时器特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t _{res}	定时器分辨时间	-	1	-	t _{TIMCLK}
		f _{TIMCLK} =48MHz	0.0208	-	μs
f _{ext}	外部时钟频率	-	0	f _{TIMCLK/2}	MHz
		f _{TIMCLK} =48MHz	0	24	MHz
Res _{Tim}	定时器分辨率	-	-	16	位
T _{counter}	选择内部时钟时，16 位计数器时钟周期	-	1	65536	t _{TIMCLK}
		f _{TIMCLK} =48MHz	0.0208	1365	μs



说明

1. 由设计保证，不在生产中测试。

表 5-32 IWDTC 特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t _{res}	IWDTC 溢出时间	f _{IWDTCCLK} =10kHz	0.4	209715.2	ms



说明

1. 由设计保证，不在生产中测试。

5.3.16 通信接口

5.3.16.1 I2C 特性

I2C 接口特性如下表：

表 5-33 I2C 接口特性⁽¹⁾

符号	参数	标准模式（100k）		快速模式（400k）		快速增强（1M）		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t _{LOW}	SCL 时钟低时间	4.7	-	1.25	-	0.5	-	μs
t _{HIGH}	SCL 时钟高时间	4.0	-	0.6	-	0.26	-	μs
t _{SU.DAT}	数据建立时间	250	-	100	-	50	-	ns
t _{HD.DAT}	数据保持时间	0	-	0	-	0	-	μs
t _{HD.STA}	（重复）START 条件保持时间	2.5	-	0.625	-	0.25	-	μs
t _{SU.STA}	重复 START 条件建立时间	2.5	-	0.6	-	0.25	-	μs
t _{SU.STO}	STOP 条件建立时间	0.25	-	0.25	-	0.25	-	μs
t _{BUF}	总线空闲（STOP 条件至 START 条件）	4.7	-	1.3	-	0.5	-	μs

 **说明**
1. 由设计保证，不在生产中测试。

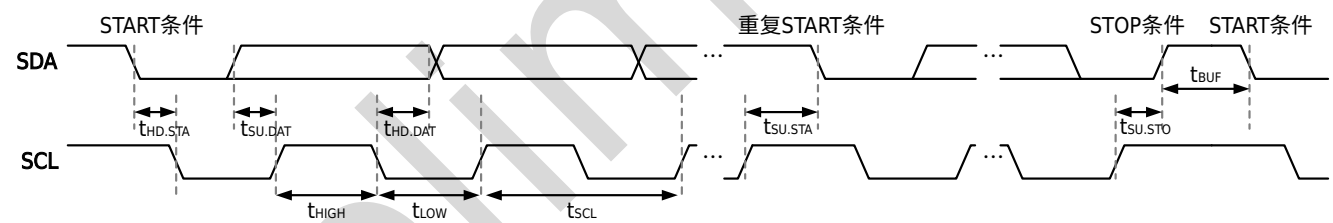


图 5-6 I2C 接口时序

5.3.16.2 SPI 特性

表 5-34 SPI 接口特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	最大值	单位
$t_{c(SCK)}$	串行时钟的周期 ⁽³⁾	主机发送模式 $f_{PCLK}=48MHz$	41.6	-	ns
		主机接收模式 (关闭主机延时采样) $f_{PCLK}=48MHz$	166	-	ns
		主机接收模式 (开启主机延时采样) $f_{PCLK}=48MHz$	83.3	-	ns
		从机发送模式 (关闭主机延时采样) $f_{PCLK}=48MHz$	166	-	ns
		从机发送模式 (开启主机延时采样) $f_{PCLK}=48MHz$	83.3	-	ns
		从机接收模式 $f_{PCLK}=48MHz$	83.3	-	ns
$t_{w(SCKH)}$	串行时钟的高电平时间	主机模式	$0.45 \times t_{c(SCK)}$	-	ns
		从机模式	$0.45 \times t_{c(SCK)}$	-	ns
$t_{w(SCKL)}$	串行时钟的低电平时间	主机模式	$0.45 \times t_{c(SCK)}$	-	ns
		从机模式	$0.45 \times t_{c(SCK)}$	-	ns
$t_{su(SSN)}$	从机选择的建立时间	从机模式	$0.45 \times t_{c(SCK)}$	-	ns
$t_h(SSN)$	从机选择的保持时间	从机模式	$0.45 \times t_{c(SCK)}$	-	ns
$t_{v(MO)}$	主机数据输出的生效时间	-	-	3	ns
$t_h(MO)$	主机数据输出的保持时间	-	0	-	ns
$t_{v(SO)}$	从机数据输出的生效时间	-	-	$20 + 1.5 \times T_{PCLK}$	ns
$t_h(SO)$	从机数据输出的保持时间	-	$14 + 0.5 \times T_{PCLK}$	-	ns
$t_{su(MI)}$	主机数据输入的建立时间	-	20	-	ns
$t_h(MI)$	主机数据输入的保持时间	-	2	-	ns
$t_{su(SI)}$	从机数据输入的建立时间	-	0	-	ns
$t_h(SI)$	从机数据输入的保持时间	-	$2 + 1.5 \times T_{PCLK}$	-	ns



说明

- 1. 由设计保证，不在生产中测试。
- 2. 数据基于 $V_{CC}=3.0V$ 条件给出。
- 3. 主机模式最大分频系数为 $PCLK/2$ ，从机模式最大分频系数为 $PCLK/4$ 。

SPI 接口信号的波形和时序参数如下：

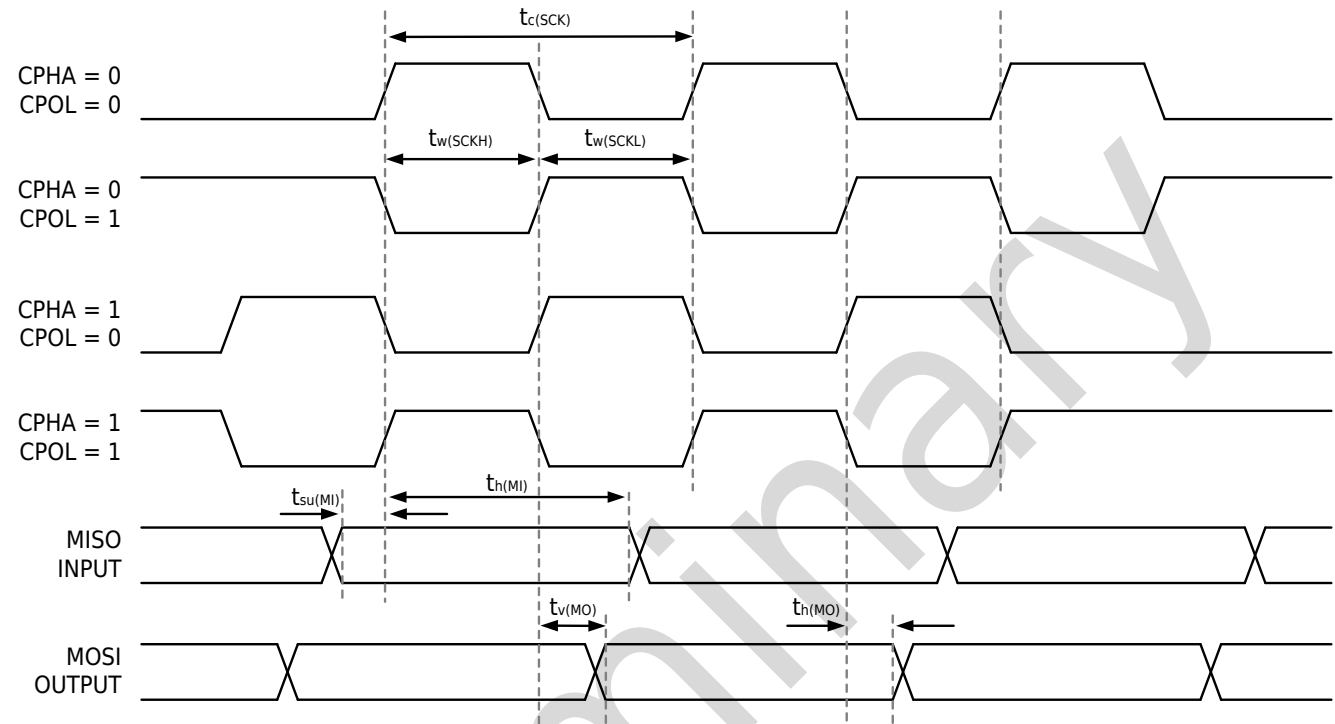


图 5-7 SPI 时序图（主机模式）

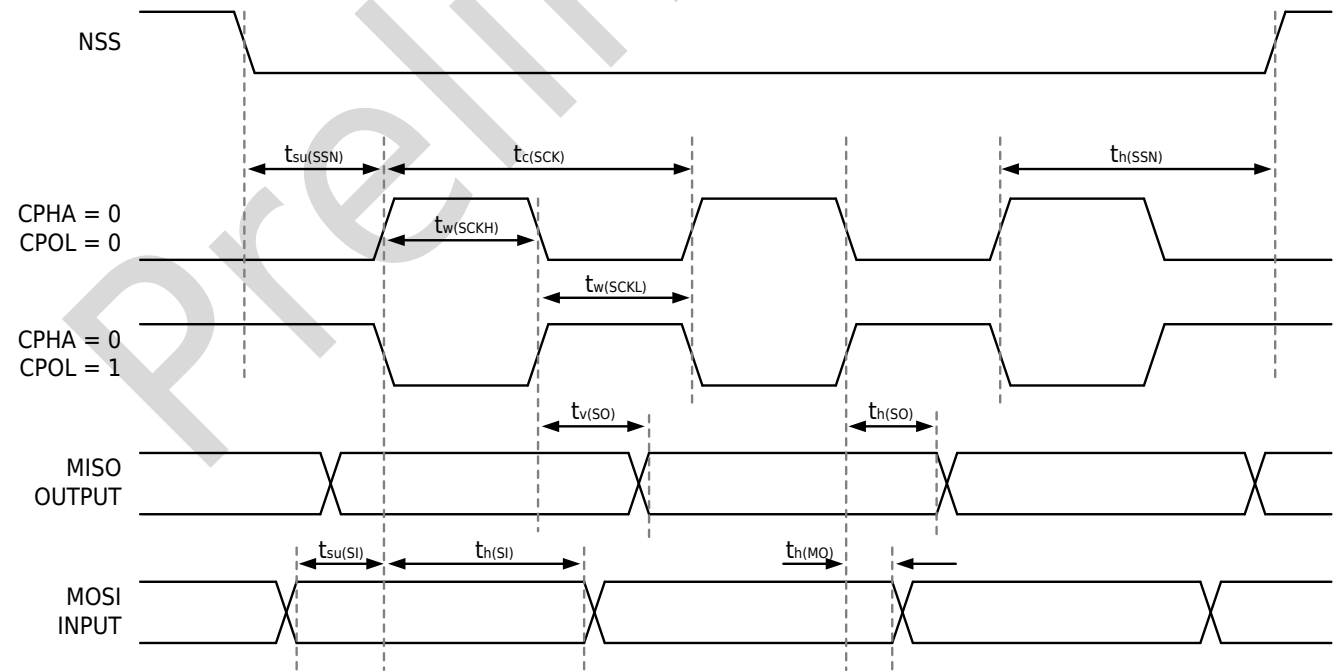


图 5-8 SPI 时序图（从机模式 CPHA=0）

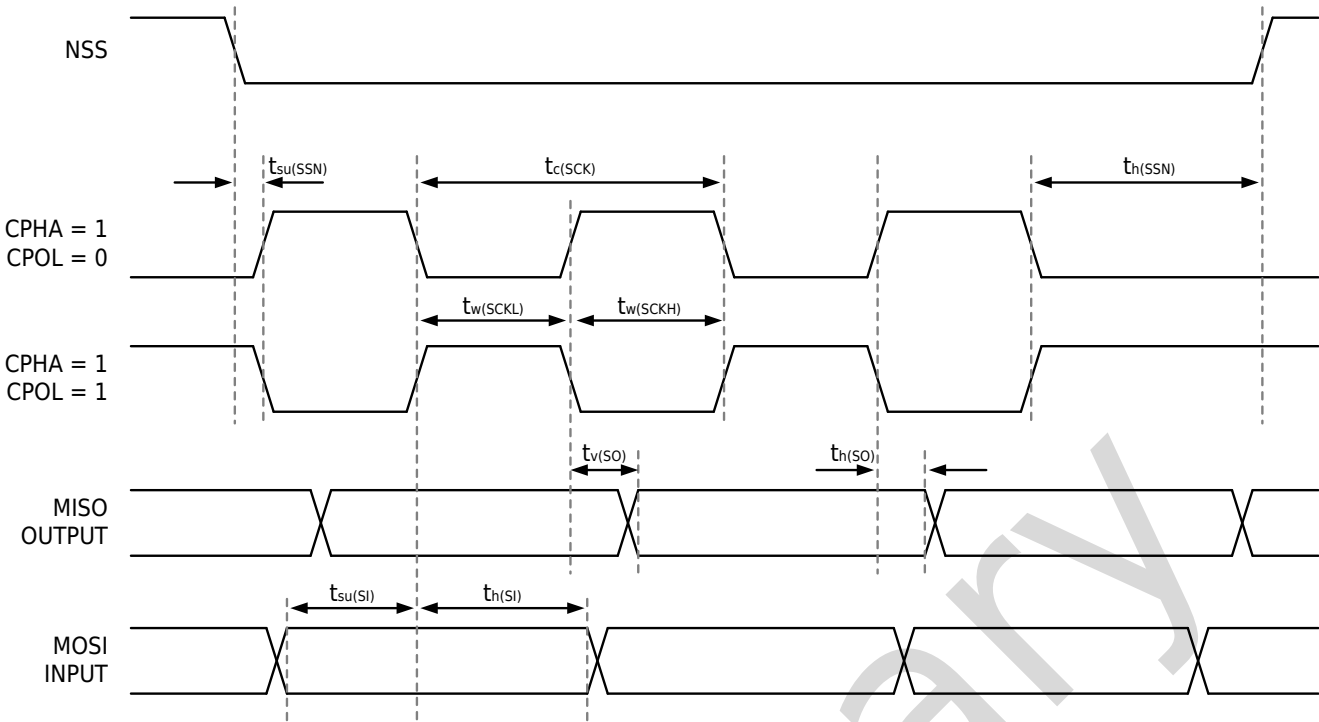
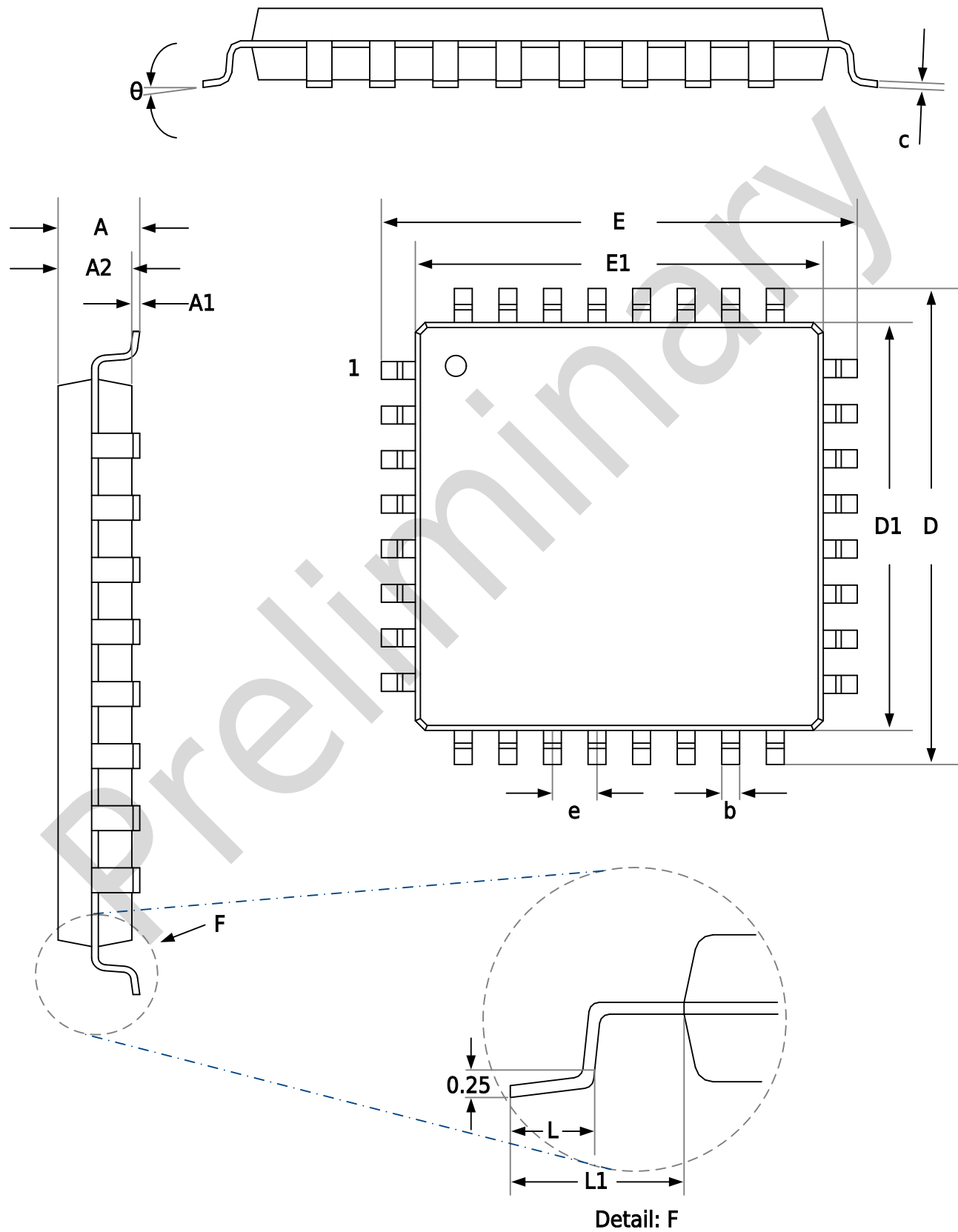


图 5-9 SPI 时序图（从机模式 CPHA=1）

6 封装信息

6.1 封装尺寸

6.1.1 LQFP32 封装



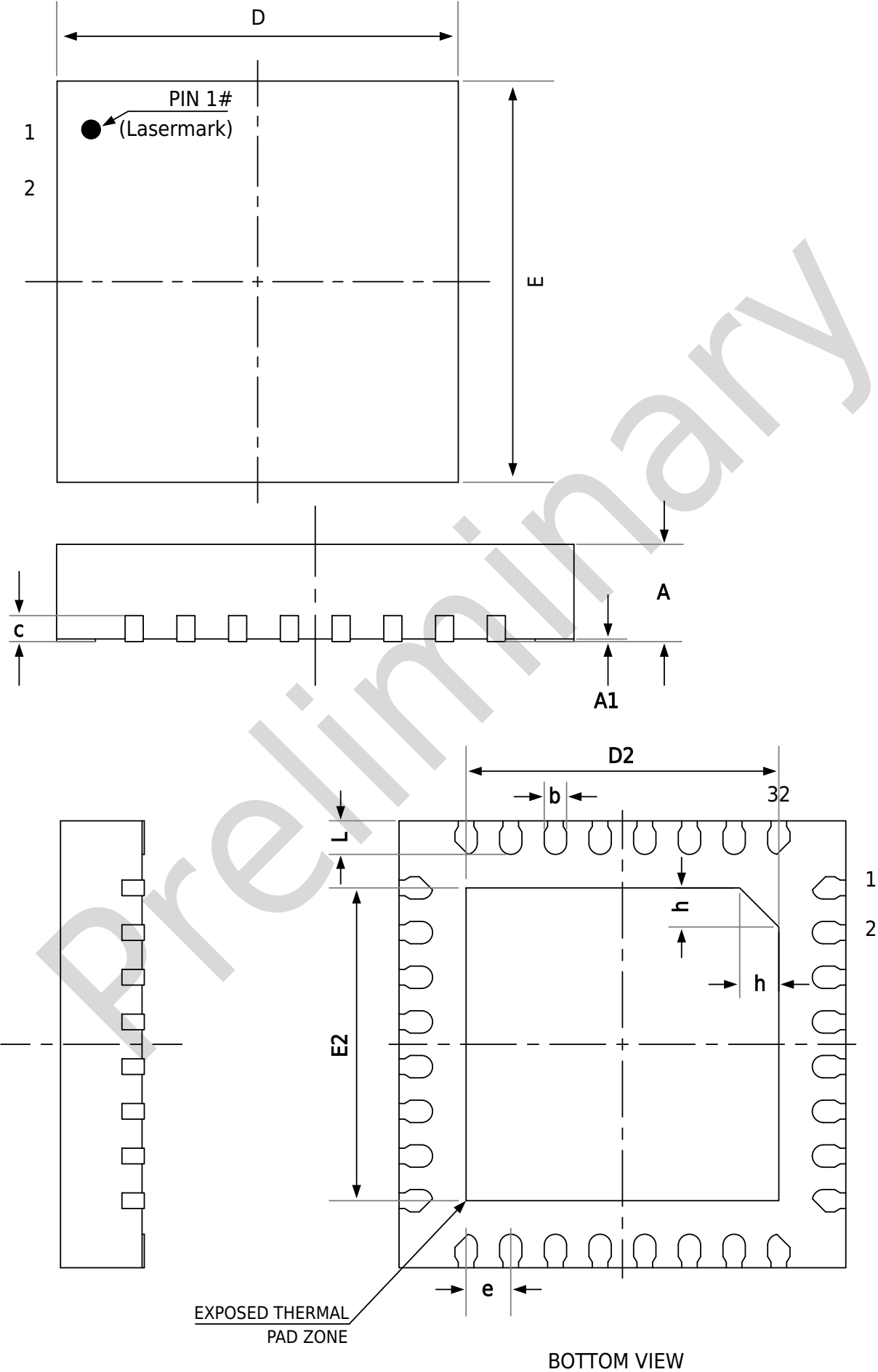
Symbol	7 x 7 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.30	--	0.45
c	0.09	--	0.20
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.80BSC		
L	0.45	--	0.75
L1	1.00REF		
θ	0	--	7°



说明

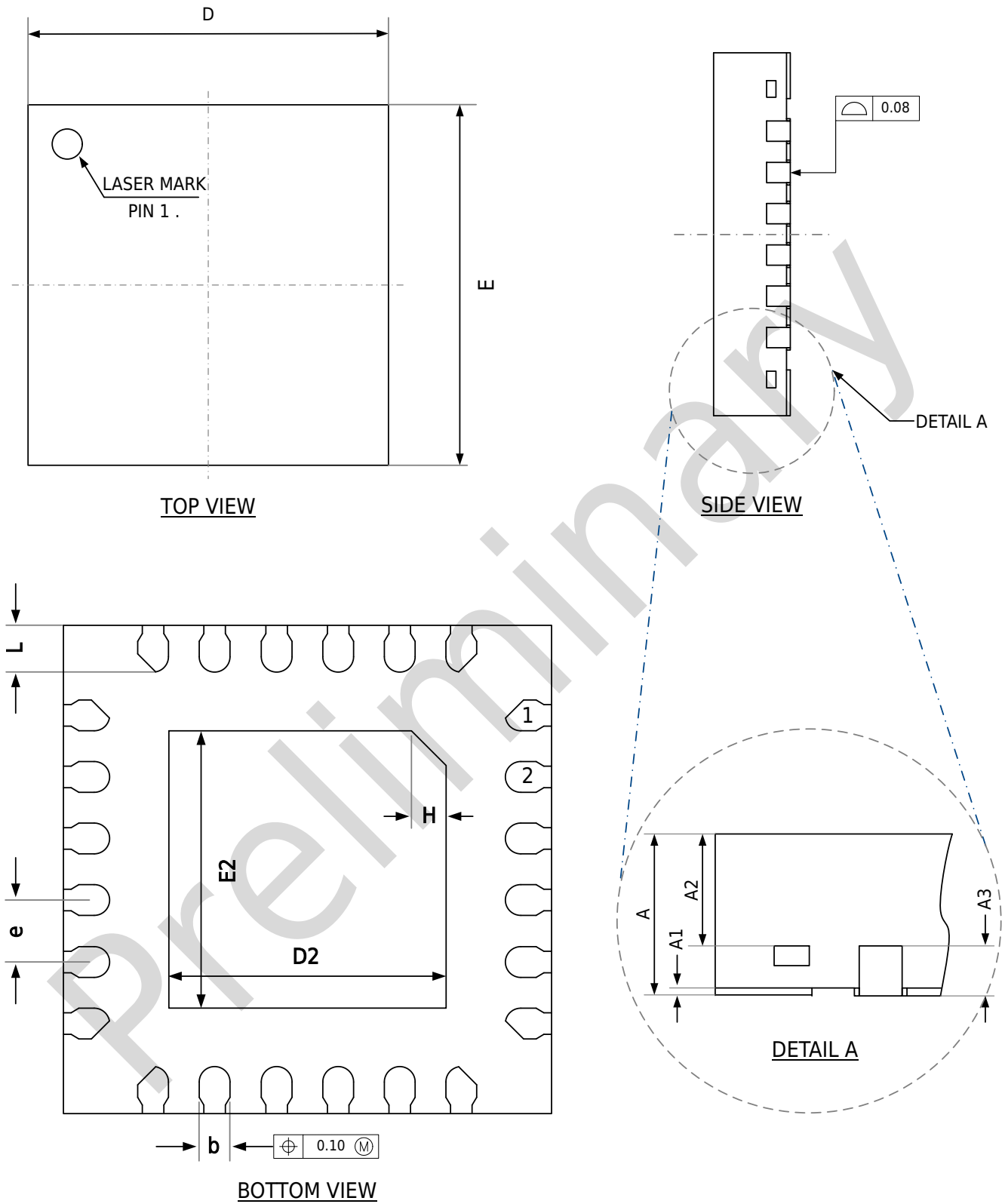
D1 和 E1 尺寸不包含模具注塑产生的溢料。

6.1.2 QFN32 封装



Symbol	4 x 4 Millimeter		
	Min	Nom	Max
A	--	--	0.80
A1	0.00	0.02	0.05
b	0.15	0.20	0.25
c	0.203REF		
D	3.90	4.00	4.10
D2	2.50	2.75	3.00
e	0.40BSC		
E	3.90	4.00	4.10
E2	2.50	2.75	3.00
L	0.20	0.35	0.50
h	0.20	--	0.40

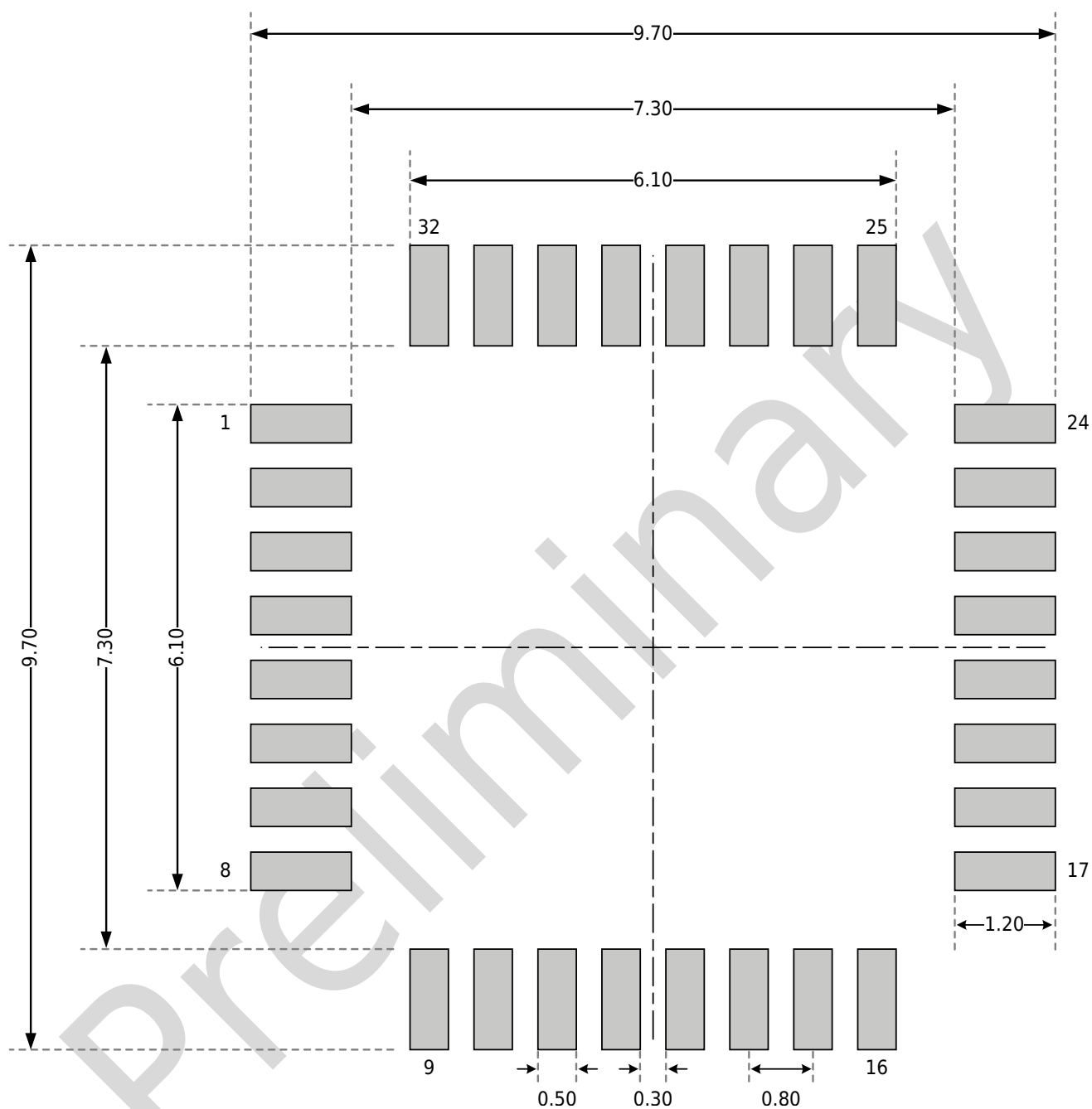
6.1.3 QFN24 封装



Symbol	4 x 4 Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20REF		
b	0.18	0.25	0.30
D	3.90	4.00	4.10
D2	2.10	2.40	2.70
E	3.90	4.00	4.10
E2	2.10	2.40	2.70
e	0.40	0.50	0.60
L	0.35	0.40	0.45
H	0.35REF		

6.2 焊盘示意图

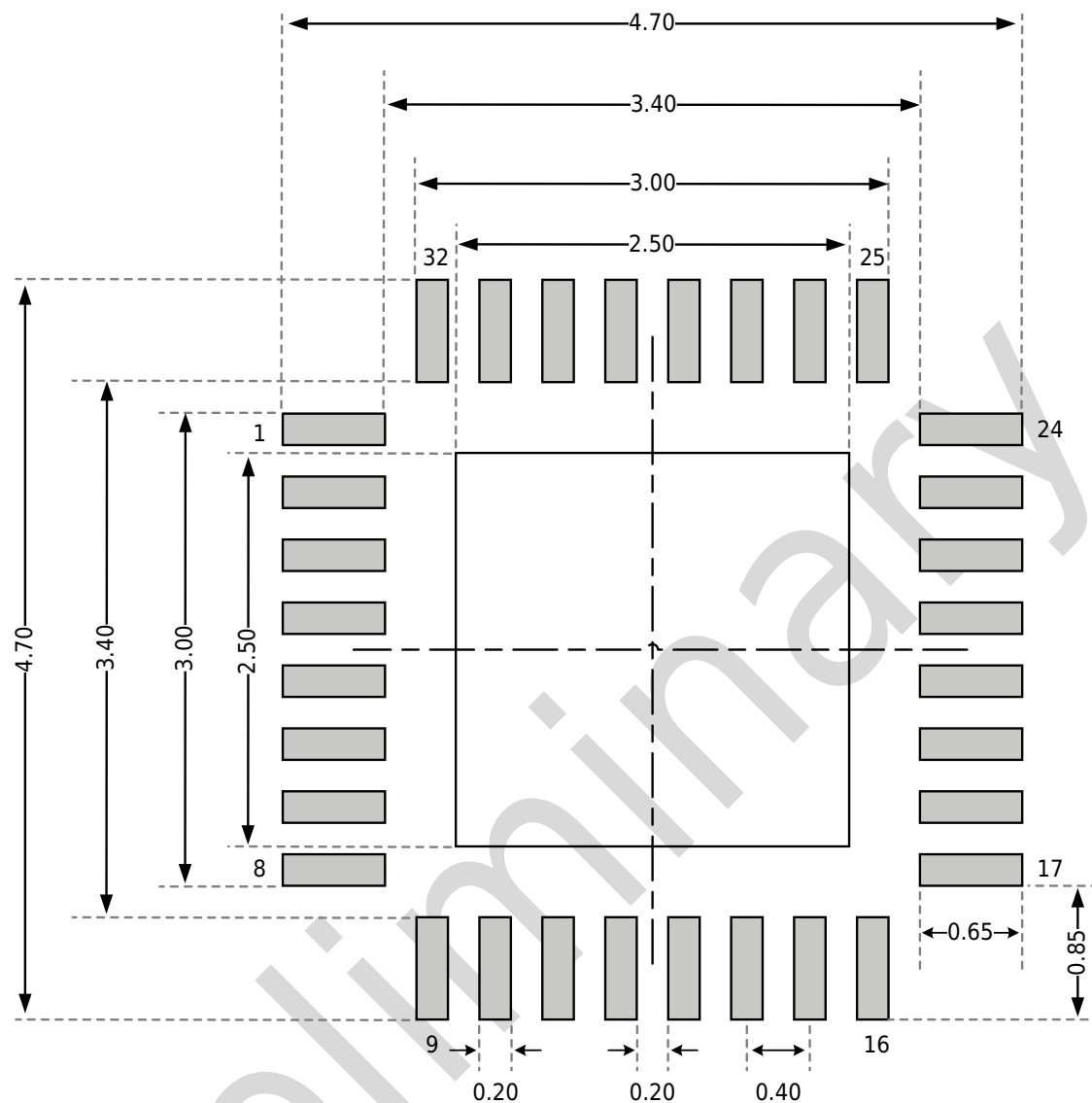
6.2.1 LQFP32 封装 (7mm x 7mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

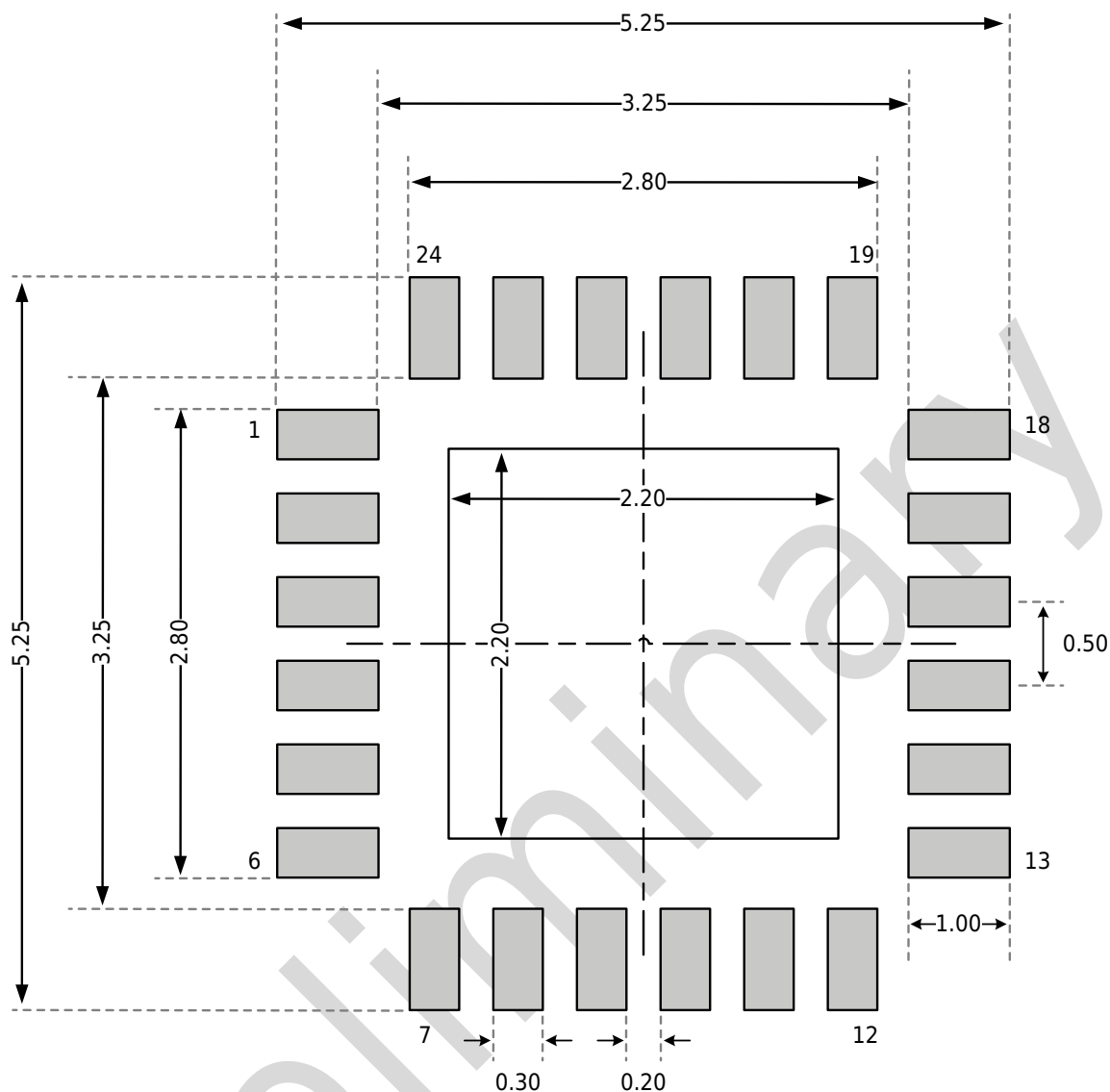
6.2.2 QFN32 封装 (4mm x 4mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

6.2.3 QFN24 封装 (4mm x 4mm)



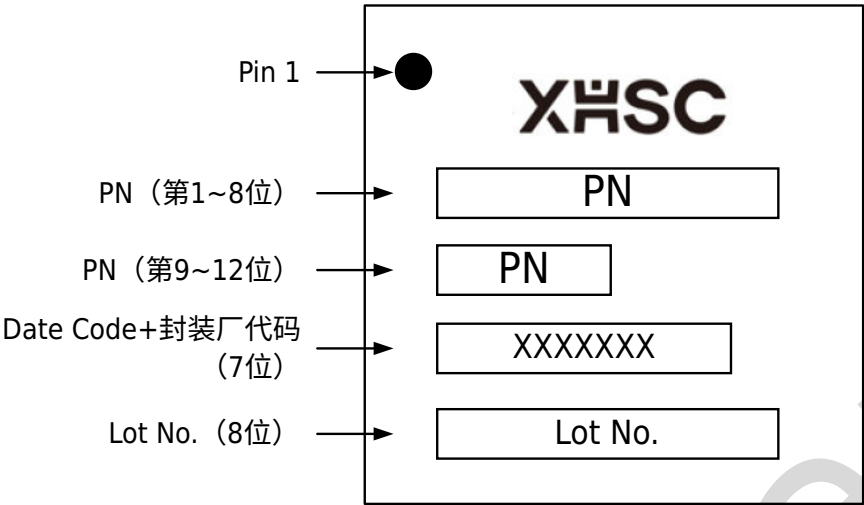
说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

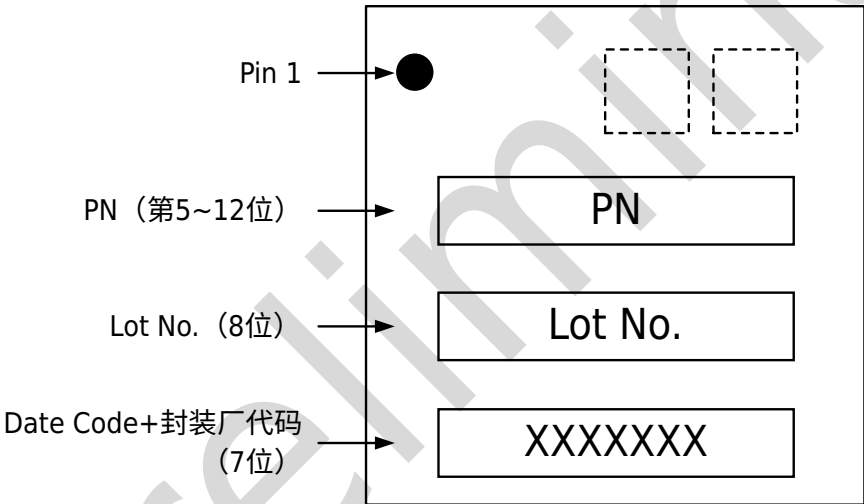
6.3 丝印说明

以下给出各封装正面丝印的 Pin1 位置和信息说明。

LQFP32 封装（7mm x 7mm）



QFN32 封装（4mm x 4mm）/QFN24 封装（4mm x 4mm）



 说明

上图空白框表示与生产相关的可选标记，本节不作说明。

6.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_j （℃）可以按照下面的公式计算：

$$T_j = T_A + (P_D \times \theta_{JA})$$

- T_A 是指封装芯片工作时的环境温度，单位是℃；
- θ_{JA} 是指封装对环境的热阻系数，单位是℃/W；
- P_D 等于芯片的内部功耗（ P_{INT} ）和芯片工作时 I/O 引脚产生的功耗（ P_{IO} ）之和，单位是 W。

$$P_D = P_{INT} + P_{IO}$$

▶ P_{INT} 是芯片的内部功耗，产品的 I_{CC} 与 V_{CC} 的乘积。

▶ P_{IO} 是芯片所有输出 IO 的功耗，计算公式为： $P_{IO} = \Sigma(V_{OL} * I_{OL}) + \Sigma((V_{CC} - V_{OH}) * I_{OH})$

芯片在指定工作环境温度下工作时芯片表面的结温 T_j ，不可以超出芯片可容许的最大结温 T_{j0} 。

表 6-4 各封装热阻系数表

封装类型及尺寸	热阻参数 (θ_{JA})	单位
LQFP32 7mm x 7mm/0.8mm pitch	$80 \pm 10\%$	°C/W
QFN32 4mm x 4mm/0.4mm pitch	$53 \pm 10\%$	°C/W
QFN24 4mm x 4mm/0.5mm pitch	$53 \pm 10\%$	°C/W

7 订购信息

商业代码	HC32L031F8UB-QFN32TR	HC32L031F8TB-LQ32	HC32L031D8UB-QFN24TR
GPIO	28+1	28+1	20+1
内核	Cortex-M0+	Cortex-M0+	Cortex-M0+
主频	48MHz	48MHz	48MHz
Flash	64KB	64KB	64KB
RAM	8KB	8KB	8KB
工作电压	1.8~5.5V	1.8~5.5V	1.8~5.5V
工作温度	-40~105℃	-40~105℃	-40~105℃
DMA	1*2ch	1*2ch	1*2ch
基本定时器	[6] ⁽¹⁾	[6] ⁽¹⁾	[6] ⁽¹⁾⁽²⁾
通用定时器	2	2	2 ⁽²⁾
高级定时器	1	1	1
低功耗定时器	2	2	2
实时时钟定时器	1	1	1
IWDT	1	1	1
LPUART	2	2	2
USART	1	1	1
7816	√	√	√
LIN	√	√	√
I2C	2	2	2
SPI	2	2	2
12-bit ADC	1*16ch	1*16ch	1*12ch
Vcomp	2	2	2
LVD	√	√	√
TRNG	1	1	1
封装形式 (mm*mm)	QFN32 (4*4)	LQFP32 (7*7)	QFN24 (4*4)
管脚数	32	32	24
包装方式	Tape & Reel	Tray	Tape & Reel
脚间距	0.4mm	0.8mm	0.5mm
产品厚度	0.75mm	1.4mm	0.75mm



说明

1. 该模块为复用模块，和通用定时器分时复用。
2. CTIM1 部分输出功能受限。

订购前，请联系销售窗口咨询最新量产信息。

版本记录

文档版本	发布日期	修改说明
Beta1.00	2025/08/30	第一次发布。
Beta1.10	2025/09/30	迭代更新，合入研发变更数据。

Preliminary