

HC32L12x 系列

32 位 ARM[®] Cortex[®]-M0+ 微控制器

数据手册

Beta0.10
2025 年 4 月

产品特性

支持特性

- 48MHz Cortex-M0+ 32 位 CPU 平台
- HC32L12x 系列具有灵活的功耗管理系统，超低功耗性能（待定数据）：
 - ▶ 0.65μA@3V 深度休眠模式：所有时钟关闭，上电复位有效，IO 状态保持，IO 中断有效，所有寄存器、RAM 和 CPU 数据保存状态时的功耗
 - ▶ 1.2μA@3V 深度休眠模式+RTC 工作
 - ▶ 23μA/MHz@3V@48MHz 休眠模式：CPU 停止，外设关闭，主时钟运行
 - ▶ 52μA/MHz@3V@48MHz 工作模式：CPU 运行，外设关闭，从 Flash 运行程序
 - ▶ 15μs 超低功耗唤醒时间，使模式切换更加灵活高效，系统反应更为敏捷
- 最大 128KB Flash 存储器，具有擦写保护功能，支持 ISP、ICP、IAP
- 最大 16KB RAM 存储器，附带奇偶校验，增强系统的稳定性
- 通用 I/O 管脚
56 IO/64 PIN, 40 IO/48 PIN, 26 IO/32 PIN
- 时钟、晶振
 - ▶ 外部高速晶振 XTH：8~32MHz
 - ▶ 外部低速晶振 XTL：32.768kHz
 - ▶ 内部高速时钟 RCH：4/6/32/48MHz
 - ◆ 精度高达 0.3% @25°C
 - ▶ 内部低速时钟 RCL：32.768/38.4kHz
 - ◆ 精度高达 0.5% @25°C
 - ▶ 硬件支持内外时钟校准和监测
- 定时器/计数器
 - ▶ 3 个 1 通道互补输出通用 16 位定时器
 - ▶ 1 个 3 通道互补输出通用 16 位定时器
 - ▶ 2 个低功耗 16 位定时器，支持级联，支持 PWM 输出
 - ▶ 1 个可编程看门狗电路，内建专用 10kHz 振荡器提供 IWDG 计数
 - ▶ 1 个 7 位可编程窗口看门狗
- 通讯接口
 - ▶ 最多 2 路 USART 标准通讯接口
 - ▶ 最多 3 路 LPUART 低功耗通讯接口，深度休眠模式下可工作
 - ▶ 最多 2 路 SPI 标准通讯接口
 - ▶ 2 路 I2C 标准通讯接口
 - ▶ 1 路 I2C 高速通讯接口
- 蜂鸣器频率发生器，支持互补输出
- 硬件万年历 RTC 模块
- 硬件 CRC16/CRC32 模块
- AES-128/192/256 硬件协处理器
- TRNG 真随机数发生器
- 2 通道 DMAC
- 4*40/6*38/8*36 LCD 驱动
- 全球唯一 10 字节 ID 号
- 12-bit 最高 2Msps 采样的高速 SAR ADC，内置输入跟随器，可测量高输出阻抗的信号
- 集成 2 路电压比较器，具有 6 位电阻分压和可编程比较基准
- 集成低电压检测器，可配置 16 阶比较电压，可监测端口电压以及电源电压
- SWD 调试解决方案，提供全功能调试器
- 工作条件：-40~105°C，1.8~5.5V
- 封装形式：LQFP64/48, QFN32

支持型号

HC32L126KATB-LQFP64	HC32L126KATB-LQ64
HC32L126JATB-LQ48	HC32L121FAUB-QFN32TR

说明事项

版权所有©2025 小华半导体有限公司。保留所有权利

本文件及附件包含的信息有关知识产权权益全部属于小华半导体有限公司（以下简称“XHSC”）；客户对本文件及附件包含的信息只享有内部使用权，未经 XHSC 书面允许，任何单位和个人不得擅自摘抄、复制、改动或以其他任何形式使用本文件的部分或全部内容，并不得以任何形式进行传播。

商标声明

XHSC 小华半导体有限公司、**XHSC** 小华半导体和其他商标均为 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。

注意事项

- XHSC 保留随时更改、更正、增强、修改产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- 本通知中的信息取代并替换先前版本中的信息。

小华半导体有限公司

地址：	上海市浦东新区中科路 1867 号 A 座 4 楼
网址：	https://www.xhsc.com.cn
邮箱：	XHSC_MCU@xhsc.com.cn
电话：	021-38880888-887

前言

数据格式

- 0x 前缀表示十六进制数据
- 0b 前缀表示二进制数据
- 数字没有前缀表示十进制数据

安全声明

由于使用某个功能或者协议，可能会存在潜在的安全问题，需要进行声明，提醒用户慎用，规避安全风险。

Preliminary

目录

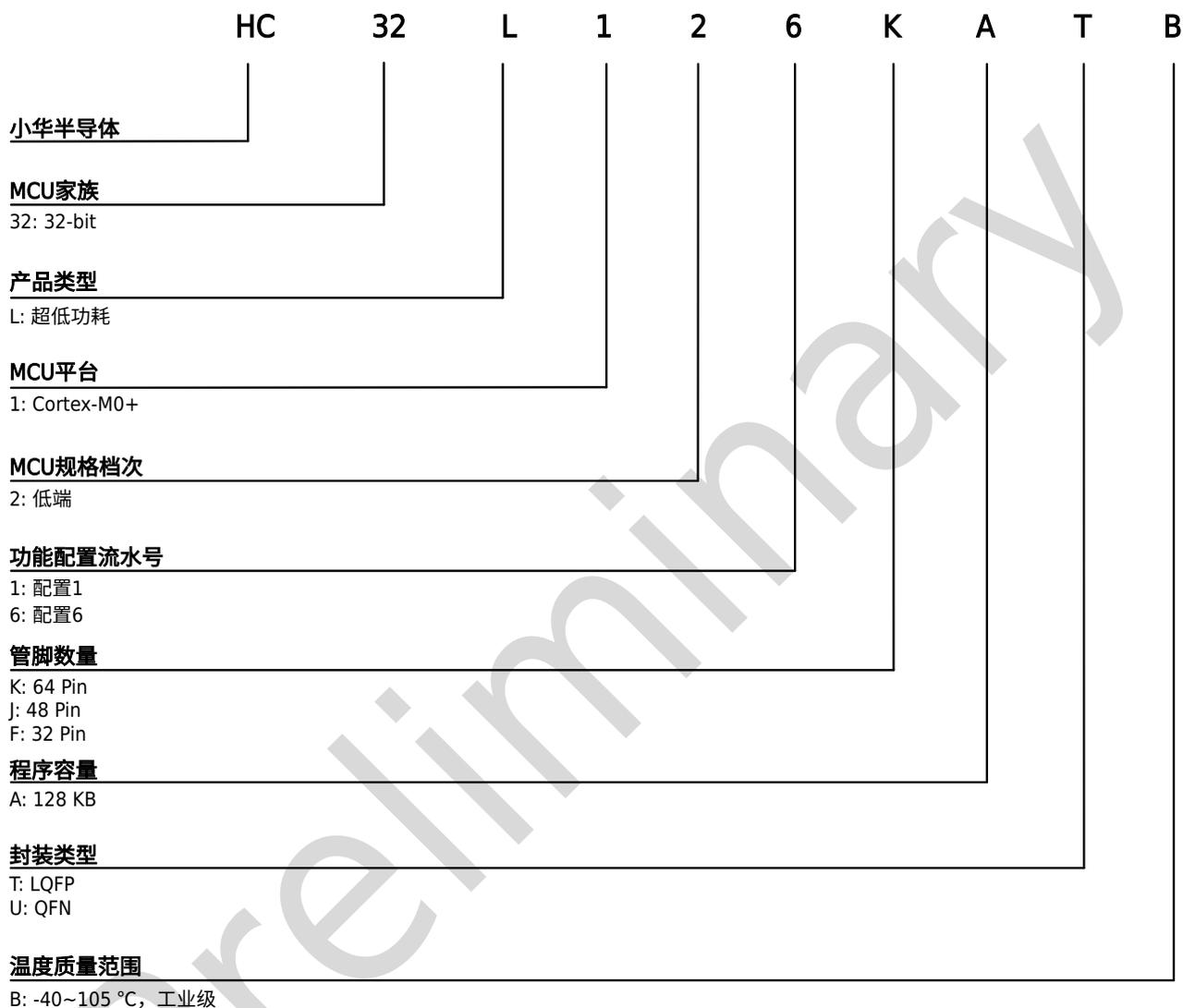
产品特性.....	ii
前言.....	iv
1 产品概述.....	1
1.1 产品阵容.....	1
1.2 功能框图.....	3
1.3 存储区映射图.....	4
2 功能描述.....	5
2.1 32 位 Cortex-M0+ 内核.....	5
2.2 128KB FLASH.....	5
2.3 16KB RAM.....	5
2.4 时钟系统.....	5
2.5 工作模式.....	5
2.6 实时时钟 RTC.....	5
2.7 端口控制器 GPIO.....	6
2.8 中断控制器 NVIC.....	6
2.9 复位控制器 RESET.....	6
2.10 DMA 控制器 DMAC.....	6
2.11 定时器 TIM.....	7
2.12 看门狗 WDT.....	8
2.13 通用同步异步收发器 USART.....	8
2.14 低功耗同步异步收发器 LPUART.....	9
2.15 串行外设接口 SPI.....	9
2.16 I2C 总线.....	9
2.17 高速集成电路总线 HSI2C.....	10
2.18 蜂鸣器 Buzzer.....	10
2.19 时钟校准 CTRIM.....	10
2.20 器件电子签名.....	10
2.21 循环冗余校验 CRC.....	10
2.22 高级加密标准模块 AES.....	11
2.23 真随机数发生器 TRNG.....	11
2.24 模数转换器 ADC.....	11
2.25 模拟电压比较器 VC.....	11
2.26 低电压检测器 LVD.....	11
2.27 液晶控制器 LCD.....	11
2.28 嵌入式调试系统.....	12
2.29 编程模式.....	12
2.30 高安全性.....	12
3 引脚配置及功能.....	13
3.1 引脚配置图.....	13
3.1.1 LQFP64 封装.....	13
3.1.2 LQFP48 封装.....	14
3.1.3 QFN32 封装.....	15
3.2 引脚功能说明.....	16
3.3 模块信号说明.....	21
4 典型应用电路图.....	23
5 电气特性.....	24
5.1 参数条件.....	24
5.1.1 最小值和最大值.....	24

5.1.2 典型数值.....	24
5.2 绝对最大额定值.....	24
5.3 工作条件.....	25
5.3.1 通用工作条件.....	25
5.3.2 VCAP 外置电容.....	25
5.3.3 上电和掉电时的工作条件.....	26
5.3.4 内嵌复位和 LVD 模块特性.....	26
5.3.5 内置的参考电压.....	28
5.3.6 供电电流特性.....	29
5.3.7 从低功耗模式唤醒的时间.....	30
5.3.8 外部时钟源特性.....	31
5.3.9 内部时钟源特性.....	36
5.3.10 存储器特性.....	39
5.3.11 ESD 特性.....	39
5.3.12 I/O 端口特性.....	39
5.3.13 RESETB 引脚特性.....	41
5.3.14 ADC 特性.....	42
5.3.15 温度传感器特性.....	45
5.3.16 VC 特性.....	45
5.3.17 LCD 控制器.....	47
5.3.18 TIM 定时器特性.....	48
5.3.19 通信接口.....	49
6 封装信息.....	53
6.1 封装尺寸.....	53
6.1.1 LQFP64 封装.....	53
6.1.2 LQFP48 封装.....	55
6.1.3 QFN32 封装.....	57
6.2 焊盘示意图.....	59
6.2.1 LQFP64 封装 (10mm x 10mm)	59
6.2.2 LQFP64 封装 (7mm x 7mm)	60
6.2.3 LQFP48 封装 (7mm x 7mm)	61
6.2.4 QFN32 封装 (4mm x 4mm)	62
6.3 丝印说明.....	63
6.4 封装热阻系数.....	63
7 订购信息.....	65
版本记录.....	66

1 产品概述

1.1 产品阵容

产品名称



型号功能对比表

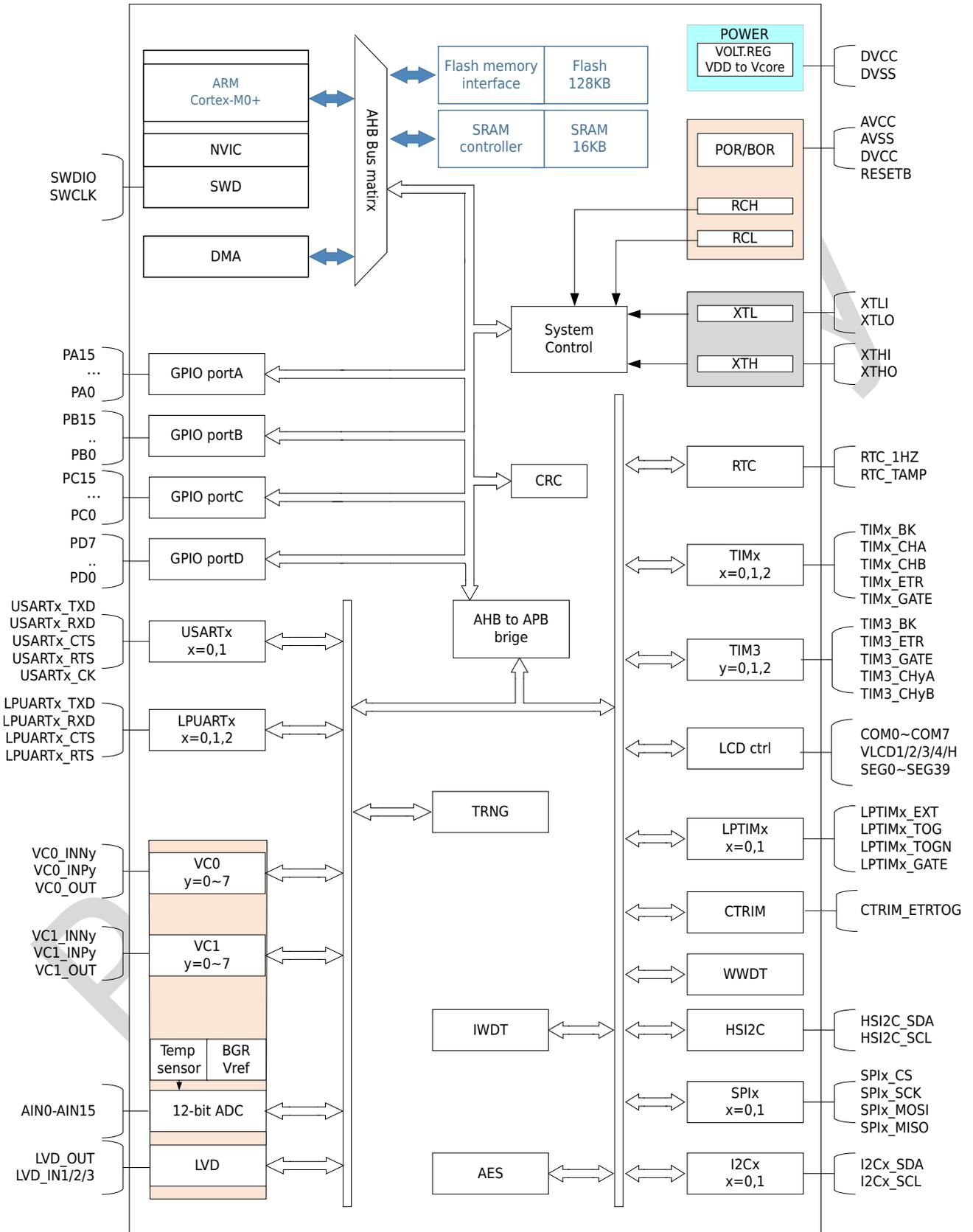
产品名称		HC32L126KATB	HC32L126JATB	HC32L121FAUB
引脚数		64	48	32
GPIO 数		56	40	26
CPU	内核	Cortex-M0+		
	频率	48MHz		
存储	Flash	128KB		
	RAM	16KB		
时钟	内部高速时钟	RCH 4/6/32/48MHz		
	内部低速时钟	RCL 32.768/38.4kHz		
	外部高速晶体	XTH 8~32MHz		
	外部低速晶体	XTL 32.768kHz		
电源电压范围		1.8~5.5V		
单/双电源		单电源		
温度范围		-40~105°C		
DMA 控制器 (DMAC)		2ch		
定时器		通用定时器 TIM0/1/2/3		
		低功耗定时器 LPTIM0/1		
实时时钟 (RTC)		1		
看门狗定时器		IWDT*1/WWDT*1		
通信接口		USART0/1		
		LPUART0/1/2		LPUART0/2 ⁽¹⁾
		I2C0/1		
		I2C (HS)		
		SPI0/1		SPI0
模数转换器 (ADC, 12-bit)		16ch	10ch	7ch
模拟电压比较器 (VC)		2		
液晶控制器 (LCD)		4*40/6*38/8*36	4*26	-
低电压检测器 (LVD)		1		
时钟校准模块 (CTRIM)		支持		
Flash 安全保护		支持		
RAM 奇偶校验		支持		
循环冗余校验 (CRC)		支持		
真随机数发生器 (TRNG)		支持		
高级加密标准模块 (AES)		支持		
调试功能		SWD 调试接口		
唯一识别码		支持		
封装类型		LQFP64(10*10mm) LQFP64(7*7mm)	LQFP48(7*7mm)	QFN32(4*4mm)



说明

1. QFN32 封装, LPUART2 缺少 CTS/RTS 功能引脚。

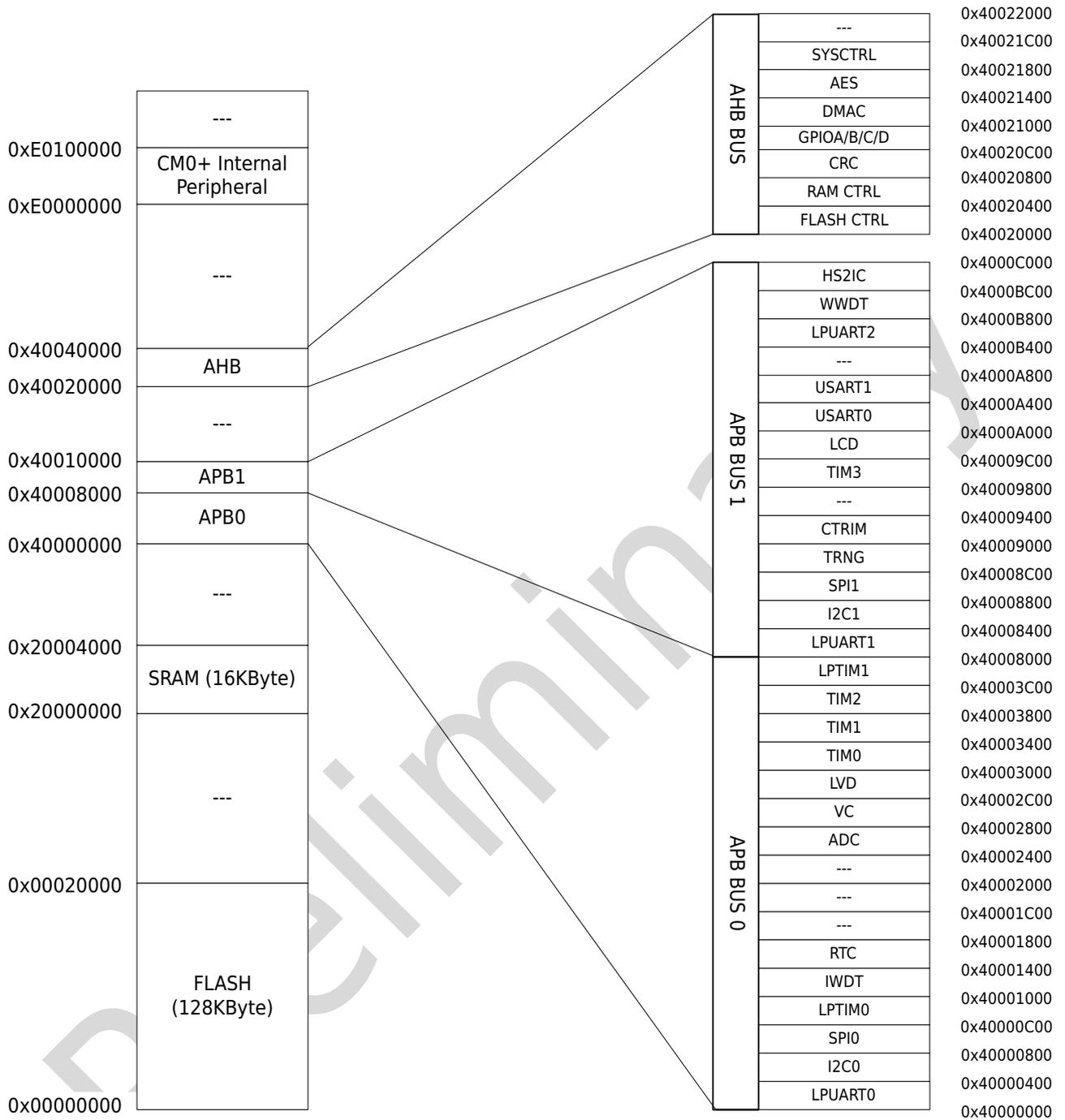
1.2 功能框图



说明

不同封装的产品支持的资源数量有差异，详细支持情况请参见 [型号功能对比表](#)。

1.3 存储区映射图



2 功能描述

2.1 32 位 Cortex-M0+ 内核

ARM Cortex-M0+ 处理器源于 Cortex-M0，包含了一颗 32 位 RISC 处理器，运算能力达到 0.95 Dhrystone MIPS/MHz。同时加入了多项全新设计，改进调试和追踪能力、减少每周期指令（IPC）数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex-M0+ 处理器已全面支持 Keil&IAR 调试器。

Cortex-M0+ 包含了一个硬件调试电路，支持 2-pin 的 SWD 调试接口。

ARM Cortex-M0+ 特性：

指令集	Thumb/Thumb-2
流水线	2 级流水线
性能效率	2.46 CoreMark/MHz
性能效率	0.95 DMIPS/MHz in Dhrystone
中断	32 个快速中断
中断优先级	可配置 4 级中断优先级
增强指令	单周期 32 位乘法器
调试	Serial-wire 调试端口，支持 4 个硬中断（break point）以及 2 个观察点（watch point）

2.2 128KB FLASH

内建全集成 FLASH 控制器，无需外部高压输入，由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。

2.3 16KB RAM

根据客户选择不同的超低功耗模式，RAM 数据都会被保留。自带硬件奇偶校验位，万一数据被意外破坏，在数据被读取时，硬件电路会立刻产生中断，保证系统的可靠性。

2.4 时钟系统

- 一个频率为 4/6/32/48MHz 可配置的高精度内部时钟 RCH。
- 一个频率为 32.768/38.4kHz 的内部时钟 RCL。
- 一个频率为 8~32MHz 的外部晶振 XTH。
- 一个频率为 32.768kHz 的外部晶振 XTL，主要提供 RTC 实时时钟。

2.5 工作模式

1. 运行模式（Active Mode）：CPU 运行，周边功能模块运行。
2. 休眠模式（Sleep Mode）：CPU 停止，周边功能模块运行。
3. 深度休眠模式（Deep Sleep Mode）：CPU 停止，高速时钟模块停止运行。

2.6 实时时钟 RTC

RTC（Real Time Counter）是一个支持 BCD 数据格式的功能模块，一般采用 32.768kHz 晶振作为其时钟，能实现万年历功能，中断周期可配置为月/日/小时/分钟/秒。24/12 小时时间模式，硬件自动修正闰年。具有精确度补偿功能，支持 0.96ppm 或 0.06ppm 精度。可使用内部温度传感器或外部温度传感器进行精确度补偿，可用软件+1/-1 调整年/月/日/小时/分钟/秒，最小可调精度为 1 秒。

用于指示时间和日期的 RTC 日历记录器在 MCU 受外部因素影响而复位时不会复位寄存器。

2.7 端口控制器 GPIO

最多可提供 56 个 GPIO 端口，其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器位来控制，支持 FAST IO。支持边沿触发中断和电平触发中断，可从各种超低功耗模式下把 MCU 唤醒到工作模式。支持位置位、位清零和位置位清零操作。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻、下拉电阻，带有施密特触发器输入滤波功能。输出驱动能力可配置，最大支持 16mA 的电流驱动能力。所有通用 IO 可支持外部异步中断。

部分端口具备数字输入滤波功能。

当端口复用为 HSI2C 接口时支持不同电压下电平信号通信，即低电压电平识别。

2.8 中断控制器 NVIC

Cortex-M0+ 处理器内置了嵌套向量中断控制器 (NVIC)，支持最多 32 个中断请求 (IRQ) 输入；有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

2.9 复位控制器 RESET

本产品具有 7 个复位信号来源，每个复位信号都可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会指向起始地址。

- 数字区域上电掉电复位 POR
- 外部 Reset PAD，低电平为复位信号
- WWDT 复位
- IWDT 复位
- LVD 低电压复位
- Cortex-M0+ SYSRESETREQ 软件复位
- Cortex-M0+ LOCKUP 硬件复位

2.10 DMA 控制器 DMAC

DMAC (直接内存访问控制器) 功能块可以不通过 CPU 高速传输数据。使用 DMAC 能提高系统性能。

- DMAC 配有独立的总线，所以即便是在使用 CPU 总线的同时，DMAC 也可进行传输操作。
- 由 2 条通道组成，能执行 2 种相互独立的 DMA 传输。
- 可设置传输目标地址、传输源地址、传输数据大小、传输请求源以及传输模式，并能控制各通道的传输操作启动、传输的强行终止以及传输的暂停。
- 可控制所有通道批量传输的启动、强行终止及暂停。
- 多通道同时操作时，可用固定方法或循环方法选择操作通道的优先级。
- 支持使用外设中断信号的硬件 DMA 传输。
- 遵从系统总线 (AHB)，支持 32 位地址空间 (4GB)。

2.11 定时器 TIM

类型	名称	位宽	预除频	计数方向	PWM	捕获	互补输出
通用定时器	TIM0	16/32	1/2/4/8/16/32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM1	16/32	1/2/4/8/16/32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM2	16/32	1/2/4/8/16/32/64/256	上计数/ 下计数/ 上下计数	2	2	1
	TIM3	16/32	1/2/4/8/16/32/64/256	上计数/ 下计数/ 上下计数	6	6	3
低功耗定时器	LPTIM0	16	1/2/4/8/16/32/64/256/512/1024/2048/4096/8192/16384/32768/65536	上计数	1	无	无
	LPTIM1	16	1/2/4/8/16/32/64/256/512/1024/2048/4096/8192/16384/32768/65536	上计数	1	无	无

通用定时器包含四个定时器 TIM0/1/2/3，有如下特性：

- PWM 独立输出，互补输出
- 捕获输入
- 脉冲宽度测量
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能
- DMA 触发
- 死区控制
- 刹车控制
- 逐波限流
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出

TIM0/1/2 功能完全相同。TIM0/1/2 是同步定时/计数器，可以作为 16 位自动重装载功能的定时/计数器，也可以作为 32 位无重载功能的定时/计数器。TIM0/1/2 每个定时器都具有 2 路捕获比较功能，可以产生 2 路 PWM 独立输出或 1 组 PWM 互补输出。具有死区控制功能。

TIM3 是多通道的通用定时器，具有 TIM0/1/2 的所有功能，可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出，最多 6 路输入捕获。具有死区控制功能。

低功耗定时器 LPTIM 是异步 16 位定时/计数器，在系统时钟关闭后仍然可以通过内部低速 RC、外部低速晶体振荡以及 ETR 外部输入计时/计数。通过中断在低功耗模式下唤醒系统。支持 PWM 脉冲输出。

2.12 看门狗 WDT

IWDT (Independent Watch Dog Timer) 是一个可配置的 12 位定时器，在 MCU 异常的情况下提供复位；RC10K 内部低速时钟输入作为计数器时钟。调试模式和 DeepSleep 模式下，可选择暂停或继续运行；只有写入特定序列才能重启 IWDT。

WWDT 是一个 7 位定时器，当有外部干扰或不可预见的逻辑条件造成应用程序背离正常的运行序列时，WWDT 可监测到此类软件故障并产生中断或复位。

2.13 通用同步异步收发器 USART

2 路通用同步异步收发器 (Universal Synchronous Asynchronous Receiver/Transmitter)，USART0/USART1。

USART 基本功能：

- 两种波特率生成方式：整数分频、小数分频
- 内建多功能定时计数器，支持接收超时等功能
- 支持 DMA 连续通讯
- 异步串口特性
 - ▶ 异步传输数据
 - ▶ 两种帧长度：8 比特、9 比特
 - ▶ 帧校验：奇校验、偶校验、无校验
 - ▶ 两种停止位：1 比特、2 比特
 - ▶ 支持硬件流控 (CTS/RTS)
 - ▶ 支持单线半双工通信
 - ▶ 支持波特率自动检测
 - ▶ 支持多个处理器间通信
 - ▶ 支持休眠模式唤醒功能
- 同步串口特性
 - ▶ 同步传输数据
 - ▶ 数据长度固定为 8 位
 - ▶ 支持硬件流控 (CTS/RTS)
 - ▶ 两种通信时钟源：内部时钟源、外部时钟源
- 智能卡接口特性
 - ▶ 通信协议：ISO/IEC7816-3
 - ▶ 8 种 ETU 长度：16~512
 - ▶ 支持硬件出错检测与重传
 - ▶ 支持 IO 信号边沿整形
 - ▶ 支持主机接口
- 红外通信特性
 - ▶ 支持 3/16 无载波模式
 - ▶ 支持 38K 载波调制模式，占空比可调，调制电平可配置
 - ▶ 支持休眠模式唤醒功能
- LIN 特性

- ▶ 支持同步间隔段发送和检测
- ▶ 支持同步段发送和波特率自动检测
- ▶ 支持休眠模式唤醒功能

2.14 低功耗同步异步收发器 LPUART

3 路低功耗模式下可以工作的同步异步收发器 (Low Power Universal Asynchronous Receiver/Transmitter) , LPUART0/LPUART1/LPUART2。

LPUART 基本功能:

- 配置时钟 PCLK
- 传输时钟 SCLK (SCLK 可选择 XTL、RCL 以及 PCLK)
- 支持同步半双工、异步全双工、单线半双工传输
- 可编程串行通信功能
 - ▶ 两种字符长度: 8 比特、9 比特
 - ▶ 三种校验方式: 无检验、奇校验、偶校验
 - ▶ 三种停止长度: 1 比特、1.5 比特、2 比特
- 支持低功耗模式下收发数据
- 16-bit 波特率计数器
- 支持硬件流控 (RTS、CTS)
- 支持多机通讯、自动地址识别
- 支持通过 DMA 数据传输

2.15 串行外设接口 SPI

2 路同步串行接口 (Serial Peripheral Interface)

SPI 基本特性:

- 可配置为主机或者从机, 支持多机模式
- 主机模式最大分频系数为 PCLK/2
- 从机模式最大分频系数为 PCLK/4
- 多种通信模式: 全双工、单线半双工、单工
- 两种传输顺序: 先收发 MSB 或先收发 LSB
- 多种数据帧长度: 4bits~16bits
- 两种 NSS 方式: 硬件控制、软件控制
- 可配置的串行时钟极性和相位
- 支持 DMA
- 支持主机模式延后采样

2.16 I2C 总线

2 路 I2C, 采用串行同步时钟, 可实现设备之间以不同的速率传输数据。

I2C 基本特性:

- 支持主机发送/接收, 从机发送/接收四种工作模式
- 支持标准 (100kbps) / 快速 (400kbps) / 快速增强 (1Mbps) 三种工作速率
- 支持 7 位寻址功能
- 支持噪声过滤功能
- 支持三个从机地址

- 支持广播地址
- 支持中断状态查询功能

2.17 高速集成电路总线 HSI2C

1 路增强型 I2C，支持 Master 与 Slave 模式独立工作。

HSI2C 支持：

- 支持标准、快速、高速模式。
- 从机模式下的高速模式 (Hs-mode)。
- 支持多主机，包括同步和仲裁。多主机意味着可以存在任意数量的主机。此外，主机模式和从机模式可以在传输间隙切换（在发送 STOP 后）。
- 支持 7 位和 10 位寻址。
- 支持软件复位、START 字节和设备 ID（也需要软件支持）。
- 支持 DMA 发送、接收。

HSI2C 主机支持：

- 一个字的命令/发送缓冲区（8 位发送数据+3 位命令），一个字的接收缓冲区（8 位接收数据）。
- 命令缓冲区将在启动传输之前等待空闲的 I2C 总线。
- 命令缓冲区可以初始化（重复）START 和 STOP 条件以及一个或多个主机接收传输。
- STOP 条件可以从命令缓冲区生成，也可以在发送缓冲区为空时自动生成。
- 灵活的接收数据匹配功能，可以在数据匹配时产生中断或丢弃不需要的数据。
- 标志和可选中断，用于表示重复 START 条件、STOP 条件、仲裁失败、NACK 和命令字错误。
- 支持可配置的总线空闲超时和引脚拉低超时。

HSI2C 从机支持：

- 独立的 I2C 从机寄存器，以最大限度地减少主/从机之间切换带来的软件额外开销。
- 支持 SMBus 报警地址和广播地址。
- 支持时钟延展。
- 支持发送数据寄存器中断，支持接收数据寄存器中断。
- 软件可控的 ACK 或 NACK，可配置的 ACK/NACK 位时钟延展。以避免发送缓冲区欠载和接收缓冲区溢出错误。
- 支持数据包末尾、STOP 条件或误码检测的标志和中断。
- 支持超低功耗唤醒模式。

2.18 蜂鸣器 Buzzer

4 个通用定时器与 2 个低功耗定时器功能复用输出为 Buzzer 提供可编程驱动频率。该蜂鸣器端口可提供 16mA 的 sink 电流，互补输出，不需要额外的三极管。

2.19 时钟校准 CTRIM

该模块工作于校准模式时可自动实时校准 RCH/RCL 的输出频率，使 RCH/RCL 输出频率的精度不再受环境变化影响。该模块工作于定时器模式时，具备通用定时功能且在 DeepSleep 下仍可正常工作。

2.20 器件电子签名

每颗芯片出厂前具备唯一的 10 字节设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。

2.21 循环冗余校验 CRC

CRC16 符合 ISO/IEC13239 中给出的多项式： $X^{16}+X^{12}+X^5+1$ 。

CRC32 符合 ISO/IEC13239 中给出的多项式： $x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^7+x^5+x^4+x^2+x+1$ 。

支持 CRC16/CCITT, CRC16/CCITT-FALSE, CRC16/XMODE, CRC16/X25, CRC32, CRC32/MPEG-2 算法。

2.22 高级加密标准模块 AES

AES (The Advanced Encryption Standard) 是美国国家标准技术研究所 (NIST) 在 2001 年 11 月 26 日正式宣布的新的数据加密标准。AES 的分组长度固定为 128 位, 而密钥长度支持 128/192/256 位。

2.23 真随机数发生器 TRNG

TRNG 是一个真随机数发生器, 用来产生真随机数。

2.24 模数转换器 ADC

单调不失码的 12-bit 逐次逼近型模数转换器, 在 16MHz ADC 时钟下工作时, 采样率达到 1Msps。参考电压可选择片内精准电压 (1.5V 或 2.5V) 或从外部输入或电源电压。

- 12 位转换精度
- 1Msps 转换速度
- 最多 19 路输入通道, 包括 16 路外部管脚输入、1 路内部温度传感器电压、1 路 1/3 AVCC 电压、1 路内置 1.2V 基准电压 VREF1P2
- 4 种参考源: AVCC 电压、EXVREF 引脚、内置 1.5V 参考电压、内置 2.5V 参考电压
- ADC 的电压输入范围: 0~Vref
- 内置信号跟随器, 可转换高阻信号
- 多种转换模式: 单次转换、SQR 扫描转换、JQR 扫描转换
- 软件可配置 ADC 的转换速率
- 支持片内外设自动触发 ADC 转换, 有效降低芯片功耗并提高转换的实时性
- ADC 转换结果连续累加
- 输入通道电压阈值监测

2.25 模拟电压比较器 VC

内建 2 路 VC, 芯片管脚电压监测/比较电路。8 个可配置的正外部输入通道, 5 个可配置的负外部输入通道; 3 个内部负输入通道, 包括 1 路内部温度传感器电压、1 路 VCORE 电压和 1 路 64 阶电阻分压。VC 输出可供通用定时器 TIM0/1/2/3、低功耗定时器 LPTIM 使用。可根据上升/下降边沿产生异步中断, 从低功耗模式下唤醒 MCU。可配置的软件防抖功能。可配置空白窗口功能。

2.26 低电压检测器 LVD

对芯片电源电压或芯片管脚电压进行检测, 支持以下功能:

- 4 路监测源
- 16 阶阈值电压, 1.8~4.8V 可选
- 8 种触发条件, 高电平、上升沿、下降沿组合
- 2 种触发结果: 复位、中断
- 12 阶滤波配置, 防止误触发
- 具备迟滞功能, 强力抗干扰

2.27 液晶控制器 LCD

LCD 控制器是一款适用于单色无源液晶显示器 (LCD) 的数字控制器/驱动器, 最多具有 8 个公用端子 (COM), 用以驱动 160 (4x40)、228 (6x38) 或 288 (8x36) 个 LCD 图像元素。可以选择电容分压或电阻分压, 支持内部电阻分压。内部电阻分压可以调节对比度。支持 DMA 硬件数据传输。

LCD 基本特性:

- 高度灵活的帧速率控制

- 支持静态、1/2、1/3、1/4、1/6 和 1/8 占空比
- 支持 1/2、1/3、1/4 偏置
- 多达 16 个寄存器的 LCD 数据 RAM
- 可通过软件配置 LCD 的对比度
- 3 种驱动波形生成方式
 - ▶ 内部电阻分压、外部电阻分压，外部电容分压方式
 - ▶ 可通过软件配置内部电阻分压方式的功耗，从而匹配 LCD 面板所需的电容电荷
- 支持低功耗模式：LCD 控制器可在 Active、Sleep、DeepSleep 模式下进行显示
- 可配置帧中断
- 支持 LCD 闪烁功能且可配置多种闪烁频率
- 未使用的 LCD 区段和公共引脚可配置为数字或模拟功能
- 支持 2 种类型波形：TPYE A 和 TYPE B
- 支持死区插入

2.28 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件。

2.29 编程模式

支持两种编程模式：在线编程、离线编程。

支持两种编程协议：ISP 协议、SWD 协议。

支持统一编程接口：ISP 协议与 SWD 协议共用 SWD 端口。

当复位时 BOOT0 (PD03) 管脚为高电平，芯片工作于 ISP 编程模式，可通过 ISP 协议对 Flash 进行编程。

当复位时 BOOT0 (PD03) 管脚为低电平，芯片工作于用户模式，芯片执行 Flash 内的程序代码，可通过 SWD 协议对 Flash 进行编程。

2.30 高安全性

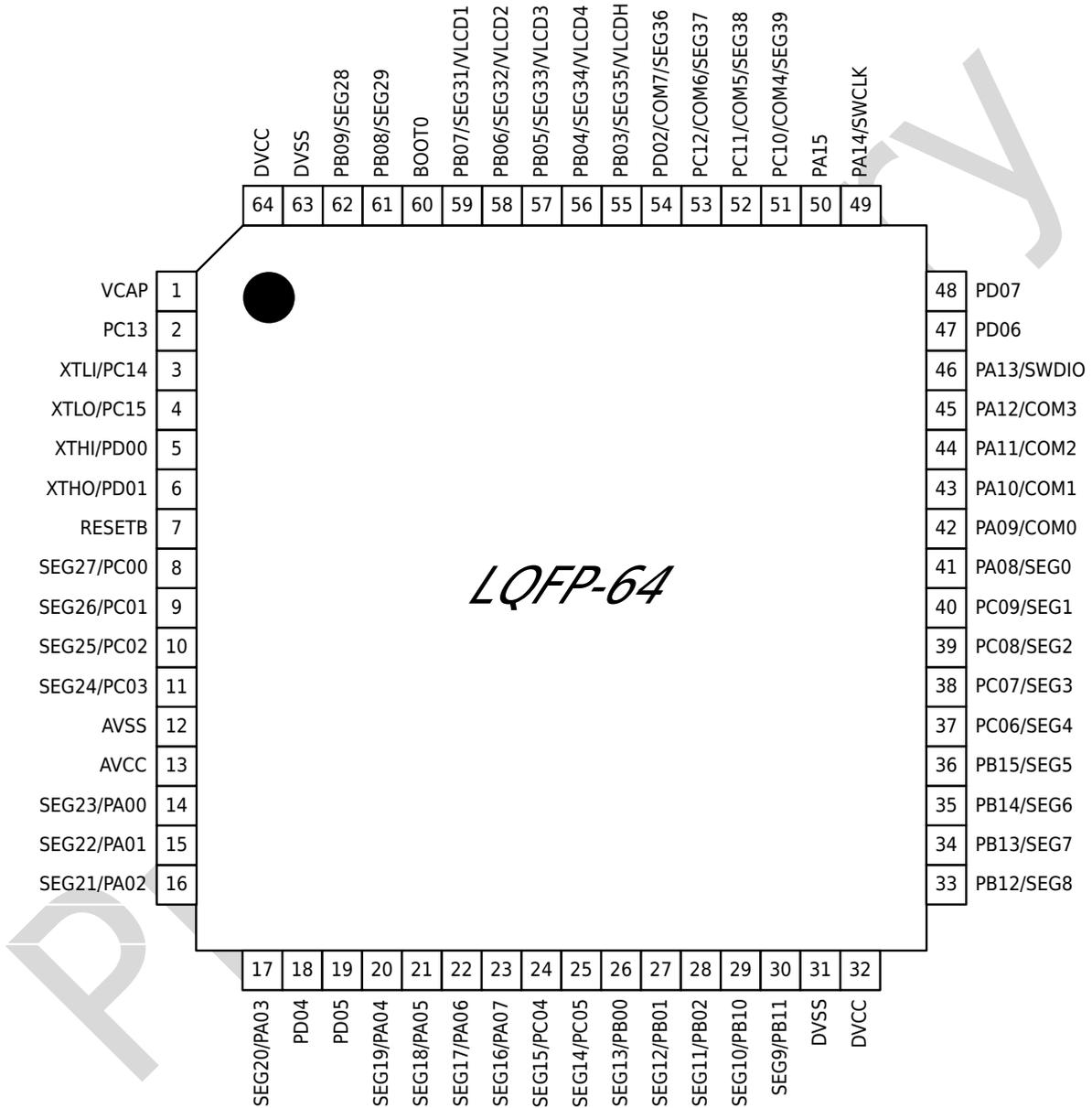
加密型嵌入式调试解决方案，提供全功能的实时调试器。

3 引脚配置及功能

3.1 引脚配置图

3.1.1 LQFP64 封装

HC32L126KATB-LQFP64、HC32L126KATB-LQ64

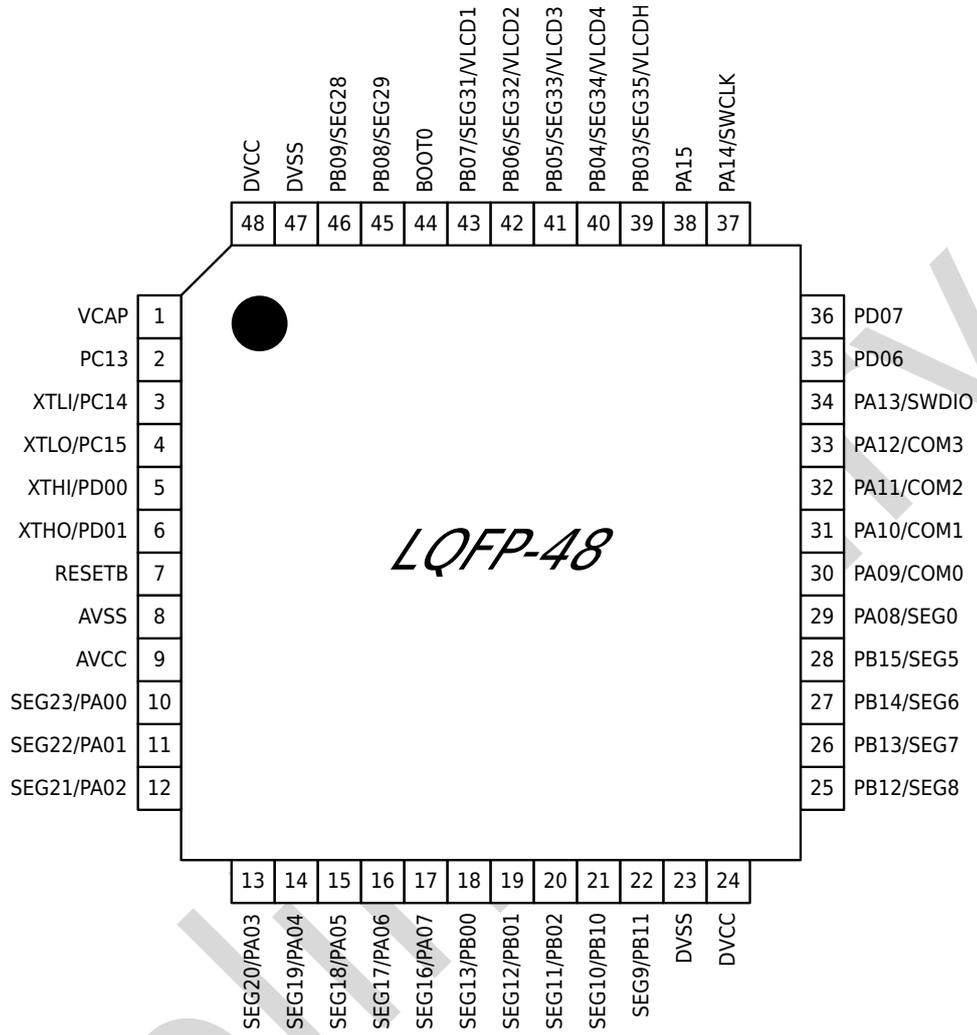


说明

- 该封装未引出的 IO 详见[引脚功能说明](#)。
- BOOT0 引脚用于控制 FLASH 编程，详见[模块信号说明](#)。

3.1.2 LQFP48 封装

HC32L126JATB-LQ48

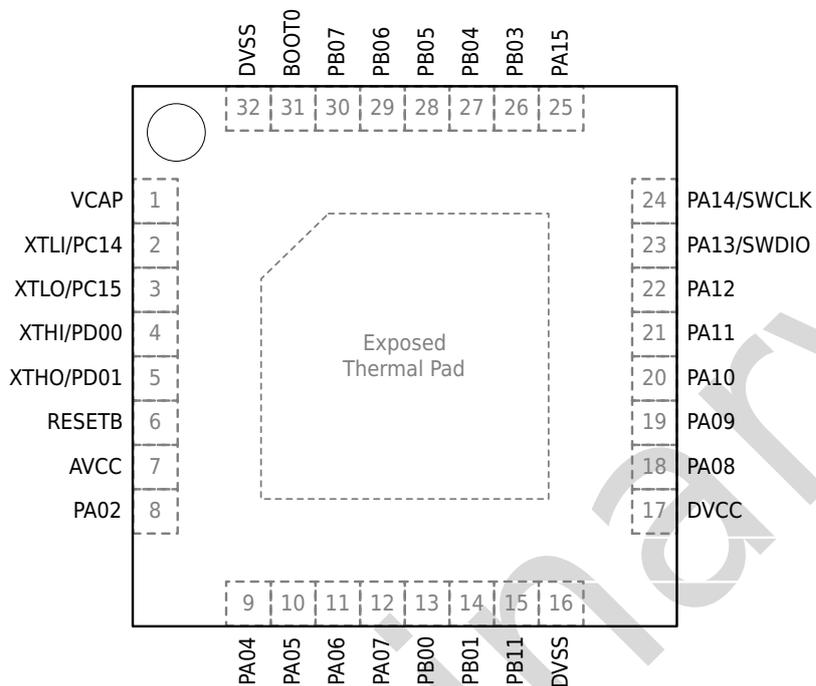


说明

- 该封装未引出的 IO 详见[引脚功能说明](#)。
- BOOT0 引脚用于控制 FLASH 编程，详见[模块信号说明](#)。

3.1.3 QFN32 封装

HC32L121FAUB-QFN32TR



说明

- Exposed Thermal Pad 需要连接到 DVSS。
- 该封装未引出的 IO 详见[引脚功能说明](#)。
- BOOT0 引脚用于控制 FLASH 编程，详见[模块信号说明](#)。

3.2 引脚功能说明

LQFP64	LQFP48	QFN32	Name	ANALOG
1	1	1	VCAP	-
2	2		PC13	LVD_IN1
3	3	2	PC14	XTLI
4	4	3	PC15	XTLO
5	5	4	PD00	XTHI
6	6	5	PD01	XTHO
7	7	6	RESETB	-
8			PC00	AIN10 SEG27
9			PC01	AIN11 SEG26
10			PC02	AIN12 SEG25
11			PC03	AIN13 SEG24
12	8		AVSS	-
13	9	7	AVCC	-
14	10		PA00	AIN0 VC0_INN0 SEG23
15	11		PA01	AIN1 VC0_INP0 VC1_INP0 SEG22
16	12	8	PA02	AIN2 VC1_INN0 SEG21
17	13		PA03	AIN3 VC0_INP1 VC1_INP1 SEG20
18			PD04	-
19			PD05	-
20	14	9	PA04	AIN4 VC0_INN1 VC1_INN1 SEG19
21	15	10	PA05	AIN5 VC0_INN2 VC2_INN2 SEG18
22	16	11	PA06	AIN6 VC0_INP2 VC1_INP2 SEG17
23	17	12	PA07	AIN7 VC0_INP3 VC1_INP3 SEG16

LQFP64	LQFP48	QFN32	Name	ANALOG
24			PC04	AIN14 SEG15
25			PC05	AIN15 SEG14
26	18	13	PB00	AIN8 SEG13
27	19	14	PB01	AIN9/EXVREF VC0_INN3 SEG12
28	20		PB02	SEG11
29	21		PB10	SEG10
30	22	15	PB11	SEG9
31	23	16	DVSS	-
32	24	17	DVCC	-
33	25		PB12	SEG8
34	26		PB13	SEG7
35	27		PB14	SEG6
36	28		PB15	SEG5
37			PC06	SEG4
38			PC07	SEG3
39			PC08	SEG2
40			PC09	SEG1
41	29	18	PA08	SEG0
42	30	19	PA09	COM0
43	31	20	PA10	COM1
44	32	21	PA11	COM2
45	33	22	PA12	COM3
46	34	23	PA13/SWDIO	-
47	35		PD06	-
48	36		PD07	-
49	37	24	PA14/SWCLK	-
50	38	25	PA15	-
51			PC10	COM4/SEG39
52			PC11	COM5/SEG38
53			PC12	COM6/SEG37
54			PD02	COM7/SEG36
55	39	26	PB03	VC1_INN3 SEG35/VLCDH
56	40	27	PB04	VC0_INP4 VC1_INP4 SEG34/VLCD4
57	41	28	PB05	VC0_INP5 VC1_INP5 SEG33/VLCD3
58	42	29	PB06	VC0_INP6 VC1_INP6 SEG32/VLCD2

LQFP64	LQFP48	QFN32	Name	ANALOG
59	43	30	PB07	VC0_INP7 VC1_INP7 LVD_IN3 SEG31/VLCD1
60	44	31	BOOT0/PD03	SEG30
61	45		PB08	LVD_IN2 SEG29
62	46		PB09	SEG28
63	47	32	DVSS	-
64	48		DVCC	-

Preliminary

每个引脚的数字功能由 PSEL 位域进行控制，详见下表。

表 3-2 端口复用表

AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA00	USART1_CTS	LPUART1_TXD	TIM0_ETR	VC0_OUT	TIM1_CHA	TIM3_ETR	TIM0_CHA
PA01	USART1_RTS	LPUART1_RXD	TIM0_CHB	TIM1_ETR	TIM1_CHB	HCLK_OUT	SPI1_MOSI
PA02	USART1_TXD	TIM0_CHA	VC1_OUT	TIM1_CHA	TIM2_CHA	PCLK_OUT	SPI1_MISO
PA03	USART1_RXD	TIM0_GATE	TIM1_CHB	TIM2_CHB	SPI1_CS	TIM3_CH1A	-
PA04	SPI0_CS	USART1_TXD	LPUART1_RTS	TIM2_ETR	-	LVD_OUT	TIM3_CH2B
PA05	SPI0_SCK	TIM0_ETR	LPUART1_CTS	TIM0_CHA	USART1_RTS	XTL_OUT	XTH_OUT
PA06	SPI0_MISO	LPTIM0_TOG	TIM3_BK	TIM1_CHA	VC0_OUT	TIM3_GATE	LPUART0_CTS
PA07	SPI0_MOSI	LPTIM0_TOGN	HCLK_OUT	TIM3_CH0B	TIM2_CHA	VC1_OUT	LPUART0_RXD
PA08	USART0_TXD	TIM3_CH0A	CTRIM_ETRTOG	LPTIM1_ETR	TIM1_GATE	-	TIM3_BK
PA09	USART0_TXD	TIM3_CH1A	TIM0_BK	I2C0_SCL	LPUART0_TXD	HCLK_OUT	TIM3_CH0A
PA10	USART0_RXD	TIM3_CH2A	TIM2_BK	I2C0_SDA	TIM2_GATE	PCLK_OUT	TIM0_CHB
PA11	USART0_CTS	TIM3_GATE	I2C1_SCL	HSI2C_SCL	VC0_OUT	SPI0_MISO	CTRIM_ETRTOG
PA12	USART0_RTS	TIM3_ETR	I2C1_SDA	HSI2C_SDA	VC1_OUT	SPI0_MOSI	-
PA13	IR_OUT	USART0_RXD	LVD_OUT	TIM3_ETR	RTC_1HZ	I2C1_SDA	USART1_SCK
PA14	USART1_TXD	USART0_TXD	TIM3_CH2A	LVD_OUT	RCH_OUT	RCL_OUT	I2C1_SCL
PA15	SPI0_CS	USART1_RXD	LPUART1_RTS	TIM0_ETR	TIM0_CHA	TIM3_CH1A	USART0_SCK
PB00	-	TIM3_CH1B	LPUART0_TXD	LPTIM1_TOG	RCH_OUT	RCL_OUT	-
PB01	-	PCLK_OUT	TIM3_CH2B	-	LPUART0_RTS	LPTIM1_ETR	TCLK_OUT
PB02	LPTIM0_TOG	-	LPUART1_TXD	-	TIM1_BK	TIM0_BK	TIM2_BK
PB03	SPI0_SCK	TIM0_CHB	TIM1_GATE	TIM3_CH0A	LPTIM0_GATE	XTL_OUT	XTH_OUT
PB04	SPI0_MISO	-	TIM2_BK	USART0_CTS	TIM2_GATE	TIM3_CH0B	LPTIM0_ETR
PB05	SPI0_MOSI	HSI2C_SCL	TIM1_BK	-	LPTIM0_GATE	-	USART0_RTS
PB06	I2C0_SCL	USART0_TXD	TIM1_CHB	TIM0_CHA	LPTIM0_ETR	TIM3_CH0A	LPTIM0_TOG
PB07	I2C0_SDA	USART0_RXD	TIM2_CHB	LPUART1_CTS	TIM0_CHB	LPTIM0_TOGN	-
PB08	I2C0_SCL	TIM1_CHA	USART1_SCK	TIM2_CHA	TIM0_GATE	TIM3_CH2A	USART0_TXD
PB09	I2C0_SDA	IR_OUT	SPI1_CS	TIM2_CHA	HSI2C_SDA	TIM2_CHB	USART0_RXD
PB10	I2C1_SCL	SPI1_SCK	TIM1_CHA	LPUART0_TXD	TIM3_CH1A	LPUART1_RTS	USART1_RTS
PB11	I2C1_SDA	TIM1_CHB	LPUART0_RXD	TIM2_GATE	-	LPUART1_CTS	USART1_CTS
PB12	SPI1_CS	TIM3_BK	LPUART0_TXD	TIM0_BK	USART0_SCK	LPUART0_RTS	-

AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PB13	SPI1_SCK	I2C1_SCL	TIM3_CH0B	LPUART0_CTS	TIM1_CHA	TIM1_GATE	-
PB14	SPI1_MISO	I2C1_SDA	TIM3_CH1B	TIM0_CHA	RTC_1HZ	LPUART0_RTS	TIM1_BK
PB15	SPI1_MOSI	TIM3_CH2B	TIM0_CHB	TIM0_GATE	-	-	LPUART1_RXD
PC00	LPTIM0_GATE	-	USART1_CTS	HSI2C_SCL	-	-	-
PC01	LPTIM0_TOG	-	USART1_RTS	HSI2C_SDA	-	-	-
PC02	SPI1_MISO	LPTIM0_TOGN	-	-	-	-	-
PC03	SPI1_MOSI	LPTIM0_ETR	LPTIM0_TOGN	-	-	-	-
PC04	LPUART0_TXD	TIM2_ETR	IR_OUT	-	-	-	-
PC05	LPUART0_RXD	-	-	-	-	-	-
PC06	-	-	TIM2_CHA	LPTIM1_GATE	-	LPUART2_RXD	-
PC07	-	-	TIM2_CHB	LPTIM1_ETR	-	LPUART2_TXD	-
PC08	-	-	TIM2_ETR	LPTIM1_TOG	-	LPUART2_CTS	-
PC09	-	-	TIM1_ETR	LPTIM1_TOGN	-	LPUART2_RTS	-
PC10	LPUART1_TXD	LPUART0_TXD	-	-	-	-	-
PC11	LPUART1_RXD	LPUART0_RXD	-	-	-	-	-
PC12	LPUART0_TXD	LPUART1_TXD	-	-	-	-	-
PC13	RTC_TAMP	RTC_1HZ	TIM3_CH1B	-	-	-	-
PC14	-	USART0_SCK	-	LPTIM1_TOGN	-	-	-
PC15	-	USART1_SCK	-	LPTIM1_GATE	-	-	-
PD00	I2C0_SDA	CTRIM_ETRTOG	USART1_TXD	-	-	LPUART2_RXD	-
PD01	I2C0_SCL	-	USART1_RXD	-	-	LPUART2_TXD	-
PD02	-	LPUART0_RTS	TIM1_ETR	HSI2C_SCL	-	-	-
PD03	-	-	-	-	-	-	-
PD04	-	-	LPTIM1_TOGN	-	-	-	-
PD05	USART0_SCK	-	LPTIM1_TOG	HSI2C_SDA	-	-	-
PD06	I2C1_SCL	LPUART1_CTS	USART0_CTS	LPTIM1_GATE	-	LPUART2_CTS	-
PD07	I2C1_SDA	LPUART1_RTS	USART0_RTS	LPTIM1_TOGN	-	LPUART2_RTS	-

3.3 模块信号说明

表 3-3 模块信号说明

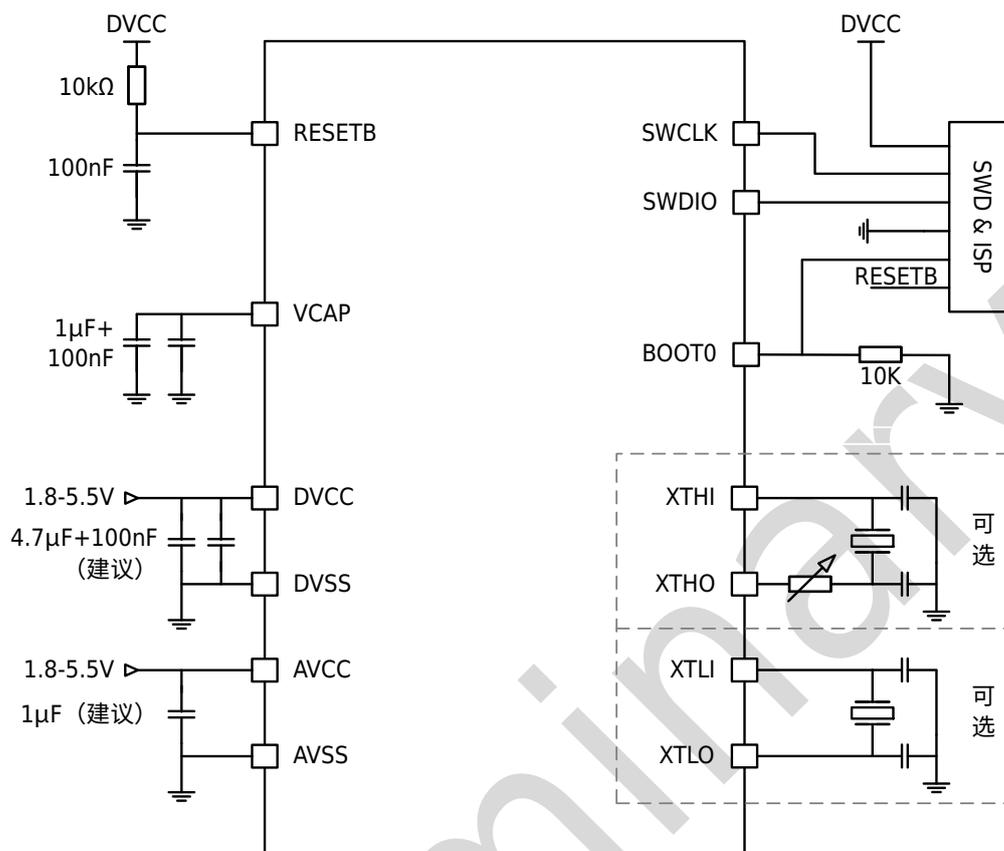
模块	引脚名称	描述
电源	DVCC	数字电源
	AVCC	模拟电源
	DVSS	数字地
	AVSS	模拟地
	VCAP	LDO 内核供电输出（仅限内部电路使用，需外接稳压电容）
ISP	BOOT0	当复位时 BOOT0（PD03）管脚为高电平，芯片工作于 ISP 编程模式，可通过 ISP 协议对 Flash 进行编程。 当复位时 BOOT0（PD03）管脚为低电平，芯片工作于用户模式，芯片执行 Flash 内的程序代码，可通过 SWD 协议对 Flash 进行编程。
ADC	AINx(x=0~15)	ADC 输入通道
	EXVREF	ADC 外部参考电压
VC	VCx_INNy(x=0~1 y=0~7)	VC0/1 负端输入
	VCx_INPy(x=0~1 y=0~7)	VC0/1 正端输入
	VCx_OUT(x=0~1)	VC0/1 比较输出
LVD	LVD_INx(x=1~3)	电压侦测输入
	LVD_OUT	电压侦测输出
LCD	COMx(x=0~7)	LCD 公共端输出
	SEGy(y=0~39)	LCD 区段端输出
	VLCDx(x=1~4,H)	外部电阻模式，外部电容模式使用管脚
USART	USARTx_TXD(x=0~1)	USART 数据发送端
	USARTx_RXD(x=0~1)	USART 数据接收端
	USARTx_CTS(x=0~1)	USART 发送硬件流控
	USARTx_RTS(x=0~1)	USART 接收硬件流控
	USARTx_SCK(x=0~1)	USART 时钟输入输出
LPUART	LPUARTx_TXD(x=0~2)	LPUART 数据发送端
	LPUARTx_RXD(x=0~2)	LPUART 数据接收端
	LPUARTx_CTS(x=0~2)	LPUART 发送硬件流控
	LPUARTx_RTS(x=0~2)	LPUART 接收硬件流控

模块	引脚名称	描述
CTRIM	CTRIM_ETRTOG	CTRIM 外部同步信号/翻转输出信号
SPI	SPIx_MISO(x=0~1)	SPI 模块主机输入从机输出数据信号
	SPIx_MOSI(x=0~1)	SPI 模块主机输出从机输入数据信号
	SPIx_SCK(x=0~1)	SPI 模块时钟信号
	SPIx_CS(x=0~1)	SPI 片选
I2C	I2Cx_SDA(x=0~1)	I2C 模块数据信号
	I2Cx_SCL(x=0~1)	I2C 模块时钟信号
HSI2C	HSI2C_SDA	HSI2C 模块数据信号
	HSI2C_SCL	HSI2C 模块时钟信号
RTC	RTC_1HZ	RTC 1Hz 输出
	RTC_TAMP	RTC 时间戳输入
通用定时器 TIM0~2	TIMx_CHA(x=0~2)	Timer 的捕获输入比较输出 A
	TIMx_CHB(x=0~2)	Timer 的捕获输入比较输出 B
	TIMx_ETR(x=0~2)	Timer 的外部计数输入信号
	TIMx_GATE(x=0~2)	Timer 的门控信号
通用定时器 TIM3	TIM3_CHyA(y=0~2)	Timer 的捕获输入比较输出 A
	TIM3_CHyB(y=0~2)	Timer 的捕获输入比较输出 B
	TIM3_ETR	Timer 的外部计数输入信号
	TIM3_GATE	Timer 的门控信号
低功耗定时器 LPTIM	LPTIMx_TOG(x=0~1)	LPTimer 的翻转/PWM 输出信号
	LPTIMx_TOGN(x=0~1)	LPTimer 的翻转/PWM 输出反向信号
	LPTIMx_ETR(x=0~1)	LPTimer 的外部计数输入信号
	LPTIMx_GATE(x=0~1)	LPTimer 的门控信号

 说明

IO 端口复位为输入高阻状态，休眠模式和深度休眠模式保持之前的端口状态。

4 典型应用电路图



注意

- AVCC 与 DVCC 电压必须相同。
- 每组电源都需要一个去耦电容，去耦电容尽量靠近相应电源管脚。
- 晶体和负载电容应尽可能靠近芯片的振荡器引脚。
- VCAP 的稳压电容应尽可能靠近芯片端，并应尽可能远离晶体负载电容。

5 电气特性

5.1 参数条件

若无另行说明，所有电压的都以 VSS 为基准。

5.1.1 最小值和最大值

所有最小值和最大值在最坏的条件下测得。

在每个表格下方的注解中说明为通过设计保证、综合评估得出的数据，不会在生产线上进行测试。

5.1.2 典型数值

除非另有说明，典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{CC}=3.3\text{V}$ 给出的。这些数据仅用于设计指导，并未经过测试。

5.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 5-1 电压特性

符号	描述	最小值	最大值	单位
VCC-VSS	外部主供电电压（包含 AVCC 和 DVCC） ⁽¹⁾	-0.3	6.0	V
V _{IN}	在其它引脚上的输入电压 ⁽²⁾⁽³⁾	VSS-0.3	VCC+0.3	V
\Delta VCCx	不同供电引脚之间的电压差	-	50	mV
VSSx-VSS	不同接地引脚之间的电压差	-	50	mV



说明

- 所有的电源（DVCC，AVCC）和地（DVSS，AVSS）引脚必须始终连接到外部允许范围内的供电系统上。
- $I_{INJ(PIN)}$ 绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN} > V_{CC}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流。
- 具有 ADC 模拟输入通道的 IO 输入电压要在 VSS~VCC 之间，否则会影响 ADC 转换精度。

表 5-2 电流特性

符号	描述	最大值 ⁽¹⁾	单位
I _{VCC}	经过 DVCC/AVCC 电源线的总电流（供应电流） ⁽¹⁾	100	mA
I _{VSS}	经过 VSS 地线的总电流（流出电流） ⁽¹⁾	100	mA
I _{IO}	任意 I/O 和控制引脚上的输出灌电流	25	mA
	任意 I/O 和控制引脚上的输出电流	-25	mA
I _{INJ(PIN)} ⁽²⁾⁽³⁾	RESETB 引脚的注入电流	±5	mA
	XTH 的 XTHI 引脚和 XTL 的 XTLI 引脚的注入电流	±5	mA
	其他引脚的注入电流 ⁽⁴⁾	±5	mA
$\sum I_{INJ(PIN)}$ ⁽²⁾	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	±25	mA

 **说明**

1. 所有的电源 (DVCC, AVCC) 和地 (DVSS, AVSS) 引脚必须始终连接到外部允许范围内的供电系统上。
2. $I_{INJ(PIN)}$ 绝对不可以超过它的极限, 即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值, 也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN} > VCC$ 时, 有一个正向注入电流; 当 $V_{IN} < VSS$ 时, 有一个反向注入电流。
3. 反向注入电流会干扰器件的模拟性能。
4. 当几个 I/O 口同时有注入电流时, $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。该结果基于在器件 4 个 I/O 端口上 $\Sigma I_{INJ(PIN)}$ 最大值的特性。

表 5-3 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65~+150	°C
T_J	最大结温度	125	°C

5.3 工作条件

5.3.1 通用工作条件

表 5-4 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	0	48	MHz
f_{PCLK0}	内部 APB0 时钟频率	-	0	48	MHz
f_{PCLK1}	内部 APB1 时钟频率	-	0	48	MHz
DVCC	数字部分工作电压	-	1.8	5.5	V
AVCC ⁽¹⁾	模拟部分工作电压	必须与 DVCC ⁽²⁾ 相同	1.8	5.5	V
T_A	环境温度 ⁽³⁾	-	-40	105	°C
T_J	结温度范围	-	-40	125	°C

 **说明**

1. 当使用 ADC 时, 参见 ADC 电气参数。
2. 建议使用相同的电源为 DVCC 和 AVCC 供电, 在上电和正常操作期间, DVCC 和 AVCC 之间最多允许有 300mV 的差别。
3. $T_A(max)$ 适用于 $P_D(max)$, 当 $P_D < P_D(max)$, 环境温度 T_A 在满足结温 T_J 不超过 $T_J(max)$ 时允许高于 $T_A(max)$, 更多描述请参见[封装热阻系数](#)。
4. 在较低的功率耗散的状态下, 只要 T_J 不超过 T_{Jmax} , T_A 可以扩展到这个范围。

5.3.2 VCAP 外置电容

通过将外部电容器 C_{EXT} 连接到 VCAP 引脚来实现主稳压器的稳定性。 C_{EXT} 的指定值详见下表。

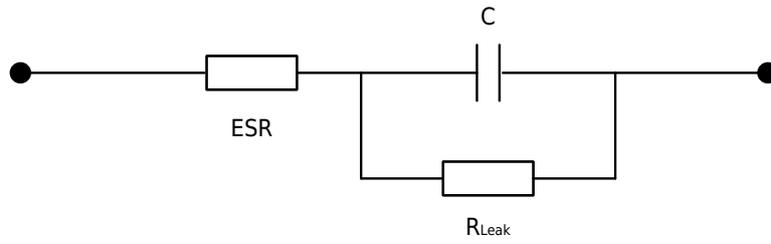


图 5-1 外部电容器 C_{EXT}

说明

ESR 为等效串联电阻。

表 5-5 VCAP 工作条件

符号	参数	条件	最小值	最大值	单位
C _{EXT} ⁽¹⁾	外置电容容值	-	1	TBD	μF
ESR ⁽²⁾	外置电容 ESR	-	-	100	mΩ

说明

1. 由综合评估得出，不在生产中测试。
2. 由设计保证，不在生产中测试。

5.3.3 上电和掉电时的工作条件

表 5-6 上电和掉电的工作条件⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t _{VCC_r}	VCC 上升速率	-	0	1	V/μs
t _{VCC_f}	VCC 下降速率	-	0	1	V/μs

说明

1. 由综合评估得出，不在生产中测试。

5.3.4 内嵌复位和 LVD 模块特性

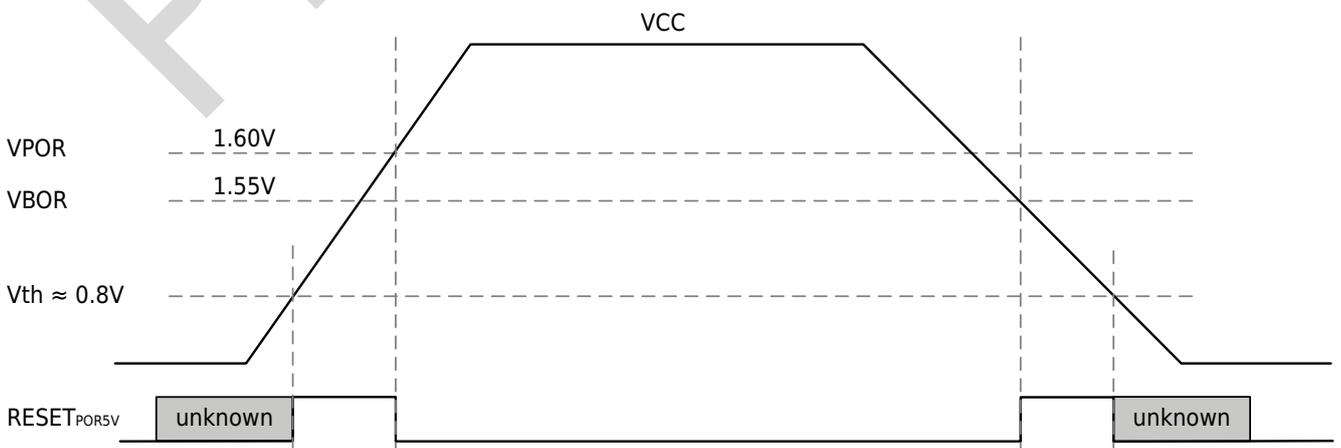


图 5-2 POR/Brown Out 示意图

表 5-7 POR/Brown Out

符号	参数	条件	最小值	典型值	最大值	单位
V _{POR}	POR 释放电压 (上电过程)	-	1.50	1.60	1.70	V
V _{BOR}	BOR 检测电压 (掉电过程)	-	1.40	1.55	1.65	V

表 5-8 LVD 模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{ex}	外部输入电压范围	-	0	-	VCC	V
V _{level}	检测阈值	LVD_CR.VTDS=0b0000	1.70	1.80	1.90	V
		LVD_CR.VTDS=0b0001 ⁽¹⁾	1.90	2.00	2.10	V
		LVD_CR.VTDS=0b0010 ⁽¹⁾	2.10	2.20	2.30	V
		LVD_CR.VTDS=0b0011 ⁽¹⁾	2.30	2.40	2.50	V
		LVD_CR.VTDS=0b0100 ⁽¹⁾	2.50	2.60	2.70	V
		LVD_CR.VTDS=0b0101 ⁽¹⁾	2.70	2.80	2.90	V
		LVD_CR.VTDS=0b0110 ⁽¹⁾	2.90	3.00	3.10	V
		LVD_CR.VTDS=0b0111 ⁽¹⁾	3.10	3.20	3.30	V
		LVD_CR.VTDS=0b1000	3.30	3.40	3.50	V
		LVD_CR.VTDS=0b1001 ⁽¹⁾	3.50	3.60	3.70	V
		LVD_CR.VTDS=0b1010 ⁽¹⁾	3.70	3.80	3.90	V
		LVD_CR.VTDS=0b1011 ⁽¹⁾	3.90	4.00	4.10	V
		LVD_CR.VTDS=0b1100 ⁽¹⁾	4.10	4.20	4.30	V
		LVD_CR.VTDS=0b1101 ⁽¹⁾	4.30	4.40	4.50	V
		LVD_CR.VTDS=0b1110 ⁽¹⁾	4.50	4.60	4.70	V
LVD_CR.VTDS=0b1111	4.70	4.80	4.90	V		
I _{comp}	功耗	-	-	0.20	-	μA
T _{response}	响应时间	选择检测 GPIO 管脚电压, VCC=3.3V, LVD_CR.VTDS=0b1000, 检测电压由(V _{level} +100mV)变为(V _{level} -100mV), 变化斜率为 2 × 10 ⁵ V/μs	-	90	-	μs
T _{setup}	建立时间	选择检测 GPIO 管脚电压, VCC=3.3V, LVD_CR.VTDS=0b1000, 检测电压低于 V _{level} 100mV	-	400	-	μs
V _{hys}	迟滞电压	-	-	60	-	mV
T _{filter}	滤波时间	LVD_CR.DEBOUNCE_TIME=0b0000	-	0	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0001	-	2*T _{LVD}	-	μs

符号	参数	条件	最小值	典型值	最大值	单位
T _{filter}	滤波时间	LVD_CR.DEBOUNCE_TIME=0b0010	-	4*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0011	-	8*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0100	-	16*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0101	-	32*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0110	-	64*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0111	-	128*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1000	-	256*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1001	-	512*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1010	-	1024*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1011	-	2048*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1100	-	4096*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1101	-	4096*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1110	-	4096*T _{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1111	-	4096*T _{LVD}	-	μs

 说明

1. 由综合评估得出，不在生产中测试。
2. T_{LVD} 表示滤波时钟周期，滤波时钟约 256kHz。

5.3.5 内置的参考电压

表 5-9 内置的参考电压

符号	参数	条件	最小值	典型值	最大值	单位
V _{REF25} ⁽²⁾	内部 2.5V 参考电压	V _{CC} =3.3V T _A =25°C	TBD	2.5	TBD	V
		V _{CC} =2.8~5.5V T _A =-40~105°C	TBD ⁽¹⁾	2.5	TBD ⁽¹⁾	V
V _{REF15}	内部 1.5V 参考电压	V _{CC} =3.3V T _A =25°C	TBD	1.5	TBD	V
		V _{CC} =1.8~5.5V T _A =-40~105°C	TBD ⁽¹⁾	1.5	TBD ⁽¹⁾	V
T _{Coeff} ⁽³⁾	内部 1.5/2.5V 参考电压 温度系数	T _A =-40~105°C	-	-	TBD	ppm/ °C
T _{stable(BGR)} ⁽³⁾	BGR 电压稳定时间	-	-	30	-	μs
T _{stable(REFBUF)} ⁽³⁾	内部参考电压缓冲器稳定时间	-	-	-	1	μs
I _{REFBUF} ⁽³⁾	内部参考电压缓冲器电 流消耗	-	-	450	-	μA

 说明

1. 由综合评估得出，不在生产中测试。
2. 只能在电源电压超过 2.8V 时才能选择 2.5V 档位，否则可能会引起系统工作不正常。
3. 由设计保证，不在生产中测试。

5.3.6 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上——VCC 或 VSS（无负载）。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到 f_{HCLK} 的频率（0~24MHz 时为 0 个等待周期，24~48MHz 时为 1 个等待周期）。
- 当开启外设时： $f_{PCLK0}=f_{HCLK}$ ， $f_{PCLK1}=f_{HCLK}$

表 5-10 工作电流特性⁽³⁾

符号	参数	条件	典型值 ⁽¹⁾			最大值 ⁽²⁾			单位
			25°C	85°C	105°C				
I _{DD} (Run in RAM)	All peripherals clock ON, Run while(1) in RAM	RCH clock source	4M	TBD	-	-	-	μA	
			6M	TBD	-	-	-	μA	
			32M	TBD	-	-	-	μA	
			48M	TBD	-	-	-	μA	
	All peripherals clock OFF, Run while(1) in RAM	RCH clock source	4M	TBD	-	-	-	μA	
			6M	TBD	-	-	-	μA	
			32M	TBD	-	-	-	μA	
			48M	TBD	-	-	-	μA	
I _{DD} (Run CoreMark)	All peripherals clock OFF, Run CoreMark in Flash	RCH clock source	4M	TBD	-	-	-	μA	
			6M	TBD	-	-	-	μA	
			32M	TBD	-	-	-	μA	
			48M	TBD	-	-	-	μA	
I _{DD} (Run mode)	All peripherals clock ON	RCH clock source	4M	TBD	TBD	TBD	TBD	μA	
			6M	TBD	TBD	TBD	TBD	μA	
			32M	TBD	TBD	TBD	TBD	μA	
			48M	TBD	TBD	TBD	TBD	μA	
	All peripherals clock OFF	RCH clock source	4M	TBD	TBD	TBD	TBD	μA	
			6M	TBD	TBD	TBD	TBD	μA	
			32M	TBD	TBD	TBD	TBD	μA	
			48M	TBD	TBD	TBD	TBD	μA	
I _{DD} (Sleep mode)	All peripherals clock ON, Run while(1) in Flash	RCH clock source	4M	TBD	TBD	TBD	TBD	μA	
			6M	TBD	TBD	TBD	TBD	μA	
			32M	TBD	TBD	TBD	TBD	μA	
			48M	TBD	TBD	TBD	TBD	μA	
	All peripherals clock OFF, Run while(1) in Flash	RCH clock source	4M	TBD	TBD	TBD	TBD	μA	
			6M	TBD	TBD	TBD	TBD	μA	
			32M	TBD	TBD	TBD	TBD	μA	
			48M	TBD	TBD	TBD	TBD	μA	

符号	参数	条件		典型值 ⁽¹⁾	最大值 ⁽²⁾			单位
				25°C	85°C	105°C		
I _{DD} (LP Run)	All peripherals clock ON, Run while(1) in Flash	32K clock source	RCL32K	TBD	TBD	TBD	μA	
			XTL32K, Driver=1	TBD	TBD	TBD	μA	
	All peripherals clock OFF, Run while(1) in Flash	32K clock source	RCL32K	TBD	TBD	TBD	μA	
			XTL32K, Driver=1	TBD	TBD	TBD	μA	
I _{DD} (LP Sleep)	All peripherals clock ON,	32K clock source	RCL32K	TBD	TBD	TBD	μA	
			XTL32K, Driver=1	TBD	TBD	TBD	μA	
	All peripherals clock OFF,	32K clock source	RCL32K	TBD	TBD	TBD	μA	
			XTL32K, Driver=1	TBD	TBD	TBD	μA	
I _{DD} (DeepSleep)	All peripherals clock OFF	NO CLK	TBD	TBD	TBD	μA		
		RCL32K	TBD	TBD	TBD	μA		
		XTL32K	TBD	TBD	TBD	μA		
	Other peripherals clock OFF	RCL32K+IWDT	TBD	TBD	TBD	μA		
		RCL32K+LVD	TBD	TBD	TBD	μA		
		RCL32K+RTC	TBD	TBD	TBD	μA		
		RCL32K+LPT	TBD	TBD	TBD	μA		
		RCL32K+IWDT+LVD	TBD	TBD	TBD	μA		
		XTL32K+IWDT	TBD	TBD	TBD	μA		
		XTL32K+LVD	TBD	TBD	TBD	μA		
		XTL32K+RTC	TBD	TBD	TBD	μA		
		XTL32K+LPT	TBD	TBD	TBD	μA		
XTL32K+IWDT+LVD	TBD	TBD	TBD	μA				

 说明

1. 若没有其他指定条件，典型值是在 V_{CC} 为 3.3V、V_{CAP} 为 1.5V 测得。
2. 若没有其他指定条件，最大值是在 V_{CC} 为全工作电压范围、V_{CAP} 为 1.5V 测得。
3. 由综合评估得出，不在生产中测试。

5.3.7 从低功耗模式唤醒的时间

唤醒时间是在 RCH 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 休眠模式：时钟源是 RCH 振荡器
- 深度休眠模式：时钟源是 RCH 振荡器

表 5-11 唤醒时间特性

符号	参数	条件	最小值	典型值	最大值	单位
T _{wu} ⁽¹⁾	休眠模式唤醒时间	-	-	TBD	-	μs
	深度休眠唤醒时间	F _{RCH} =4MHz	-	TBD	-	μs
		F _{RCH} =8MHz	-	TBD	-	μs
		F _{RCH} =16MHz	-	TBD	-	μs
		F _{RCH} =24MHz	-	TBD	-	μs

 说明

1. 由设计保证，不在生产中测试。
2. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

5.3.8 外部时钟源特性

5.3.8.1 外部输入高速时钟

表 5-12 外部输入高速时钟特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{XTH_ext}	用户外部时钟频率	-	0	8	32	MHz
V_{XTHH}	输入引脚高电平电压	-	0.7VCC	-	VCC	V
V_{XTHL}	输入引脚低电平电压	-	VSS	-	0.3VCC	V
$T_{r(XTH)}$	上升的时间	-	-	-	20	ns
$T_{f(XTH)}$	下降的时间	-	-	-	20	ns
$T_{w(XTH)}$	输入高或低的时间	-	16	-	-	ns
$C_{in(XTH)}$	输入容抗	-	-	5	-	pF
Duty	占空比	-	40	-	60	%
I_L	输入漏电流	-	-	-	±1	μA

 说明

1. 由设计保证，不在生产中测试。

5.3.8.2 外部输入低速时钟

表 5-13 外部输入低速时钟特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{XTL_ext}	用户外部时钟频率	-	0	32.768	1000	kHz
V_{XTLH}	输入引脚高电平电压	-	0.7VCC	-	VCC	V
V_{XTLL}	输入引脚低电平电压	-	VSS	-	0.3VCC	V
$T_{r(XTL)}$	上升的时间	-	-	-	50	ns
$T_{f(XTL)}$	下降的时间	-	-	-	50	ns
$T_{w(XTL)}$	输入高或低的时间	-	450	-	-	ns
$C_{in(XTL)}$	输入容抗	-	-	5	-	pF
Duty	占空比	-	30	-	70	%
I_L	输入漏电流	-	-	-	±1	μA

 说明

1. 由设计保证，不在生产中测试。

5.3.8.3 高速外部时钟 XTH

高速外部时钟(XTH)可以使用一个 8~32MHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数（频率、封装、精度等），请咨询相应的生产厂商。

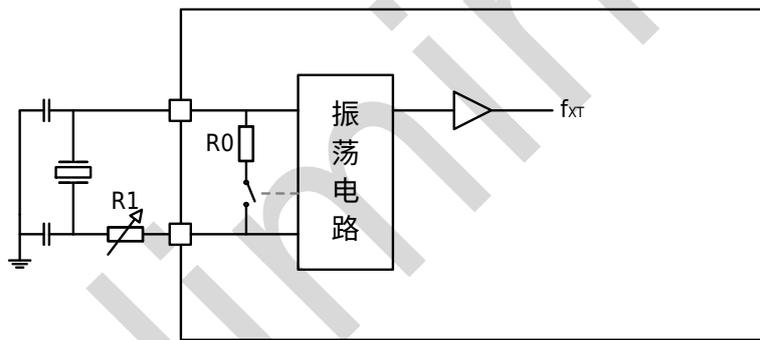
表 5-14 外部高速晶振 XTH 特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
F _{CLK}	振荡频率	-	8	-	32	MHz
ESR _{CLK}	支持的晶振 ESR 范围	32MHz	-	-	60	Ω
		24MHz	-	-	80	
		16MHz	-	-	100	
		8MHz	-	-	120	
C _{LX} ⁽³⁾	负载电容	按晶体制造商要求进行配置。	4	12	20	pF
Duty	占空比	-	40	50	60	%
I _{dd} ⁽⁴⁾	电流	XTH_CR[3:0]=0b1111	-	1000	-	μA
		XTH_CR[3:0]=0b1110	-	600	-	
		XTH_CR[3:0]=0b1010	-	370	-	
		XTH_CR[3:0]=0b0110	-	300	-	
		XTH_CR[3:0]=0b0010	-	160	-	
g _m	跨导	XTH_CR[3:0]=0b1111	-	11.3	-	mA/V
		XTH_CR[3:0]=0b1110 (32MHz, 24MHz 推荐值)	-	6.35	-	
		XTH_CR[3:0]=0b1101	-	4.44	-	
		XTH_CR[3:0]=0b1100	-	3.42	-	
		XTH_CR[3:0]=0b1011	-	7.12	-	
		XTH_CR[3:0]=0b1010 (16MHz 推荐值)	-	4.00	-	
		XTH_CR[3:0]=0b1001	-	2.79	-	
		XTH_CR[3:0]=0b1000	-	2.15	-	
		XTH_CR[3:0]=0b0111	-	5.44	-	
		XTH_CR[3:0]=0b0110 (12MHz 推荐值)	-	3.06	-	
		XTH_CR[3:0]=0b0101	-	2.14	-	
		XTH_CR[3:0]=0b0100	-	1.65	-	
		XTH_CR[3:0]=0b0011	-	2.51	-	
		XTH_CR[3:0]=0b0010 (8MHz 推荐值)	-	1.41	-	
		XTH_CR[3:0]=0b0001	-	1.00	-	
XTH_CR[3:0]=0b0000	-	0.76	-			

符号	参数	条件	最小值	典型值	最大值	单位
T _{start} ⁽⁵⁾	启动时间	32MHz, CL=16pF @ XTH_CR[3:0]=0b1110	-	500	-	μs
		8MHz, CL=16pF @ XTH_CR[3:0]=0b0010	-	2	-	ms

 说明

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由综合评估得出，不在生产中测试。
3. C_{LX} 指 XTAL 的两个管脚负载电容 C_{L1} 和 C_{L2}。对于 C_{L1} 和 C_{L2}，建议使用高质量的、为高频应用而设计瓷介电容器，并挑选符合要求的晶体或谐振器。通常 C_{L1} 和 C_{L2} 具有相同参数。晶体制造商通常以 C_{L1} 和 C_{L2} 的串行组合给出负载电容的参数。在选择 C_{L1} 和 C_{L2} 时，应该根据晶振的频率和 ESR 等参数，并且将 PCB 和 MCU 引脚的容抗考虑在内。
4. 电流跟随频率和驱动能力的选择而变化。频率越高，驱动能力越强，电流消耗就越大。
5. T_{start} 是启动时间，是从软件使能 XTH 开始测量，直至得到稳稳定的输出时钟信号为止的间隔时间。这个数值是在 XTH_CR[5:4]=0b10 设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。



 说明

- 晶体的匹配电容 建议按照晶体制造商的技术手册的要求进行配置。
如果晶体制造商给出了 负载电容的容值，则匹配电容的容值应为晶体制造商所给出的负载电容容值的两倍。
如果晶体制造商给出了 匹配电容的容值，则直接使用晶体制造商所给出的匹配电容的容值即可。
- 芯片内已集成反馈电阻 R0。
- 阻尼电阻 R1 可选，阻值的取值取决于晶体特性，默认为 0Ω。

5.3.8.4 低速外部时钟 XTL

低速外部时钟(XTL)可以使用一个 32.768kHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

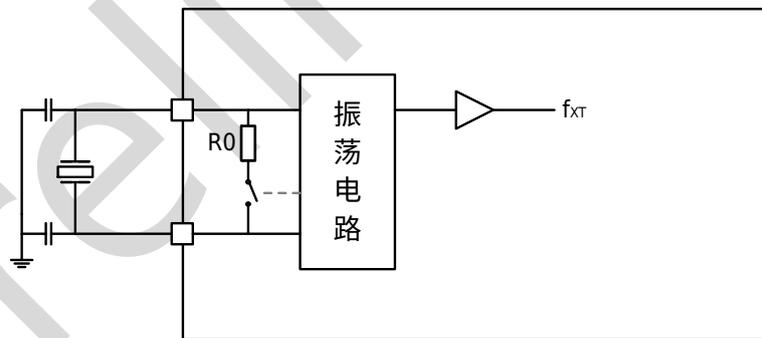
表 5-15 外部低速晶振 XTL 特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	-	-	32.768	-	kHz
ESR_{CLK}	支持的晶振 ESR 范围	-	-	-	60	k Ω
$C_{Lx}^{(2)}$	负载电容	按晶体制造商要求进行配置。	8	12	20	pF
DC_{ACLK}	占空比	-	30	50	70	%
$I_{dd}^{(3)}$	电流	XTL_CR[3:0]=0b1111	-	1330	-	nA
		XTL_CR[3:0]=0b1011	-	1230	-	
		XTL_CR[3:0]=0b0111	-	1140	-	
		XTL_CR[3:0]=0b0011	-	1050	-	
		XTL_CR[3:0]=0b1110	-	630	-	
		XTL_CR[3:0]=0b1010	-	580	-	
		XTL_CR[3:0]=0b0110	-	530	-	
		XTL_CR[3:0]=0b0010	-	490	-	
		XTL_CR[3:0]=0b1101	-	400	-	
		XTL_CR[3:0]=0b1001 (推荐值)	-	370	-	
		XTL_CR[3:0]=0b0101	-	350	-	
		XTL_CR[3:0]=0b0001	-	310	-	
		XTL_CR[3:0]=0b1100	-	290	-	
		XTL_CR[3:0]=0b1000	-	270	-	
		XTL_CR[3:0]=0b0100	-	250	-	
XTL_CR[3:0]=0b0000	-	230	-			
g_m	跨导	XTL_CR[3:0]=0b1111	-	14.64	-	$\mu A/V$
		XTL_CR[3:0]=0b1011	-	13.17	-	
		XTL_CR[3:0]=0b0111	-	11.67	-	
		XTL_CR[3:0]=0b0011	-	10.15	-	
		XTL_CR[3:0]=0b1110	-	7.37	-	
		XTL_CR[3:0]=0b1010	-	6.62	-	
		XTL_CR[3:0]=0b0110	-	5.87	-	
		XTL_CR[3:0]=0b0010	-	5.10	-	
		XTL_CR[3:0]=0b1101	-	4.94	-	
		XTL_CR[3:0]=0b1001 (推荐值)	-	4.44	-	
		XTL_CR[3:0]=0b0101	-	3.93	-	
		XTL_CR[3:0]=0b0001	-	3.41	-	
		XTL_CR[3:0]=0b1100	-	3.72	-	

符号	参数	条件	最小值	典型值	最大值	单位
g_m	跨导	$XTL_CR[3:0]=0b1000$	-	3.34	-	$\mu A/V$
		$XTL_CR[3:0]=0b0100$	-	2.95	-	
		$XTL_CR[3:0]=0b0000$	-	2.57	-	
$T_{start}^{(4)}$	启动时间	ESR=30k Ω $C_L=12pF$ $XTL_CR[3:0]=0b1001$	-	2000	-	ms

说明

- 由综合评估得出，不在生产中测试。
- C_{Lx} 指 XTAL 的两个管脚的负载电容，用户建议按晶体制造商的要求选择该电容的容值。
如果晶体制造商给出了负载电容的容值，则匹配电容的容值应为晶体制造商所给出的负载电容容值的两倍。
如果晶体制造商给出了匹配电容的容值，则直接使用晶体制造商所给出的匹配电容的容值即可。
例：
 - 晶体制造商给出晶体的负载电容为 8pF 时，匹配电容的容值应为 16pF。考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 15pF 或 12pF 的匹配电容。
 - 晶体制造商给出晶体的匹配电容为 12pF 时，匹配电容的容值应为 12pF。考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 10pF 或 8pF 的匹配电容。
- 选择具有较小 ESR 值的高质量振荡器（如 MSIV-TIN32.768kHz），可以通过调节 $XTL_CR[3:0]$ 设置值以优化电流消耗。电流消耗与电路提供的跨导 (g_m) 成正比。
- T_{start} 是启动时间，是从软件使能 XTL 开始测量，直至得到稳定的输出时钟信号为止的间隔时间。这个数值是在 $XTL_CR[3:0]=0b1001$ 和 $XTL_CR[5:4]=0b11$ 设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。



说明

- 晶体的匹配电容建议按照晶体制造商的技术手册的要求进行配置。
如果晶体制造商给出了负载电容的容值，则匹配电容的容值应为晶体制造商所给出的负载电容容值的两倍。
如果晶体制造商给出了匹配电容的容值，则直接使用晶体制造商所给出的匹配电容的容值即可。
- 芯片内已集成反馈电阻 R_0 。

5.3.9 内部时钟源特性

5.3.9.1 内部高速时钟 RCH

表 5-16 内部高速时钟 RCH 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	-	4.0	4.0 6.0 32.0 48.0	48.0	MHz
TRIM ⁽¹⁾	用户调节频率的步进	-	-	0.12	-	%
Dev ⁽¹⁾	不同温度和 VCC 下的振荡频率范围	$V_{CC}=3.3V$ $T_A=-40-105^{\circ}C$ $F_{CLK}=4/6MHz$	TBD	-	TBD	%
		$V_{CC}=3.3V$ $T_A=-20-75^{\circ}C$ $F_{CLK}=4/6MHz$	TBD	-	TBD	
		$V_{CC}=3.3V$ $T_A=-40-105^{\circ}C$ $F_{CLK}=32/48MHz$	TBD	-	TBD	
		$V_{CC}=3.3V$ $T_A=-20-75^{\circ}C$ $F_{CLK}=32/48MHz$	-1.0	-	1.0	
		$V_{CC}=1.8\sim 5.5V$	TBD	-	TBD	
$I_{CLK}^{(1)}$	功耗	$F_{CLK}=4MHz$	-	TBD	-	μA
		$F_{CLK}=6MHz$	-	TBD	-	
		$F_{CLK}=32MHz$	-	TBD	-	
		$F_{CLK}=48MHz$	-	TBD	-	
DC _{CLK} ⁽¹⁾	占空比	-	TBD	50	TBD	%
$t_{su}^{(1)}$	启动时间 (从使能到开始输出时钟)	$F_{CLK}=4MHz$	-	TBD	-	μs
		$F_{CLK}=6MHz$	-	TBD	-	
		$F_{CLK}=32MHz$	-	TBD	-	
		$F_{CLK}=48MHz$	-	TBD	-	

 说明

1. 由综合评估得出，不在生产中测试。

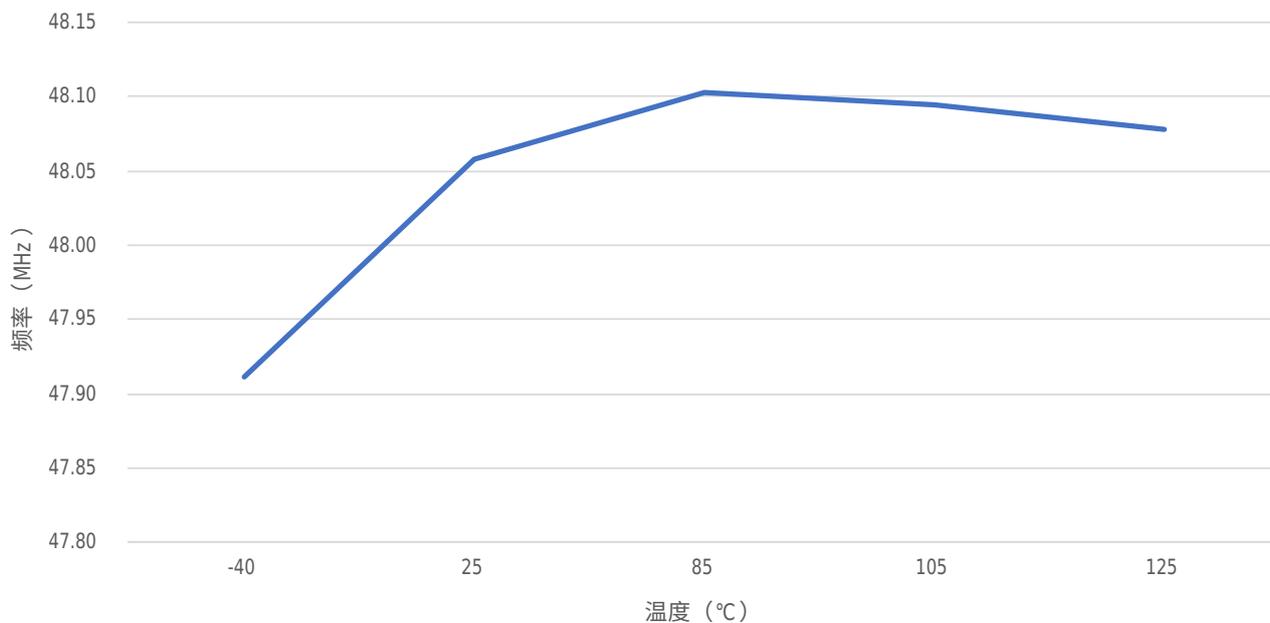


图 5-5 RCH 时钟频率变化曲线 ($F_{CLK}=48\text{MHz}$, $V_{CC}=3.3\text{V}$) (待定数据)

5.3.9.2 内部低速时钟 RCL

表 5-17 内部低速时钟 RCL 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	$V_{CC}=3.3\text{V}$ $T_A=25^\circ\text{C}$	32.768	38.4 32.768	38.4	kHz
TRIM ⁽¹⁾	用户调节频率的步进	-	-	0.35	-	%
Dev ⁽¹⁾	RCL 振荡器精度	$V_{CC}=1.8\sim 5.5\text{V}$ $T_A=-40\sim 105^\circ\text{C}$	TBD	-	TBD	%
T_{CLK}	启动时间	-	-	TBD	-	μs
DC _{CLK} ⁽¹⁾	占空比	-	TBD	50	TBD	%



说明

1. 由综合评估得出，不在生产中测试。

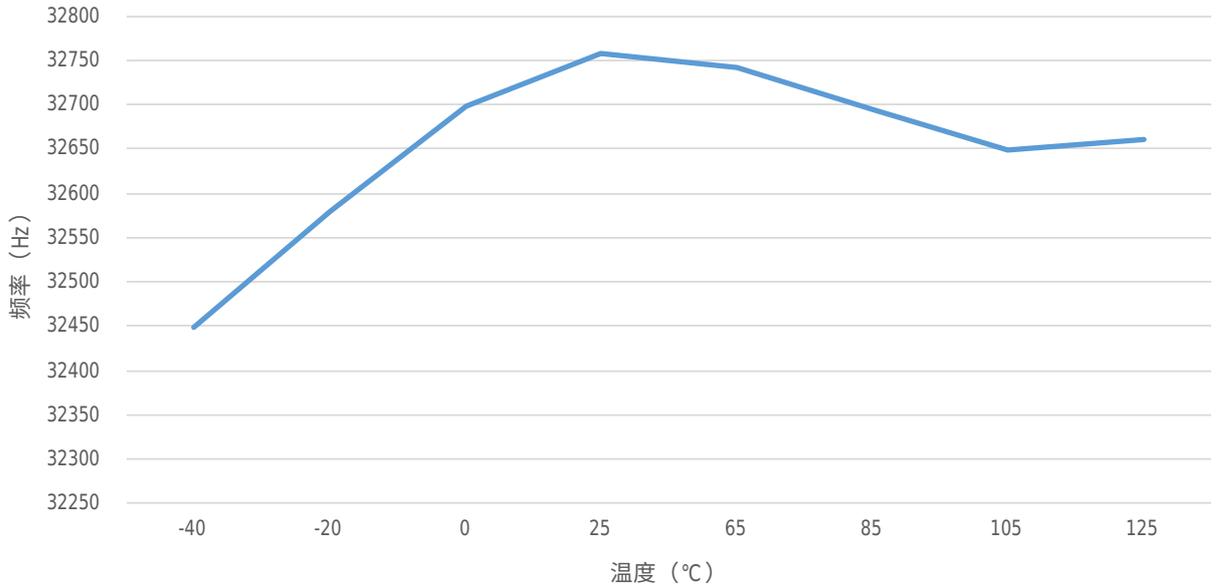


图 5-6 RCL 时钟频率变化曲线 (F_{CLK}=32768Hz, V_{CC}=3.3V) (待定数据)

5.3.9.3 内部低速时钟 RC10K

表 5-18 内部低速时钟 RC10K 特性

符号	参数	条件	最小值	典型值	最大值	单位
V	Operation voltage	-	1.8	-	5.5	V
Dev ⁽¹⁾	振荡器精度	V _{CC} = 1.8~5.5V T _A = -20~50°C	-50	-	50	%
F _{CLK}	振荡频率	V _{CC} = 3.3V T _A = 25°C	-	10	-	kHz

说明

1. 由综合评估得出, 不在生产中测试。

5.3.9.4 内部低速时钟 RC256K

表 5-19 内部低速时钟 RC256K 特性

符号	参数	条件	最小值	典型值	最大值	单位
F _{CLK}	振荡频率	V _{CC} =3.3V T _A =25°C	-	256	-	kHz
TRIM ⁽¹⁾	用户调节频率的步进	-	-	0.8	-	%
Dev ⁽¹⁾	RCL 振荡器精度	V _{CC} =1.8~5.5V T _A =-40-105°C	TBD	-	TBD	%
DC _{CLK} ⁽¹⁾	占空比	-	TBD	50	TBD	%

说明

1. 由综合评估得出, 不在生产中测试。

5.3.10 存储器特性

表 5-20 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
EC_{FLASH}	擦写次数 (Sector Erase)	Regulator voltage=1.5V, $T_A=25^{\circ}C$	20	-	-	kcycles
RET_{FLASH}	数据保存期限	$T_A=85^{\circ}C$, after 20 kcycles	20	-	-	Years
T_{b_prog}	编程时间 (字节)	-	22	-	30	μs
T_{w_prog}	编程时间 (字)	-	40	-	52	μs
T_{p_erase}	页擦除时间	-	2	-	3	ms
T_{m_erase}	整片擦除时间	-	30	-	40	ms

5.3.11 ESD 特性

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

表 5-21 ESD 特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
$VESD_{HBM}$	ESD@人体放电模型	$T_A=25^{\circ}C$, 符合 ANSI/ESDA/JEDEC JS-001	TBD	-	TBD	kV
$VESD_{CDM}$	ESD@充电器件放电模型	$T_A=25^{\circ}C$, 符合 ANSI/ESDA/JEDEC JS-002	TBD	-	TBD	kV
$I_{latchup}$	闩锁电流	$T_A=105^{\circ}C$, 符合 JESD78	TBD	-	TBD	mA



说明

1. 由综合评估得出，不在生产中测试。

5.3.12 I/O 端口特性

5.3.12.1 输出特性-端口

表 5-22 端口输出特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
V_{OH}	IO 引脚输出高电平 (低驱动)	$I_{IO}=3mA, VCC=3.3V$	$VCC-0.3$	-	V
		$I_{IO}=6mA, VCC=3.3V$	$VCC-0.7$	-	V
V_{OL}	IO 引脚输出低电平 (低驱动)	$I_{IO}=4mA, VCC=3.3V$	-	$VSS+0.3$	V
		$I_{IO}=8mA, VCC=3.3V$	-	$VSS+0.7$	V
V_{OHD}	IO 引脚输出高电平 (强驱动)	$I_{IO}=6mA, VCC=3.3V$	$VCC-0.3$	-	V
		$I_{IO}=12mA, VCC=3.3V$	$VCC-0.7$	-	V
V_{OLD}	IO 引脚输出低电平 (强驱动)	$I_{IO}=8mA, VCC=3.3V$	-	$VSS+0.3$	V
		$I_{IO}=16mA, VCC=3.3V$	-	$VSS+0.7$	V



说明

1. 由综合评估得出，不在生产中测试。
2. 器件的 I_{IO} 电流必须始终遵循 **电流特性** 所列的绝对最大额定值， I_{IO} (I/O 端口的 I_{OH} 和 I_{OL}) 的总和不得超过 I_{VCC0}

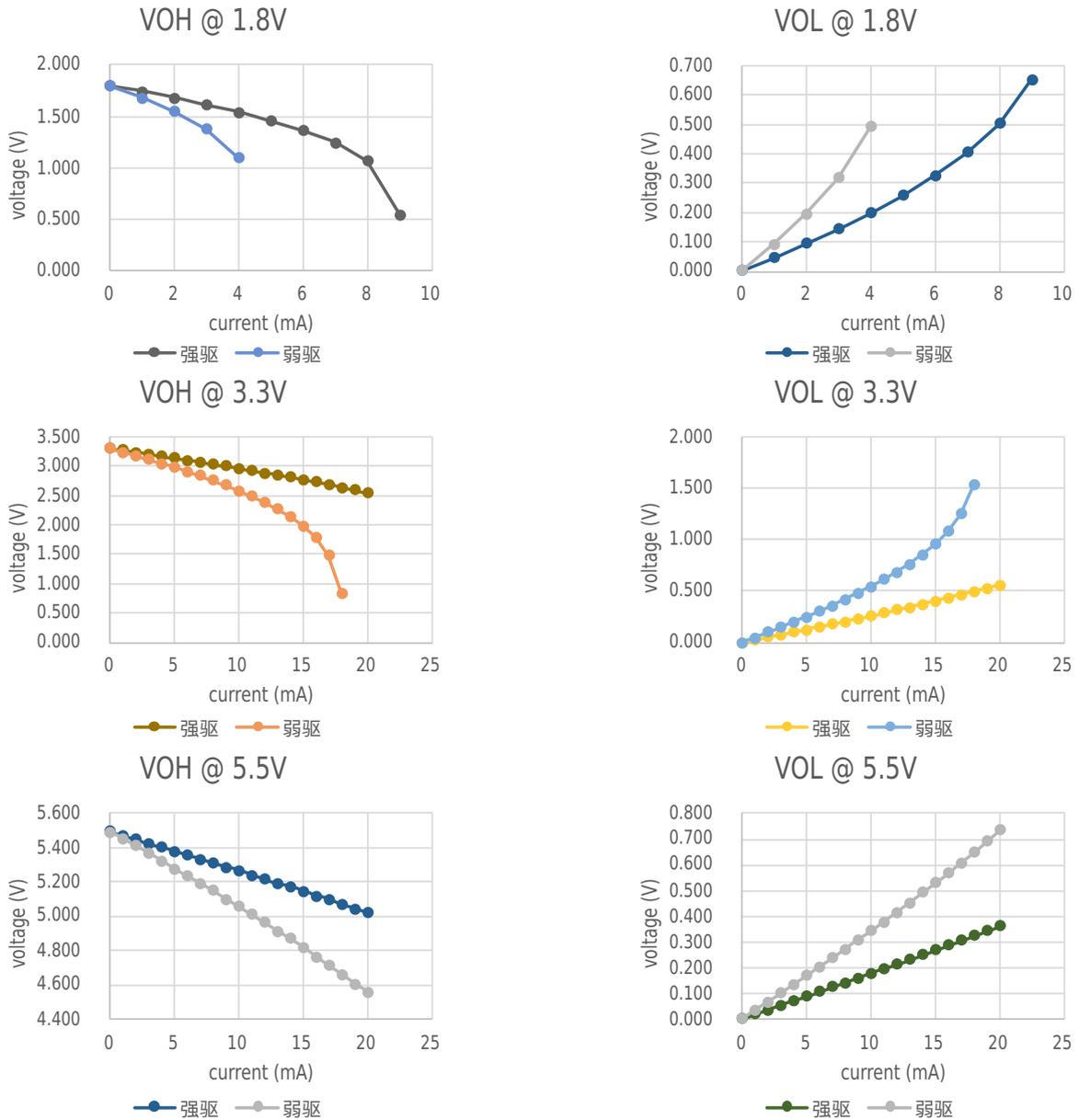


图 5-7 输出端口 VOH/VOL 实测曲线 (典型值) (待定数据)

5.3.12.2 输入特性-端口 PA/PB/PC/PD

表 5-23 端口输入特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	输入高电平电压	-	0.7VCC	-	-	V
V_{IL}	输入低电平电压	-	-	-	0.3VCC	V

符号	参数	条件	最小值	典型值	最大值	单位
V _{hys}	施密特输入电压迟滞 (V _{IH} -V _{IL})	VCC=1.8V	-	0.3	-	V
		VCC=3.3V	-	0.4	-	V
		VCC=5.5V	-	0.6	-	V
R _{pullhigh}	弱上拉等效电阻	弱上拉使能 VCC=3.3V	-	60	-	kΩ
R _{pulllow}	弱下拉等效电阻	弱上拉使能 VCC=3.3V	-	60	-	kΩ
C _{input}	输入等效电容	-	-	5	-	pF

 说明

1. 由综合评估得出，不在生产中测试。

5.3.12.3 端口外部输入采样要求-Timer Gate/Timer Clock

表 5-24 端口外部输入采样要求

符号	参数	条件	最小值	典型值	最大值	单位
t _(cap)	Timer capture timing	Timer capture pulse width	-	0.5	-	μs
t _{(clk)⁽¹⁾}	Timer clock frequency applied to pin	Timer external clock input f _{HCLK} =4MHz	-	-	PCLK/2	MHz

 说明

1. 由综合评估得出，不在生产中测试。

5.3.12.4 端口漏电特性-端口 PA/PB/PC/PD

表 5-25 端口漏电特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
I _{lkg(Px.y)}	Leakage current	V _(Px.y)	-	±50	-	nA

 说明

1. 端口漏电基于相应端口连接到 VSS 或 VCC。
2. 端口必须设置为输入端口。

5.3.13 RESETB 引脚特性

RESETB 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻。

表 5-26 RESETB 引脚特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V _{IL(RESETB)}	输入低电平电压	-	-0.3	-	0.3VCC	V
V _{IH(RESETB)}	输入高电平电压	-	0.7VCC	-	VCC+0.3	V
V _{hys(RESETB)}	施密特触发器电压迟滞	-	-	0.1VCC	-	mV
R _{PU}	弱上拉等效电阻	V _{IN} =V _{SS}	-	60	-	kΩ

符号	参数	条件	最小值	典型值	最大值	单位
$T_{F(RESETB)}$	输入滤波脉冲	-	-	-	1	μs
$T_{NF(RESETB)}$	输入非滤波脉冲	-	5	-	-	μs



说明

1. 由设计保证，不在生产中测试。

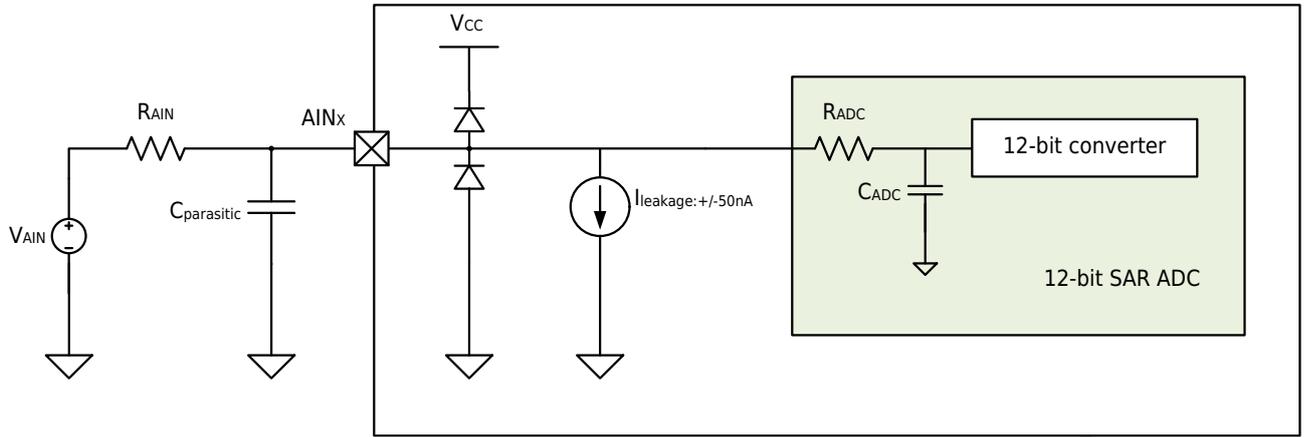
5.3.14 ADC 特性

表 5-27 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
AVCC	模拟电源电压	-	1.8	3.3	5.5	V
V_{AIN}	ADC 输入电压范围	单端输入模式	0	-	V_{REF+}	V
$V_{REF+}^{(1)}$	正参考电压	-	1.5	-	AVCC	V
V_{REF-}	负参考电压	-	-	AVSS	-	V
$DEV_{AVCC/3}^{(2)}$	AVCC/3 精度	-	-	TBD	-	%
$V_{INBUF}^{(1)}$	精度保证前提下输入缓冲器支持的输入电压范围	$(AVCC-0.2V) < V_{REF+}$	0.2	-	AVCC-0.2	V
		$(AVCC-0.2V) \geq V_{REF+}$	0.2	-	V_{REF+}	
$I_{ADC}^{(1)}$	工作电流消耗	$V_{REF+} = AVCC/EXVREF$ 不使用输入电压跟随器 $f_s = 1\text{Msps}$	-	0.24	-	mA
		$V_{REF+} = AVCC/EXVREF$ 使用输入电压跟随器 $f_s = 1\text{Msps}$	-	0.68	-	
$C_{ADC}^{(1)}$	ADC 内部采样电容	-	-	5	-	pF
$R_{ADC}^{(1)}$	ADC 内部采样电阻	-	-	1.5	-	k Ω
$R_{AIN}^{(1)(3)(5)}$	ADC 外部输入阻抗	不使用输入电压跟随器	-	-	1.5	k Ω
		使用输入电压跟随器	-	-	10	
$f_{ADCCLK}^{(1)}$	ADC 时钟频率	$2.7V \leq AVCC \leq 5.5V$	0.3	-	32	MHz
		$2.4V \leq AVCC < 2.7V$	0.3	-	8	
		$1.8V \leq AVCC < 2.4V$	0.3	-	4	
$f_s^{(1)}$	采样率	$2.7V \leq AVCC \leq 5.5V$ $V_{REF+} = AVCC/EXVREF$ 采样通道选择 AIN0	0.02	-	2	Msps
		$2.7V \leq AVCC \leq 5.5V$ $V_{REF+} = AVCC/EXVREF$	0.02	-	1	
		$2.4V \leq AVCC < 2.7V$ $V_{REF+} = AVCC/EXVREF$	0.02	-	0.5	
		$1.8V \leq AVCC < 2.4V$ $V_{REF+} = AVCC/EXVREF$	0.02	-	0.25	

符号	参数	条件	最小值	典型值	最大值	单位
$f_s^{(1)}$	采样率	$2.8V \leq AVCC \leq 5.5V$ $V_{REF+} = \text{内置 } 2.5V$	0.02	-	0.25	MSPS
		$1.8V \leq AVCC \leq 5.5V$ $V_{REF+} = \text{内置 } 1.5V$	0.02	-	0.25	
$T_{ADCSTART}^{(1)}$	启动时间	-	-	-	10	μs
T_S	采样时间	-	2	4	127	1/ f_{ADCCLK}
$T_{ADCCONV}$	总转换时间 (包括采样时间)	-	-	$T_S + 12$	-	
ENOB ⁽²⁾	有效位数	$V_{REF+} = AVCC$ $f_s = 2MSPS$	TBD	TBD	-	bits
		$V_{REF+} = AVCC$ $f_s = 1MSPS$	TBD	TBD	-	
		$V_{REF+} = \text{内置 } 1.5V$ $f_s = 250kSPS$	TBD	TBD	-	
SNR ⁽²⁾	信噪比	$V_{REF+} = AVCC$ $f_s = 2MSPS$	TBD	TBD	-	dB
		$V_{REF+} = AVCC$ $f_s = 1MSPS$	TBD	TBD	-	
		$V_{REF+} = \text{内置 } 1.5V$ $f_s = 250kSPS$	TBD	TBD	-	
THD ⁽²⁾	总谐波失真	$V_{REF+} = AVCC$ $f_s = 2MSPS$	TBD	TBD	-	dB
		$V_{REF+} = AVCC$ $f_s = 1MSPS$	TBD	TBD	-	
		$V_{REF+} = \text{内置 } 1.5V$ $f_s = 250kSPS$	TBD	TBD	-	
$E_D^{(2)}$	差分非线性误差	$V_{REF+} = AVCC$ $f_s = 1MSPS$	TBD	TBD	TBD	LSB
$E_L^{(2)}$	积分非线性误差		TBD	TBD	TBD	
$E_O^{(2)}$	失调误差		-	TBD	-	
$E_G^{(2)}$	增益误差		-	TBD	-	
$E_T^{(2)}$	总不可调整误差		-	TBD	-	

1. 由设计保证，不在生产中测试。
2. 由综合评估得出，不在生产中测试。
3. ADC 的典型应用如下图所示：



对于 0.5LSB 采样误差精度要求的条件下，外部输入阻抗的计算公式如下：

$$R_{AIN} \leq \frac{T_s}{C_{ADC} * (N+1) * \ln(2)} - R_{ADC} = \frac{M}{f_{ADCCLK} * C_{ADC} * (N+1) * \ln(2)} - R_{ADC}$$

其中 T_s 为采样时间，N 为 ADC 位数 12， f_{ADCCLK} 为 ADC 时钟频率（ f_{PCLK} 除以寄存器 ADC_CR0.CLKDIV 所设置的分频比），M 为采样周期个数（采样时间占 M 个 ADC 时钟周期，具体值请参见寄存器 ADC_CR0.SAM）。

下表为典型工作条件下，ADC 最短采样时间 T_s 和外部电阻 R_{AIN} 的关系（ $M=4$ ，采样误差 0.5LSB 的条件下）。对于其它特殊的外部输入阻抗值，亦可以通过前面给出的外部输入阻抗计算公式计算出对应的最短采样时间的要求。

表 5-28 ADC 最短采样时间 T_s 和外部输入阻抗 R_{AIN} 的关系

R_{AIN} (Ω)	最短采样时间 T_s (ns)
10	TBD
47	TBD
68	TBD
100	TBD
150	TBD
220	TBD
330	TBD
470	TBD
680	TBD
1000	TBD
1500	TBD
2200	TBD
3300	TBD
4700	TBD
6800	TBD
10000	TBD

R_{AIN} (Ω)	最短采样时间 T_s (ns)
15000	TBD

对于上述典型应用，应注意：

- 尽量减小 ADC 输入端口 AIN_x 的寄生电容 $C_{parasitic}$
- 除了考虑 R_{AIN} 值外，如果信号源 V_{AIN} 的内阻较大时，也需要加入考虑。

4. 基于 $T_j=125^\circ\text{C}$ 评估。对于较低的温度，该限制可放宽。

5.3.15 温度传感器特性

当 ADC 的测量通道选择温度传感器的输出电压时，可以通过 ADC 的输出结果以及存储在 Flash 存储器中的校准值计算出当前芯片温度。

表 5-29 温度传感器参数

符号	参数	条件	最小值	典型值	最大值	单位
Temp Range	温度传感器的可工作结温温度范围	-	-40	-	125	$^\circ\text{C}$
Δ Terror	温度误差	-	-	TBD	-	$^\circ\text{C}$

5.3.16 VC 特性

表 5-30 VC 特性

符号	参数	条件	最小值	典型值	最大值	单位	
V_{in}	正/负通道单端输入电压范围	-	0	-	5.5	V	
V_{com}	正/负通道共模电压范围	-	TBD	-	TBD	V	
V_{offset}	失调电压	Use default offset trimcode	$VCx_CR0.BI$ $AS=0b00$	-	TBD	-	mV
			$VCx_CR0.BI$ $AS=0b01$	-	TBD	-	mV
			$VCx_CR0.BI$ $AS=0b10$	-	TBD	-	mV
			$VCx_CR0.BI$ $AS=0b11$	-	TBD	-	mV
		Load offset trimcode from flash	$VCx_CR0.BI$ $AS=0b00$	-	TBD	-	mV
			$VCx_CR0.BI$ $AS=0b01$	-	TBD	-	mV
			$VCx_CR0.BI$ $AS=0b10$	-	TBD	-	mV
			$VCx_CR0.BI$ $AS=0b11$	-	TBD	-	mV
I_{comp}	电流消耗	$VCx_CR0.BIAS=0b00$	-	TBD	-	μA	
		$VCx_CR0.BIAS=0b01$	-	TBD	-	μA	
		$VCx_CR0.BIAS=0b10$	-	TBD	-	μA	
		$VCx_CR0.BIAS=0b11$	-	TBD	-	μA	

符号	参数	条件	最小值	典型值	最大值	单位
$T_{response}$	响应时间 (从正/负输入电压相对关系发生变化到输出有效结果)	VCx_CR0.BIAS=0b00 VCx_CR0.BIAS=0b01 VCx_CR0.BIAS=0b10 VCx_CR0.BIAS=0b11	-	TBD TBD TBD TBD	-	ns
T_{setup}	启动时间 (从使能到输出有效结果)	VCx_CR0.BIAS=0b00 VCx_CR0.BIAS=0b01 VCx_CR0.BIAS=0b10 VCx_CR0.BIAS=0b11	-	TBD TBD TBD TBD	-	μ s
$V_{hysteresis}$	迟滞电压	VCx_CR0.HYS=0b00 VCx_CR0.HYS=0b01 VCx_CR0.HYS=0b10 VCx_CR0.HYS=0b11	-	0 10 20 30	-	mV
$R_{in}^{(1)}$	可支持的输入信号内阻范围	-	-	-	100	k Ω
V_{VDAC_off}	内置 DAC 的电压误差	-	-	TBD	-	mV
T_{VDAC_setup}	比较器中内置 DAC 在开启后输出分压电压的稳定时间	-	-	TBD	-	μ s
T_{filter}	比较结果数字滤波时间	VCx_CR1.FLTTIME=0b000	-	0	-	μ s
		VCx_CR1.FLTTIME=0b0001	-	$2 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b0010	-	$4 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b0011	-	$8 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b0100	-	$16 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b0101	-	$32 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b0110	-	$64 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b0111	-	$128 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b1000	-	$256 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b1001	-	$512 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b1010	-	$1024 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b1011	-	$2048 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b1100	-	$4096 * T_{VCx}$	-	μ s
		VCx_CR1.FLTTIME=0b1101	-	$4096 * T_{VCx}$	-	μ s

符号	参数	条件	最小值	典型值	最大值	单位
T _{filter}	比较结果数字滤波时间	VCx_CR1.FLTTIME=0b1110	-	4096*T _{VCx}	-	μs
		VCx_CR1.FLTTIME=0b1111	-	4096*T _{VCx}	-	μs

 说明

1. 由设计保证，不在生产中测试。
2. T_{VCx} 表示滤波时钟周期，通过 VCx_CR1.FLTCLK 选择内置 RC 振荡器（约 256kHz）或者 PCLK 作为滤波时钟。

5.3.17 LCD 控制器

表 5-31 LCD 控制器特性

符号	参数	条件	最小值	典型值	最大值	单位
I _{LCD} ⁽¹⁾	工作电流	VCC=3.3V，内部电阻模式（高功耗档位）	-	TBD	-	μA
		VCC=3.3V，内部电阻模式（中功耗档位）	-	TBD	-	μA
		VCC=3.3V，内部电阻模式（低功耗档位）	-	TBD	-	μA
		VCC=3.3V，内部电阻模式（低功耗档位），1/2Bias，buffer 开启，加速脉冲关闭	-	TBD	-	μA
		VCC=3.3V，内部电阻模式（低功耗档位），1/3Bias，buffer 开启，加速脉冲关闭	-	TBD	-	μA
		VCC=3.3V，内部电阻模式（低功耗档位），1/4Bias，buffer 开启，加速脉冲关闭	-	TBD	-	μA
V _{LCDH}	LCD 可调最高电压	-	-	VCC	-	V
V _{LCD34}	LCD 3/4 电压	-	-	3/4 V _{LCDH}	-	V
V _{LCD23}	LCD 2/3 电压	-	-	2/3 V _{LCDH}	-	V
V _{LCD12}	LCD 1/2 电压	-	-	1/2 V _{LCDH}	-	V
V _{LCD13}	LCD 1/3 电压	-	-	1/3 V _{LCDH}	-	V
V _{LCD14}	LCD 1/4 电压	-	-	1/4 V _{LCDH}	-	V
V _{LCD0}	LCD 最低电压	-	-	0	-	V
ΔV _{XX}	LCD 电压偏差	T _A =-40~105°C	-	TBD	-	-

 说明

1. 功耗数据在不带 LCD 屏幕的情况下测试得到，仅包含 LCD 驱动电路本身的功耗，不包括 GPIO 等部分的功耗。

5.3.18 TIM 定时器特性

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM 输出）的特性详情，参见下表。

表 5-32 通用定时器特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t _{res}	定时器分辨时间	-	1	-	t _{TIMCLK}
		f _{TIMCLK} =48MHz	20.8	-	ns
f _{ext}	外部时钟频率	-	0	f _{TIMCLK} /2	MHz
		f _{TIMCLK} =48MHz	0	24	MHz
Res _{Tim}	定时器分辨率	-	-	16	位
		模式 0 自由计数	-	32	位
T _{counter}	选择内部时钟时，16 位计数器时钟周期	-	1	65536	t _{TIMCLK}
		f _{TIMCLK} =48MHz	0.0208	-	μs

 说明

1. 由设计保证，不在生产中测试。

表 5-33 低功耗定时器特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t _{res}	定时器分辨时间	-	1	-	t _{TIMCLK}
		f _{TIMCLK} =48MHz	20.8	-	ns
f _{ext}	外部时钟频率	-	0	f _{TIMCLK} /2	MHz
		f _{TIMCLK} =48MHz	0	24	MHz
Res _{Tim}	定时器分辨率	-	-	16	位
T _{counter}	选择内部时钟时，16 位计数器时钟周期	-	1	65536	t _{TIMCLK}
		f _{TIMCLK} =48MHz	0.0208	1363	μs

 说明

1. 由设计保证，不在生产中测试。

表 5-34 IWDG 特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
t _{res}	IWDG 溢出时间	f _{WDTCCLK} =10kHz	0.4	209715.2	ms

 说明

1. 由设计保证，不在生产中测试。

5.3.19 通信接口

5.3.19.1 HSI2C/I2C 特性

HSI2C/I2C 接口特性如下表：

表 5-35 HSI2C/I2C 接口特性⁽¹⁾

符号	参数	标准模式 (100k)		快速模式 (400k)		快速增强模式 (1M)		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t_{LOW}	SCL 时钟低时间	4.7	-	1.25	-	0.5	-	μs
t_{HIGH}	SCL 时钟高时间	4.0	-	0.6	-	0.26	-	μs
$t_{SU.DAT}$	数据建立时间	250	-	100	-	50	-	ns
$t_{HD.DAT}$	数据保持时间	0	-	0	-	0	-	μs
$t_{HD.STA}$	(重复) START 条件保持时间	2.5	-	0.625	-	0.25	-	μs
$t_{SU.STA}$	重复 START 条件建立时间	2.5	-	0.6	-	0.25	-	μs
$t_{SU.STO}$	STOP 条件建立时间	0.25	-	0.25	-	0.25	-	μs
t_{BUF}	总线空闲 (STOP 条件至 START 条件)	4.7	-	1.3	-	0.5	-	μs

说明

1. 由设计保证，不在生产中测试。

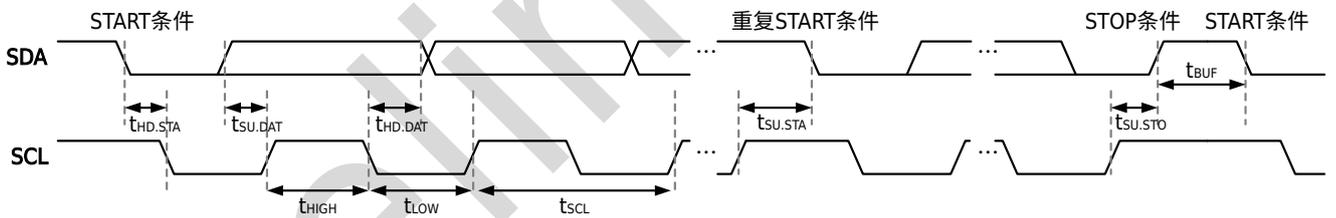


图 5-9 HSI2C/I2C 接口时序

5.3.19.2 SPI 特性

表 5-36 SPI 接口特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	最大值	单位
t _{c(SCK)}	串行时钟的周期 ⁽³⁾	主机发送模式 f _{PCLK} =48MHz	41.6	-	ns
		主机接收模式 (关闭主机延时采样) f _{PCLK} =48MHz	166	-	ns
		主机接收模式 (开启主机延时采样) f _{PCLK} =48MHz	83.3	-	ns
		从机发送模式 (关闭主机延时采样) f _{PCLK} =48MHz	166	-	ns
		从机发送模式 (开启主机延时采样) f _{PCLK} =48MHz	83.3	-	ns
		从机接收模式 f _{PCLK} =48MHz	83.3	-	ns
t _{w(SCKH)}	串行时钟的高电平时间	主机模式	0.45×t _{c(SCK)}	-	ns
		从机模式	0.45×t _{c(SCK)}	-	ns
t _{w(SCKL)}	串行时钟的低电平时间	主机模式	0.45×t _{c(SCK)}	-	ns
		从机模式	0.45×t _{c(SCK)}	-	ns
t _{su(SSN)}	从机选择的建立时间	从机模式	0.45×t _{c(SCK)}	-	ns
t _{h(SSN)}	从机选择的保持时间	从机模式	0.45×t _{c(SCK)}	-	ns
t _{v(MO)}	主机数据输出的生效时间	-	-	3	ns
t _{h(MO)}	主机数据输出的保持时间	-	0	-	ns
t _{v(SO)}	从机数据输出的生效时间	-	-	20+1.5×T _{PCLK}	ns
t _{h(SO)}	从机数据输出的保持时间	-	14+0.5×T _{PCLK}	-	ns
t _{su(MI)}	主机数据输入的建立时间	-	20	-	ns
t _{h(MI)}	主机数据输入的保持时间	-	2	-	ns
t _{su(SI)}	从机数据输入的建立时间	-	0	-	ns
t _{h(SI)}	从机数据输入的保持时间	-	2+1.5×T _{PCLK}	-	ns

 说明

1. 由设计保证，不在生产中测试。
2. 数据基于 V_{CC}=3.0V 条件给出。
3. 主机模式最大分频系数为 PCLK/2，从机模式最大分频系数为 PCLK/4。

SPI 接口信号的波形和时序参数如下：

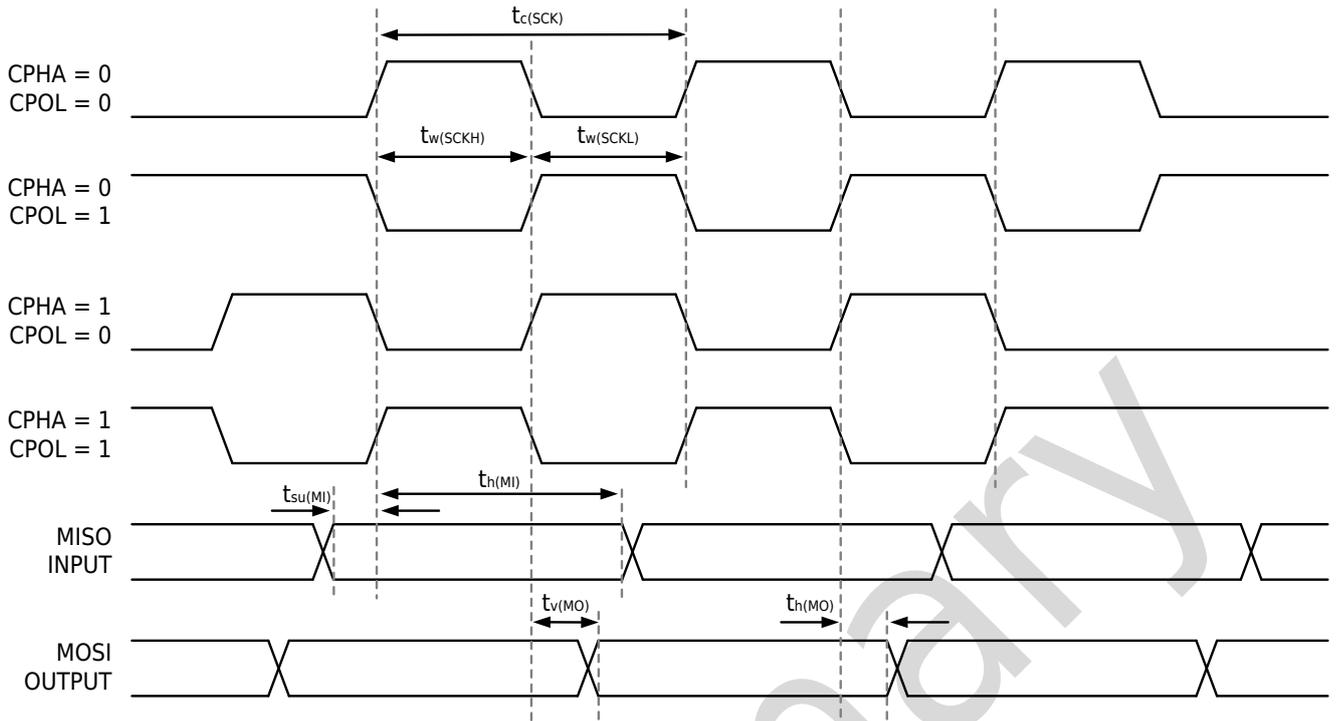


图 5-10 SPI 时序图 (主机模式)

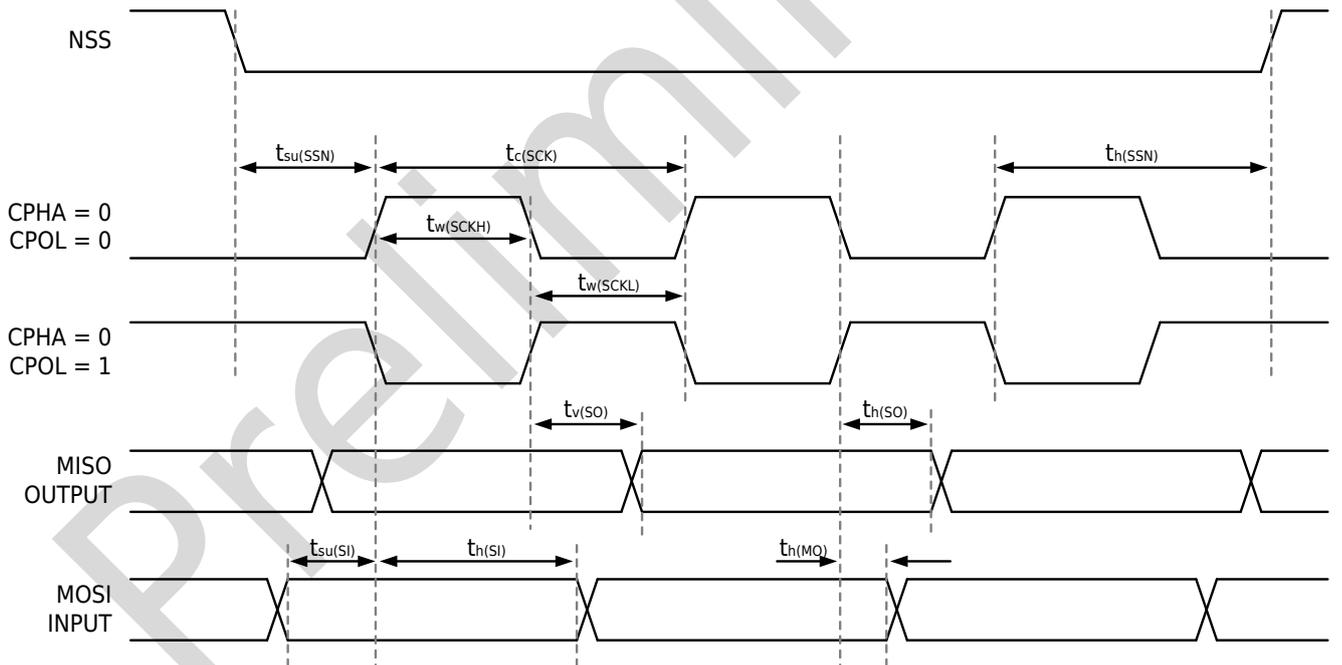


图 5-11 SPI 时序图 (从机模式 CPHA=0)

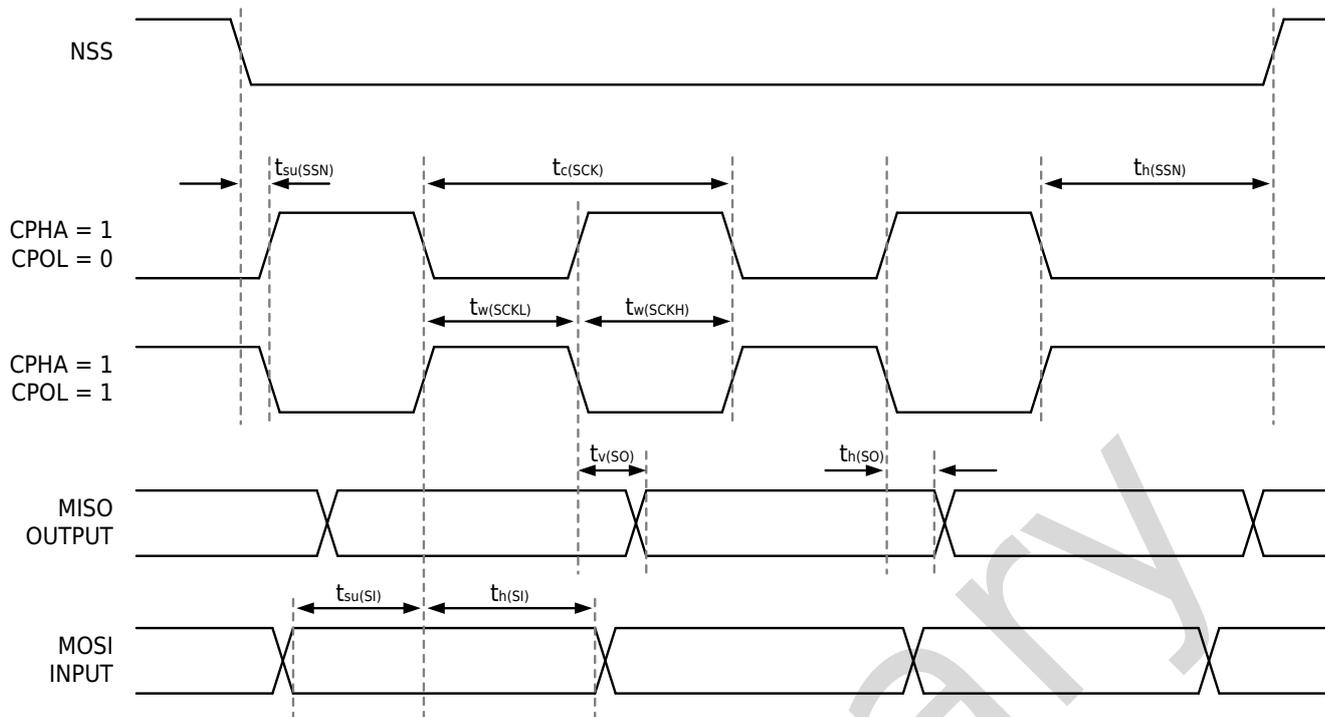
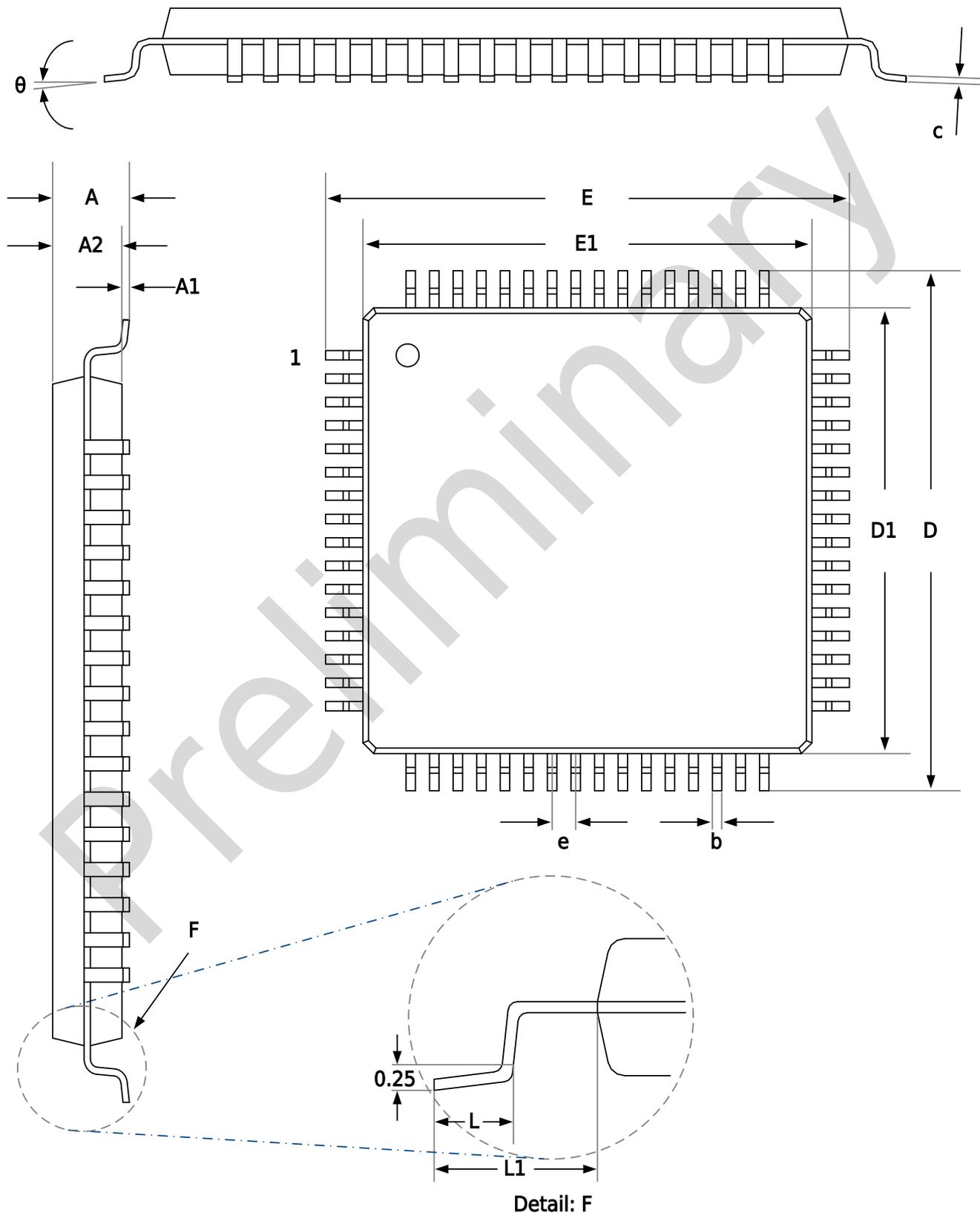


图 5-12 SPI 时序图 (从机模式 CPHA=1)

6 封装信息

6.1 封装尺寸

6.1.1 LQFP64 封装



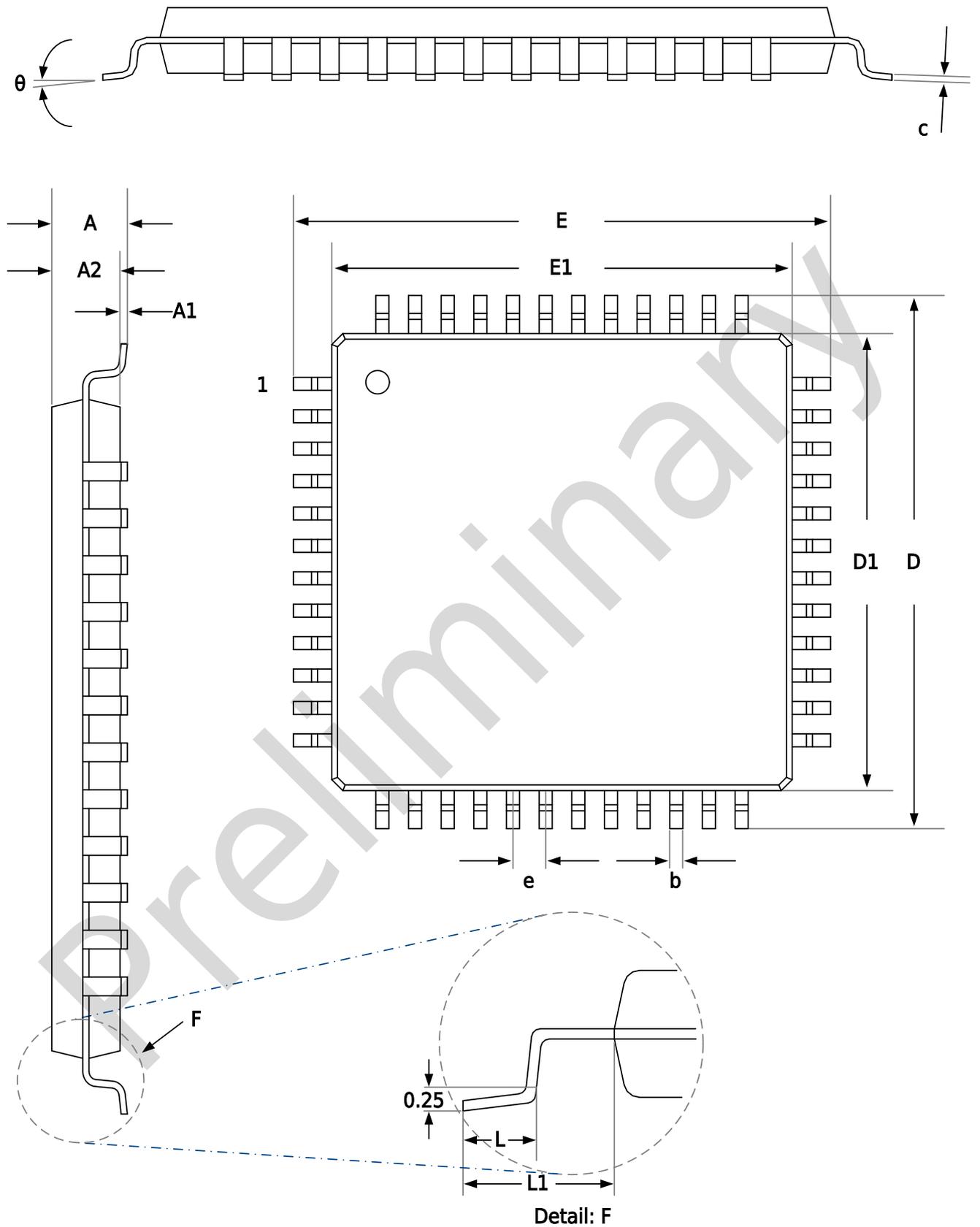
Symbol	LQFP64 (10x10)			LQFP64 (7x7)		
	Min	Nom	Max	Min	Nom	Max
A	--	--	1.60	--	--	1.60
A1	0.05	--	0.15	0.05	--	0.15
A2	1.35	1.40	1.45	1.35	1.40	1.45
b	0.17	0.22	0.27	0.13	--	0.25
c	0.09	--	0.20	0.09	--	0.20
D	11.80	12.00	12.20	8.80	9.00	9.20
D1	9.90	10.00	10.10	6.90	7.00	7.10
E	11.80	12.00	12.20	8.80	9.00	9.20
E1	9.90	10.00	10.10	6.90	7.00	7.10
e	0.50BSC			0.40BSC		
L	0.45	--	0.75	0.45	--	0.75
L1	1.00REF			1.00REF		
θ	0°	--	7°	0°	--	7°



说明

D1 和 E1 尺寸不包含模具注塑产生的溢料。

6.1.2 LQFP48 封装



Symbol	7 x 7 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	--	0.20
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.50BSC		
L	0.45	--	0.75
L1	1.00REF		
θ	0	--	7°



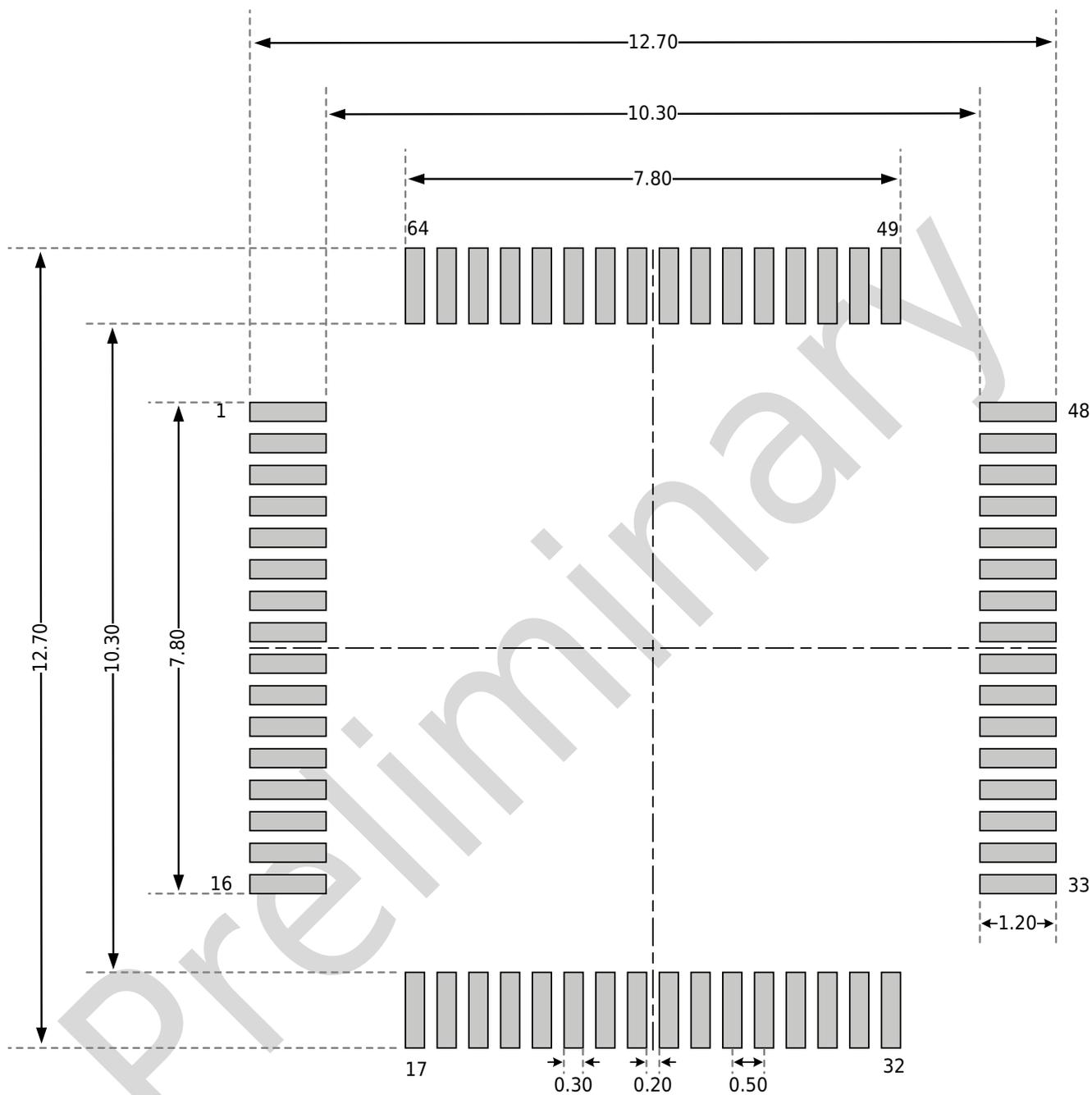
说明

D1 和 E1 尺寸不包含模具注塑产生的溢料。

Symbol	4 x 4 Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
b	0.15	0.20	0.25
c	0.15	0.20	0.25
D	3.90	4.00	4.10
D2	2.50	2.70	2.90
e	0.40BSC		
E	3.90	4.00	4.10
E2	2.50	2.70	2.90
L	0.25	0.35	0.50
h	0.25	--	0.40

6.2 焊盘示意图

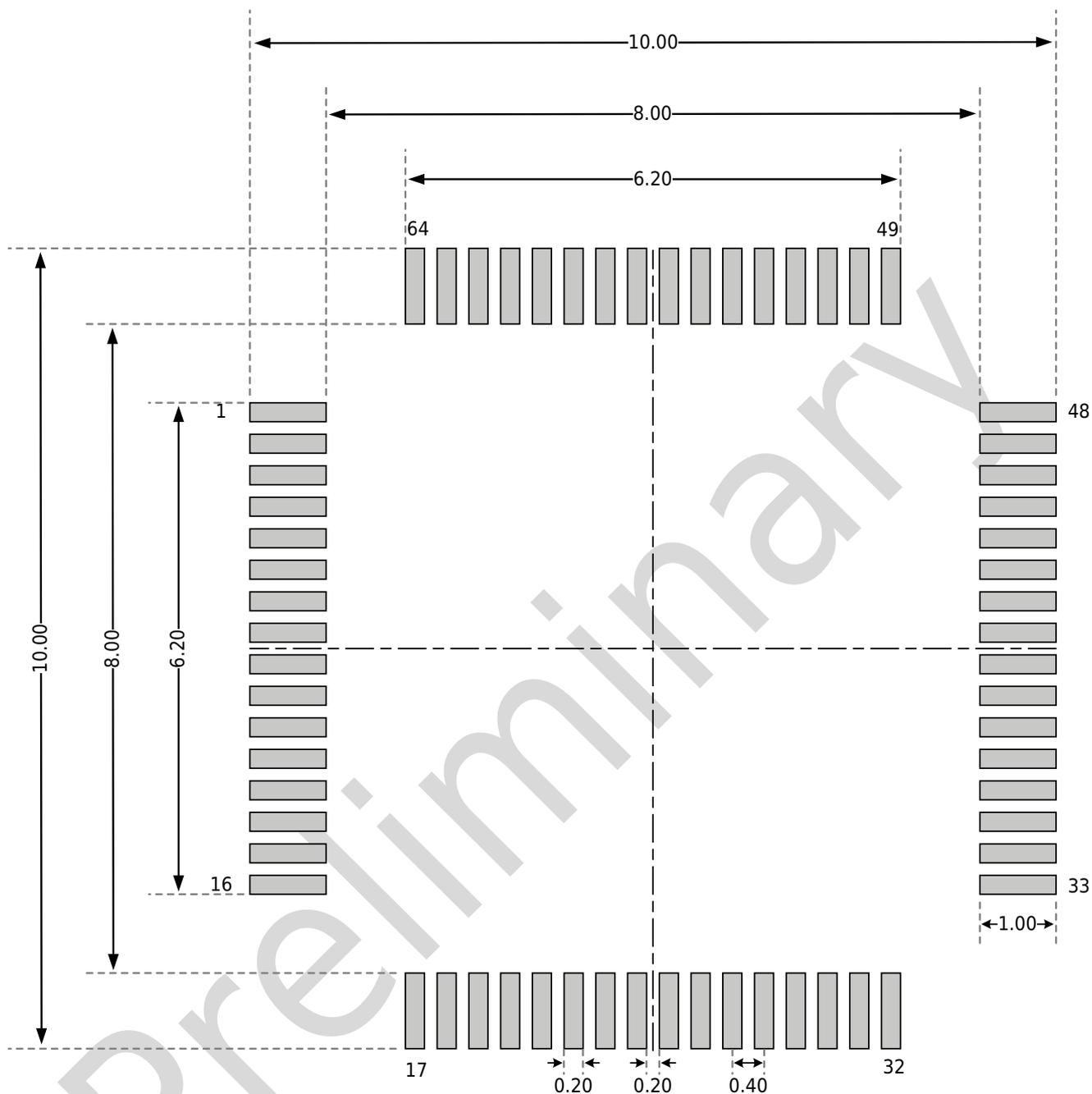
6.2.1 LQFP64 封装 (10mm x 10mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

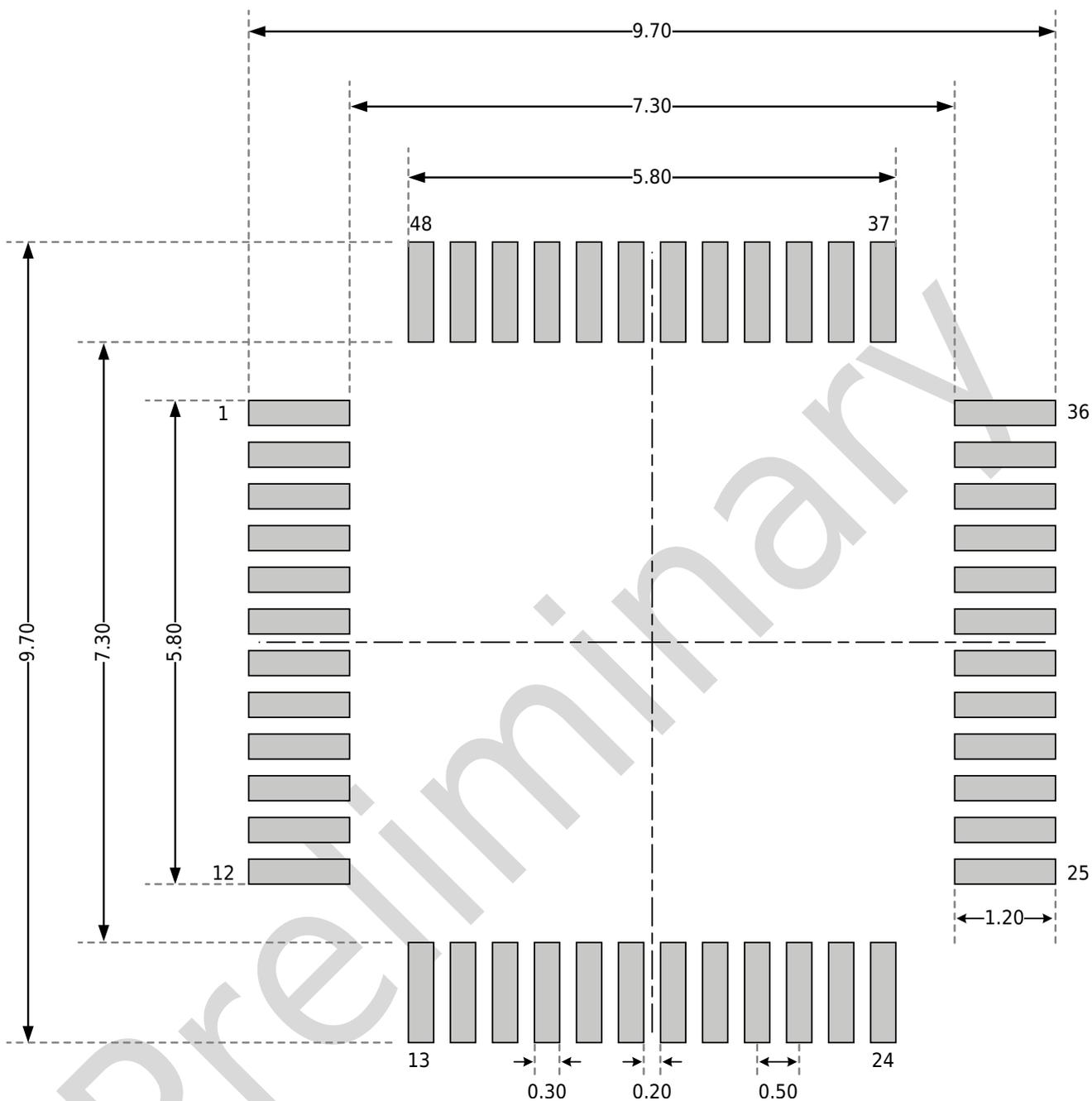
6.2.2 LQFP64 封装 (7mm x 7mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

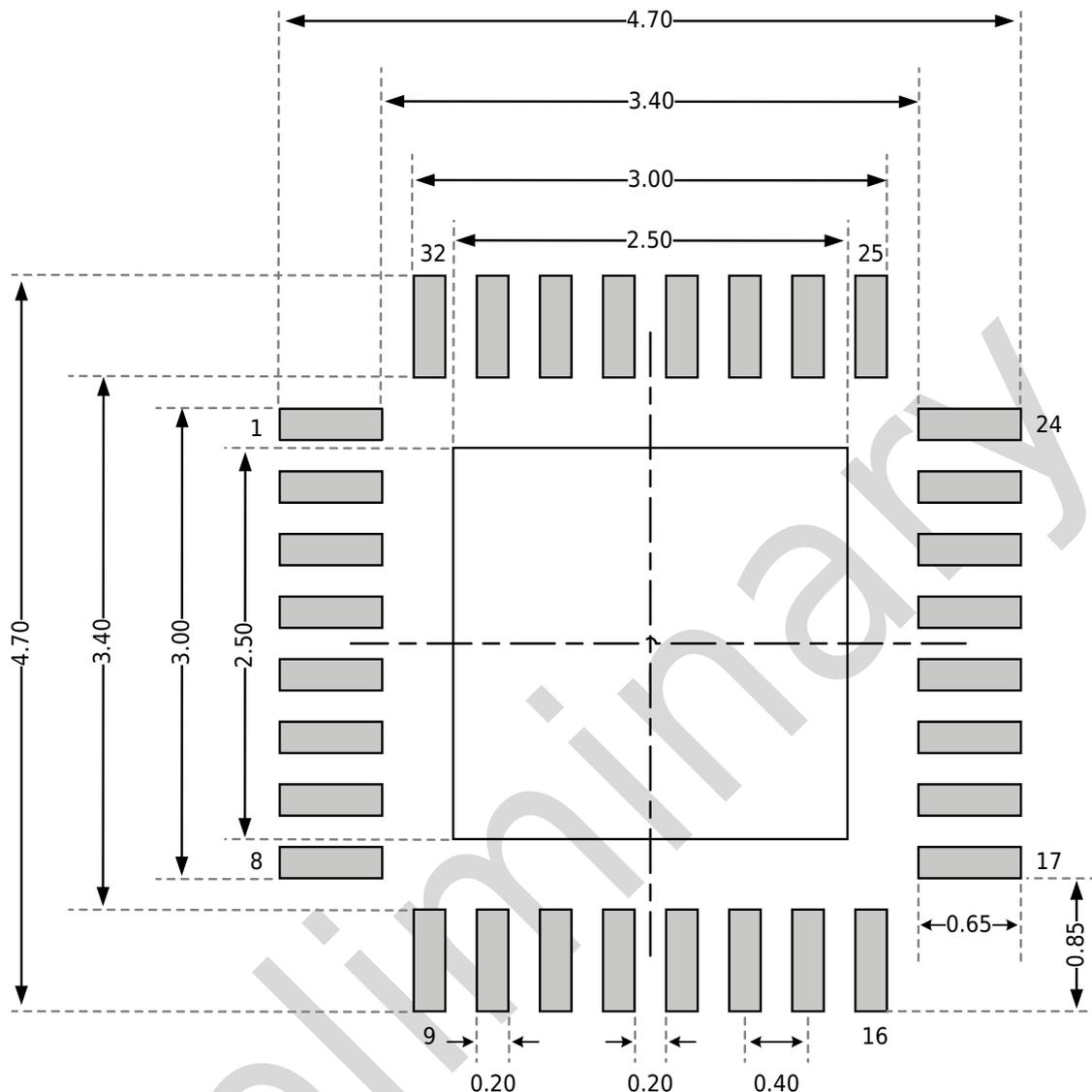
6.2.3 LQFP48 封装 (7mm x 7mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

6.2.4 QFN32 封装 (4mm x 4mm)



说明

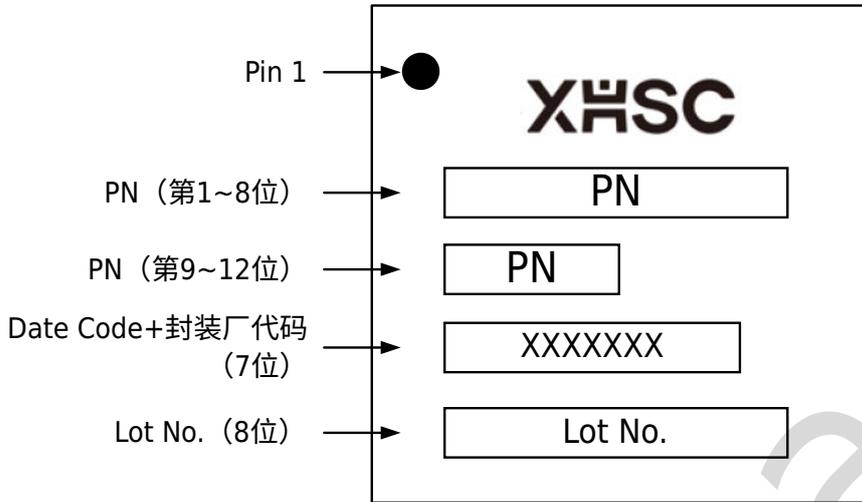
- 尺寸单位是毫米。
- 尺寸仅做参考。

6.3 丝印说明

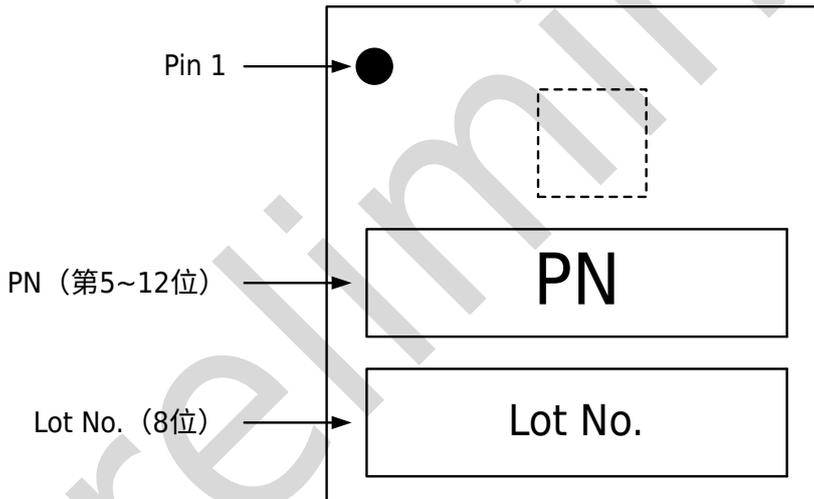
以下给出各封装正面丝印的 Pin1 位置和信息说明。

LQFP64 封装 (10mm x 10mm) /LQFP64 封装 (7mm x 7mm)

LQFP48 封装 (7mm x 7mm)



QFN32 封装 (4mm x 4mm)



说明

上图空白框表示与生产相关的可选标记，本节不作说明。

6.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_j (°C) 可以按照下面的公式计算：

$$T_j = T_A + (P_D \times \theta_{JA})$$

- T_A 是指封装芯片工作时的环境温度，单位是°C；
- θ_{JA} 是指封装对工作环境的热阻系数，单位是°C/W；
- P_D 等于芯片的内部功耗 (P_{INT}) 和芯片工作时 I/O 引脚产生的功耗 (P_{IO}) 之和，单位是 W。

$$P_D = P_{INT} + P_{IO}$$

- ▶ P_{INT} 是芯片的内部功耗，产品的 I_{CC} 与 V_{CC} 的乘积。
- ▶ P_{IO} 是芯片所有输出 IO 的功耗，计算公式为： $P_{IO} = \sum(V_{OL} * I_{OL}) + \sum((V_{CC} - V_{OH}) * I_{OH})$

芯片在指定工作环境温度下工作时芯片表面的结温 T_j ，不可以超出芯片可容许的最大结温度 T_{j0} 。

表 6-4 各封装热阻系数表

封装类型及尺寸	热阻参数 (θ_{JA})	单位
LQFP64 10mm x 10mm/0.5mm pitch	$65 \pm 10\%$	$^{\circ}\text{C}/\text{W}$
LQFP64 7mm x 7mm/0.4mm pitch	$75 \pm 10\%$	$^{\circ}\text{C}/\text{W}$
LQFP48 7mm x 7mm/0.5mm pitch	$75 \pm 10\%$	$^{\circ}\text{C}/\text{W}$
QFN32 4mm x 4mm/0.4mm pitch	$53 \pm 10\%$	$^{\circ}\text{C}/\text{W}$

Preliminary

7 订购信息

商业代码	HC32L126KATB-LQFP64	HC32L126KATB-LQ64	HC32L126JATB-LQ48	HC32L121FAUB-QFN32TR
GPIO	56	56	40	26
内核	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+
主频	48MHz	48MHz	48MHz	48MHz
Flash	128KB	128KB	128KB	128KB
RAM	16KB	16KB	16KB	16KB
工作电压	1.8~5.5V	1.8~5.5V	1.8~5.5V	1.8~5.5V
工作温度	-40~105°C	-40~105°C	-40~105°C	-40~105°C
DMA	1*2ch	1*2ch	1*2ch	1*2ch
低功耗定时器	2	2	2	2
通用定时器	4	4	4	4
实时时钟定时器	1	1	1	1
IWDT	1	1	1	1
WWDT	1	1	1	1
LPUART	3	3	3	1
USART	2	2	2	2
LIN	√	√	√	√
ISO7816	√	√	√	√
I2C	3	3	3	3
SPI	2	2	2	1
12-bit ADC	1*16ch	1*16ch	1*10ch	1*7ch
VC	2	2	2	2
段码 LCD	4*40/6*38/8*36	4*40/6*38/8*36	4*26	-
LVD	1	1	1	1
CRC	1	1	1	1
AES	1	1	1	1
TRNG	1	1	1	1
封装形式 (mm*mm)	LQFP64(10*10)	LQFP64(7*7)	LQFP48(7*7)	QFN32(4*4)
包装方式	Tray	Tray	Tray	Tape & Reel
脚间距	0.5mm	0.4mm	0.5mm	0.4mm
产品厚度	1.4mm	1.4mm	1.4mm	0.75mm

订购前，请联系销售窗口咨询最新量产信息。

版本记录

文档版本	发布日期	修改说明
Beta0.09	2025/04/15	结构化基线模块化开发。
Beta0.10	2025/04/23	研发数据合入，评审意见修改。

Preliminary